



24-Bit Delta Sigma A/D Flash 單片機

內置穩壓器 OPA

FC50F2442

目录

特性.....	5
CPU 特性.....	5
周边特性.....	6
概述.....	6
方框图.....	6
引脚图.....	6
引脚说明.....	7
极限参数.....	8
直流电气特性.....	8
工作电压特性.....	8
待机电流特性.....	9
工作电流特性.....	9
交流电气特性.....	9
内部高速振荡器 – HIRC – 频率精确度.....	9
内部低速振荡器电气特性 – LIRC.....	9
工作频率电气特性曲线图.....	10
系统上电时间电气特性.....	10
输入 / 输出口电气特性.....	10
存储器电气特性.....	11
24-bit Delta Sigma A/D 转换器电气特性.....	11
LVR/LVD 电气特性.....	13
上电复位特性.....	13
系统结构.....	13
时序和流水线结构.....	14
程序计数器.....	14
堆栈.....	15
算术逻辑单元 – ALU.....	15
Flash 程序存储器.....	15
结构.....	15
特殊向量.....	16
查表.....	16
查表范例.....	16
在线烧录 – ICP.....	17
数据存储器.....	17
结构.....	17
数据存储器寻址.....	18
通用数据存储器.....	18
特殊功能数据存储器.....	18
特殊功能寄存器.....	19
间接寻址寄存器 – IAR0, IAR1, IAR2.....	19
存储区指针 – MP0, MP1H/MP1L, MP2H/MP2L.....	19
累加器 – ACC.....	20
程序计数器低字节寄存器 – PCL.....	20

表格寄存器 – TBLP, TBHP, TBLH	20
状态寄存器 – STATUS	20
EEPROM 数据存储器	21
EEPROM 数据存储器结构	21
EEPROM 寄存器	21
从 EEPROM 中读取数据	22
写数据到 EEPROM	22
写保护	22
EEPROM 中断	23
编程注意事项	23
振荡器	23
振荡器概述	23
系统时钟配置	24
内部高速 RC 振荡器 – HIRC	24
内部 32kHz 振荡器 – LIRC	24
工作模式和系统时钟	24
系统时钟	24
系统工作模式	25
控制寄存器	26
工作模式切换	27
待机电流的注意事项	28
唤醒	28
看门狗定时器	29
看门狗定时器时钟源	29
看门狗定时器控制寄存器	29
看门狗定时器操作	30
复位和初始化	30
复位功能	30
复位初始状态	33
输入 / 输出端口	34
上拉电阻	35
PA 口唤醒	35
输入 / 输出端口控制寄存器	35
输入 / 输出端口源电流选择	36
引脚共用功能	36
输入 / 输出引脚结构	38
编程注意事项	38
定时器模块 – TM	38
简介	39
TM 操作	39
TM 时钟源	39
TM 中断	39
TM 外部引脚	39
编程注意事项	40
简易型 TM – CTM	40

简易型 TM 操作	41
简易型 TM 寄存器介绍	41
简易型 TM 工作模式	43
周期型 TM – PTM	46
周期型 TM 操作	46
周期型 TM 寄存器描述	47
周期型 TM 工作模式	49
A/D 转换器	53
A/D 转换器简介	53
内部电源	54
A/D 转换器数据传输率的定义	55
A/D 转换器寄存器介绍	55
A/D 转换器操作	60
A/D 转换步骤	61
编程注意事项	61
A/D 转换器传输功能	62
A/D 转换数据	62
A/D 转换数据转为电压值	62
温度传感器	62
A/D 转换应用范例	63
通用串行接口模块 – USIM	63
SPI 接口	63
I ² C 接口	69
UART 模块串行接口	74
低电压检测 – LVD	84
LVD 寄存器	84
LVD 操作	84
中断	85
中断寄存器	85
中断操作	88
外部中断	89
USIM 中断	89
时基中断	89
A/D 转换器中断	90
多功能中断	90
EEPROM 中断	91
LVD 中断	91
TM 中断	91
中断唤醒功能	91
编程注意事项	91
配置选项	91
应用电路	92
封装信息	93
16-pin SSOP (150mil) 外形尺寸	93

特性

CPU 特性

- 工作電壓
 - $f_{SYS}=4\text{MHz}$: 2.2V~5.5V
 - $f_{SYS}=8\text{MHz}$: 2.2V~5.5V
 - $f_{SYS}=12\text{MHz}$: 2.7V~5.5V
- $V_{DD}=5\text{V}$ ，系統時鐘為 12MHz 時，運算速度為 0.33 μs
- 暫停和喚醒功能，以降低功耗
- 振盪器類型：
 - 內部高速 4/8/12MHz RC – HIRC
 - 內部低速 32kHz RC – LIRC
- 多種工作模式：快速模式、低速模式、空閒模式和休眠模式
- 內部集成的振盪器，無需外接元件
- 所有指令都可在 1~3 個運算速度內完成
- 查表指令
- 115 條功能強大的指令系統
- 6 層硬體堆疊
- 位元元元操作指令

周邊特性

- Flash 程式記憶體：4K×16
- 資料記憶體：256×8
- True EEPROM 記憶體：64×8
- 看門狗計時器功能
- 多達 14 個雙向 I/O 口
- 可程式設計的 I/O 源電流
- 2 個與 I/O 口複用的外部中斷輸入
- 多個計時器模組用於時間測量、捕捉輸入、比較匹配輸出、PWM 輸出及單脈衝輸出
 - 1 個簡易型 10-bit 計時器模組 – CTM
 - 1 個週期型 16-bit 計時器模組 – PTM
- 通用序列介面模組 – USIM，用於 SPI、I²C 或 UART 通信
- 雙時基功能，用於產生固定時間的中斷信號
- 6 組差分通道或 12 個單端通道 24 位元元元分辨精度的 Delta Sigma 型 A/D 轉換器
- 低電壓復位功能
- 低電壓檢測功能
- 封裝類型：16-pin NSOP/SSOP，20-pin NSOP/QFN

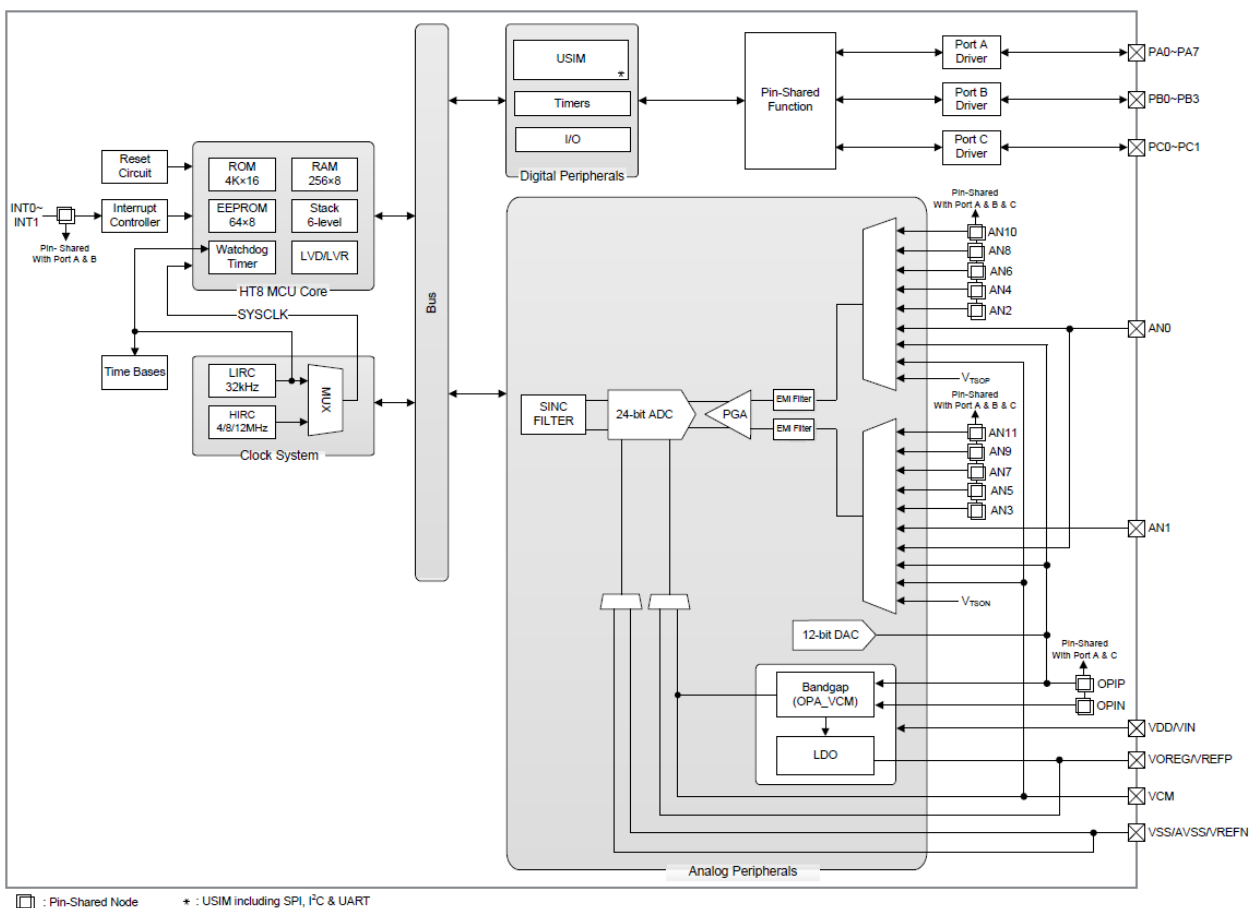
概述

該單片機是一款 A/D 型具有 8 位元元高性能精簡指令集的 Flash 單片機，內置的多通道 24-bit Delta Sigma 型 A/D 轉換器。該單片機具有一系列功能和特性，其Flash 記憶體可多次程式設計的特性給用戶提供了極大的方便。記憶體方面，還包含了一個 RAM 資料記憶體和一個可用於存儲序號、校準資料等非易失性資料的True EEPROM 記憶體。

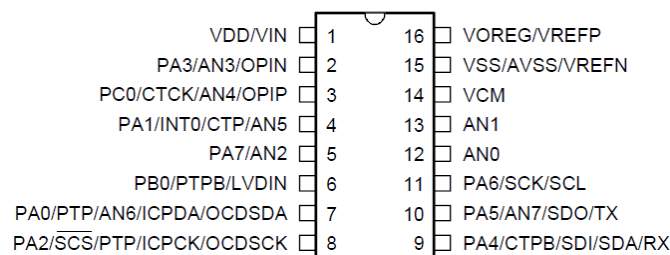
在模擬特性方面，該單片機包含一個帶差分及單端輸入的多通道 24-bit DeltaSigma 型 A/D 轉換器。該單片機還帶有多個使用靈活的計時器模組，可提供定時功能、脈衝產生功能及 PWM 產生功能。內建完整的 SPI、I²C 和 UART 功能，為設計者提供了一個易與外部硬體通信的介面。內部看門狗計時器、低電壓復位和低電壓檢測等內部保護特性，外加優秀的抗幹擾和ESD 保護性能，確保單片機在惡劣的電磁幹擾環境下可靠地運行。

該單片機提供了豐富的內部高速、低速振盪器功能選項，且內建完整的系統振盪器，無需週邊元器件。其在不同工作模式之間動態切換的能力，為用戶提供了一個優化單片機操作和減少功耗的手段。外加 I/O 使用靈活、時基功能等其它特性，增強了設備的通用性，使該單片機可以廣泛應用於要直接接入類比信號，需低雜訊和高準確度的 A/D 轉換器的產品應用。

方框圖



引腳圖



16 SSOP-A

注：1. 若共用腳同時有多種輸出，所需引腳共用功能通過引腳共用寄存器中相應的軟體控制位元控制。

引腳說明

每個引腳的功能如下表所述，而引腳配置的詳細內容見規格書其它章節。此引腳說明是針對最大封裝單片機而言的，對於小封裝的單片機並非所有引腳都存在。

引腳名稱	功能	OPT	I/T	O/T	說明
PA0/PTP/AN6/ OCSDSA/ICPDA	PA0	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	PTP	PAS0	—	CMOS	PTM 輸出
	AN6	PAS0	AN	—	A/D 轉換器外部輸入
	OCSDSA	—	ST	CMOS	OCDS 資料 / 位址，僅用於 EV 晶片
	ICPDA	—	ST	CMOS	ICP 資料 / 位址
PA1/INT0/CTP/ AN5	PA1	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	INT0	PAS0 INTEG INTC0	ST	—	外部中斷 0 輸入
	CTP	PAS0	—	CMOS	CTM 輸出
	AN5	PAS0	AN	—	A/D 轉換器外部輸入
PA2/PTP/SCS/ OCDSCK/ICPCK	PA2	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	PTP	PAS0	—	CMOS	PTM 輸出
	SCS	PAS0	ST	CMOS	SPI 從機選擇
	OCDSCK	—	ST	—	OCDS 時鐘，僅用於 EV 晶片
	ICPCK	—	ST	—	ICP 時鐘
PA3/AN3/OPIN	PA3	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	AN3	PAS0	AN	—	A/D 轉換器外部輸入
	OPIN	PAS0	AN	—	OPA 負極輸入
PA4/CTPB/SDI/ SDA/RX	PA4	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	CTPB	PAS1	—	CMOS	CTM 反相輸出
	SDI	PAS1	ST	—	SPI 串列資料登錄
	SDA	PAS1	ST	NMOS	I ² C 數據線
	RX	PAS1	ST	—	UART RX 串列資料登錄
PA5/SDO/TX/ AN7	PA5	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	SDO	PAS1	—	CMOS	SPI 串列資料輸出
	TX	PAS1	—	CMOS	UART TX 串列資料輸出
	AN7	PAS1	AN	—	A/D 轉換器外部輸入
PA6/SCK/SCL	PA6	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	SCK	PAS1	ST	CMOS	SPI 串列時鐘
	SCL	PAS1	ST	NMOS	I ² C 時鐘線
PA7/AN2	PA7	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻和喚醒功能
	AN2	PAS1	AN	—	A/D 轉換器外部輸入
PC0/CTCK/AN4/ OPIP	PC0	PCPU PCS0	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻
	CTCK	PCS0	ST	—	CTM 時鐘輸入
	AN4	PCS0	AN	—	A/D 轉換器外部輸入
	OPIP	PCS0	AN	—	OPA 正極輸入
AN0~AN1	AN0~AN1	—	AN	—	A/D 轉換器輸入通道
VCM	VCM	—	—	AN	A/D 轉換器共模電壓輸出
PC1/PTPB/AN9	PC1	PCPU PCS0	ST	CMOS	通用 I/O 口，可通過寄存器設置上拉電阻
	PTPB	PCS0	—	CMOS	PTM 反相輸出
	AN9	PCS0	AN	—	A/D 轉換器外部輸入
VOREG/VREFP	VOREG	—	—	PWR	LDO 輸出引腳
	VREFP	—	AN	—	ADC 和 PGA 正電源電壓
	VREFP	—	AN	—	ADC 外部參考電壓輸入正端
VDD/VIN	VDD	—	PWR	—	正電源電壓
	VIN	—	PWR	—	LDO 輸入引腳
VSS/AVSS/ VREFN	VSS	—	PWR	—	負電源電壓
	AVSS	—	PWR	—	VCM、ADC、PGA 負電源電壓
	VREFN	—	AN	—	ADC 外部參考電壓輸入負端

注： I/T：輸入類型； O/T：輸出類型； OPT：通過寄存器選項來配置； PWR：電源；
ST：施密特觸發輸入； CMOS：CMOS 輸出； NMOS：NMOS 輸出； AN：類比信號

極限參數

電源供應電壓.....	V _{SS} -0.3V~6.0V
埠輸入電壓.....	V _{SS} -0.3V~V _{DD} +0.3V
儲存溫度.....	-50°C~125°C
工作溫度.....	40°C~85°C
I _{OH} 總電流	-80mA
I _{OL} 總電流.....	80mA
總功耗.....	500mW

注：這裡只強調額定功率，超過極限參數所規定的範圍將對晶片造成損害，無法預期晶片在上述標示範圍外的工作狀態，而且若長期在標示範圍外的條件下工作，可能影響晶片的可靠性。

直流電氣特性

以下表格中參數測量結果可能受多個因素影響，如振盪器類型、工作電壓、工作頻率、引腳負載狀況、溫度和程式指令等。

工作電壓特性

T_a=-40°C~85°C

符號	參數	測試條件	最小	典型	最大	單位
VDD	工作電壓 – HIRC	f _{SYS} =f _{HIRC} =4MHz	2.2	-	5.5	V
		f _{SYS} =f _{HIRC} =8MHz	2.2	-	5.5	
		f _{SYS} =f _{HIRC} =12MHz	2.7	-	5.5	
	工作電壓 – LIRC	f _{SYS} =f _{LIRC} =32kHz	2.2	-	5.5	V

待機電流特性

T_a=-40°C~85°C，除非另有說明

符號	待機模式	測試條件		最小	典型	最大	最大	單位
		VDD	條件				85°C	
ISTB	休眠模式	2.2V	WDT off	—	0.2	0.6	0.7	μA
		3V		—	0.2	0.8	1	μA
		5V		—	0.5	1	1.2	μA
		2.2V	WDT on	—	1.2	2.4	2.9	μA
		3V		—	1.5	3	3.6	μA
		5V		—	3	5	6	μA
	空閒模式 0 – LIRC	2.2V	f _{SUB} on	—	2.4	4	4.8	μA
		3V		—	3	5	6	μA
		5V		—	5	10	12	μA
	空閒模式 1 – HIRC	2.2V	f _{SUB} on, f _{SYS} =4MHz	—	144	200	240	μA
		3V		—	250	360	430	μA
		5V		—	450	720	860	μA
		2.2V	f _{SUB} on, f _{SYS} =8MHz	—	288	400	480	μA
		3V		—	420	600	720	μA
		5V		—	800	1200	1440	μA
2.7V		f _{SUB} on, f _{SYS} =12MHz	—	432	600	720	μA	
3V			—	600	900	1080	μA	
5V	—	1200	1800	2160	μA			

注：當使用該表格電氣特性資料時，以下幾點需注意：

1. 任何數位輸入都設置為非浮空的狀態。
2. 所有測量都在無負載且所有週邊功能關閉的條件下進行。
3. 無直流電流路徑。
4. 所有待機電流數值都是在 HALT 指令執行後測得，因此 HALT 後停止執行所有指令。

工作電流特性

Ta = -40°C ~ 85°C

符號	工作模式	測試條件		最小	典型	最大	最大	單位	
		VDD	條件				85°C		
IDD	低速模式 – LIRC	2.2V	fSYS=32kHz	—	8	16	16	μA	
		3V		—	10	20	20	μA	
		5V		—	30	50	50	μA	
	快速模式 – HIRC	2.2V	fSYS=4MHz	—	0.3	0.5	0.5	mA	
				3V	—	0.4	0.6	0.6	mA
				5V	—	0.8	1.2	1.2	mA
		2.2V	fSYS=8MHz	—	0.6	1.0	1.0	mA	
				3V	—	0.8	1.2	1.2	mA
				5V	—	1.6	2.4	2.4	mA
		2.7V	fSYS=12MHz	—	1.0	1.4	1.4	mA	
				3V	—	1.2	1.8	1.8	mA
				5V	—	2.4	3.6	3.6	mA

注：當使用該表格電氣特性資料時，以下幾點需要注意：

1. 任何數位輸入都設置為非浮空的狀態。
2. 所有測量都在無負載且所有週邊功能關閉的條件下進行。
3. 無直流電流路徑。
4. 所有工作電流數值通過一個連續的 NOP 指令迴圈程式測得。

交流電氣特性

以下表格中參數測量結果可能受多個因素影響，如振盪器類型、工作電壓、工作頻率、和溫度等等。

內部高速振盪器 – HIRC – 頻率精確度程式燒錄時，燒錄器會調整 HIRC 振盪器使其工作在使用者選擇的 HIRC 頻率和工作電壓 (3V 或 5V) 條件下。4/8/12MHz

符號	參數	測試條件		最小	典型	最大	單位
		VDD	溫度				
fHIRC	通過燒錄器調整後的 4MHz HIRC 頻率	3V/5V	25°C	-1%	4	+1%	MHz
			-40°C~85°C	-2%	4	+2%	
		2.2V~5.5V	25°C	-2.5%	4	+2.5%	
			-40°C~85°C	-3%	4	+3%	
	通過燒錄器調整後的 8MHz HIRC 頻率	3V/5V	25°C	-1%	8	+1%	MHz
			-40°C~85°C	-2%	8	+2%	
		2.2V~5.5V	25°C	-2.5%	8	+2.5%	
			-40°C~85°C	-3%	8	+3%	
	通過燒錄器調整後的 12MHz HIRC 頻率	5V	25°C	-1%	12	+1%	MHz
			-40°C~85°C	-2%	12	+2%	
		2.7V~5.5V	25°C	-2.5%	12	+2.5%	
			-40°C~85°C	-3%	12	+3%	

注：1、燒錄器可在 3V/5V 這兩個可選的固定電壓下對 HIRC 頻率進行調整，在此提供 VDD=3V/5V 時的參數值。

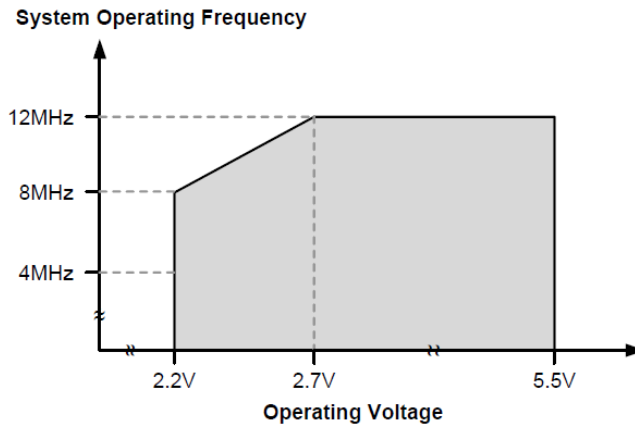
2、3V/5V 表格列下面提供的是全壓條件下的參數值。當應用電壓範圍是 2.2V~3.6V 時，建議燒錄器電壓固定在 3V；當應用電壓範圍是 3.3V~5.5V 時，建議燒錄器電壓固定在 5V。

3、表格中提供的最小和最大誤差值僅在對應的燒錄器調整頻率下有效。當燒錄器已將 HIRC 調整為某一固定頻率，此後再通過程式中振盪器控制位元將其頻率改為其它值時，頻率誤差範圍將增加到±20%。

內部低速振盪器電氣特性 – LIRC

符號	參數	測試條件		最小	典型	最大	單位
		VDD	溫度				
fLIRC	LIRC 頻率	2.2V~5.5V	25°C	-5%	32	+5%	kHz
			-40°C ~ 85°C	-10%	32	+10%	
tSTART	LIRC 啟動時間	—	—	—	—	100	μs

工作頻率特性曲線



系統上電時間電氣特性

Ta = -40°C ~ 85°C

符號	參數	測試條件	最小	典型	最大	單位
tSST	系統啟動時間(從 fSYS off 的狀態下喚醒)	fSYS=fH~fH/64, fH=fHIRC	—	16	—	tHIRC
		fSYS=fSUB=fLIRC	—	2	—	tLIRC
	系統啟動時間(從 fSYS on 的狀態下喚醒)	fSYS=fH~fH/64, fH=fHIRC	—	2	—	tH
		fSYS=fSUB=fLIRC	—	2	—	tSUB
	系統速度切換時間(快速模式 → 低速模式或低速模式 → 快速模式)	fHIRC off → on	—	16	—	tHIRC
tRSTD	系統重置延遲時間(上電重置或 LVR 硬體重置)	RRPOR=5 V/ms	42	48	54	ms
	系統重置延遲時間(LVRC/WDTC/RSTC 軟體重置)	—				
	系統重置延遲時間(WDT 溢出復位)	—	14	16	18	ms
tSRESET	軟體重置最小脈寬	—	45	90	120	µs

- 注：1、系統啟動時間裡提到的 fSYS on/off 狀態取決於工作模式類型以及所選的系統時鐘振盪器。更多相關細節請參考系統工作模式章節。
 2、tHIRC 等符號所表示的時間單位，是對應頻率值的倒數，相關頻率值在前面表格有說明。例如，tHIRC=1/fHIRC，tSYS=1/fSYS 等等。
 3、若 LIRC 被選擇作為系統時鐘源且在休眠模式下 LIRC 關閉，則上面表格中對應 tSST 數值還需加上 LIRC 頻率表格裡提供的 LIRC 啟動時間 tSTART。
 4、系統速度切換時間實際上是指新使用的振盪器的啟動時間。

輸入 / 輸出口電氣特性

Ta = -40°C ~ 85°C

符號	參數	測試條件		最小	典型	最大	單位
		VDD	條件				
VIL	I/O 口低電平輸入電壓	5V	—	0	—	1.5	V
		—	—	0	—	0.2VDD	V
VIH	I/O 口高電平輸入電壓	5V	—	3.5	—	5	V
		—	—	0.8VDD	—	VDD	V
IOL	I/O 口灌電流	3V	VOL=0.1VDD	16	32	—	mA
		5V		32	65	—	mA
IOH	I/O 口源電流	3V	VOH=0.9VDD, SLEDC[m+1,m]=00B (m=0, 2, 4, 6)	-0.7	-1.5	—	mA
		5V		-1.5	-2.9	—	mA
		3V	VOH=0.9VDD, SLEDC[m+1,m]=01B (m=0, 2, 4, 6)	-1.3	-2.5	—	mA
		5V		-2.5	-5.1	—	mA
		3V	VOH=0.9VDD, SLEDC[m+1,m]=10B (m=0, 2, 4, 6)	-1.8	-3.6	—	mA
		5V		-3.6	-7.3	—	mA
		3V	VOH=0.9VDD, SLEDC[m+1,m]=11B (m=0, 2, 4, 6)	-4	-8	—	mA
		5V		-8	-16	—	mA
RPH	I/O 口上拉電阻	3V	—	20	60	100	kΩ
		5V	—	10	30	50	kΩ
ILEAK	輸入漏電流	3V	VIN=VDD 或 VIN=VSS	—	—	±1	µA
		5V		—	—	±1	µA
tTCK	CTCK 和 PTCK 時鐘輸入最小脈寬	—	—	0.3	—	—	µs
tINT	中斷引腳最小輸入脈寬	—	—	10	—	—	µs

注：RPH 內部上拉電阻值的計算方法是：將引腳接地並設置為輸入且使能上拉電阻功能，然後在特定電源電壓下測量該引腳上電流，最後電壓除以測量的電流值從而得到此上拉電阻值。

記憶體電氣特性

Ta=-40°C~85°C · 除非另有說明

符號	參數	測試條件		最小	典型	最大	單位
		VDD	條件				
VRW	讀 / 寫工作電壓	—	—	VDDmin	—	VDDmax	V
Flash 程式 / 資料 EEPROM 記憶體							
tDEW	擦除 / 寫週期時間 - Flash 程式記憶體	—	—	—	2	3	ms
	寫週期時間 - 資料 EEPROM 記憶體	—	—	—	4	6	ms
IDDPGM	VDD 電壓下燒錄 / 擦除電流	—	—	—	—	5.0	mA
EP	電容耐久性	—	—	100K	—	—	E/W
tRETD	程式記憶體資料保存時間	—	Ta = 25°C	—	40	—	Year
RAM 資料記憶體							
VDR	RAM 資料保存電壓	—	單片機處於休眠模式	1.0	—	—	V

24-bit Delta Sigma A/D 轉換器電氣特性

VDD=VIN, Ta=25°C

LDO & VCM 測試條件：MCU 進入休眠模式，其它功能除能

符號	參數	測試條件		最小	典型	最大	單位
		VDD	條件				
VIN	LDO 輸入電壓	—	—	2.6	—	5.5	V
IQ	LDO 靜態電流 (包含 VCM 緩衝器)	—	LDOVS[1:0]=00B, VIN=3.6V, 無負載	—	600	720	µA
VOUT_LDO	LDO 輸出電壓	—	LDOVS[1:0]=00B, VIN=3.6V, ILOAD=0.1mA	-5%	2.4	+5%	V
		—	LDOVS[1:0]=01B, VIN=3.6V, ILOAD=0.1mA		2.6		
		—	LDOVS[1:0]=10B, VIN=3.6V, ILOAD=0.1mA		2.9		
		—	LDOVS[1:0]=11B, VIN=3.6V, ILOAD=0.1mA		3.3		
ΔVLOAD	LDO 負載調整率 (1)	—	LDOVS[1:0]=00B, VIN=VOUT_LDO+0.2V, 0mA≤ILOAD≤10mA	—	0.105	0.21	%/mA
VDROP_LDO	LDO 壓降 (2)	—	LDOVS[1:0]=00B, VIN=3.6V, ILOAD=10mA, ΔVOUT_LDO=2%	—	—	220	mV
		—	LDOVS[1:0]=01B, VIN=3.6V, ILOAD=10mA, ΔVOUT_LDO=2%	—	—	200	mV
		—	LDOVS[1:0]=10B, VIN=3.6V, ILOAD=10mA, ΔVOUT_LDO=2%	—	—	180	mV
		—	LDOVS[1:0]=11B, VIN=3.6V, ILOAD=10mA, ΔVOUT_LDO=2%	—	—	160	mV
TCLDO	LDO 溫度係數	—	Ta=-40°C~85°C, LDOVS[1:0]=00B, VIN=3.6V, ILOAD=100µA	—	—	±200	ppm/°C
ΔVLINE_LDO	LDO 線性調整率	—	LDOVS[1:0]=00B, 2.6V≤VIN≤5.5V, ILOAD=100µA	—	—	0.7	%/V
		—	LDOVS[1:0]=00B, 2.6V≤VIN≤3.6V, ILOAD=100µA	—	—	0.2	%/V
VOUT_VCM	VCM 輸出電壓	—	VIN=3.6V, 無負載	-5%	1.25	+5%	V
TCVCM	VCM 溫度係數	—	Ta=-40°C~85°C, VIN=3.6V, 無負載	—	—	±200	ppm/°C
ΔVLINE_VCM	VCM 線性調整率	—	2.6V≤VIN≤3.6V, 無負載	—	—	0.3	%/V
tVCMs	VCM 開啟穩定時間	—	VIN=3.6V, 無負載	—	—	10	ms
IOH	VCM 源電流	—	VIN=3.6V, ΔVOUT_VCM=-2%	3	—	—	mA
IOL	VCM 灌電流	—	VIN=3.6V, ΔVOUT_VCM=+2%	3	—	—	mA
ADC & ADC 內部參考電壓 (Delta Sigma ADC)							
VOREG	ADC 和 PGA 的電源電壓	—	LDOEN=0	2.4	—	3.3	V
		—	LDOEN=1	2.4	—	3.3	V
IADC	ADC 使能的額外電流	—	VRBUF=1, VRBUFN=1	—	550	700	µA
		—	VRBUF=0, VRBUFN=0	—	400	550	µA
IADSTB	待機電流	—	MCU 進入休眠模式, 無負載	—	—	1	µA
NR	解析度	—	—	—	—	24	Bit
INL	非線性積分誤差	—	VOREG=3.3V, VREF=1.25V, ΔSI=±450mV, PGA gain=1	—	±50	±200	ppm
NFB	無噪音位	—	PGA gain=128 Data rate=10Hz	—	15.4	—	Bit
ENOB	有效位數	—	PGA gain=128 Data rate=10Hz	—	18.1	—	Bit
fADCK	ADC 時鐘頻率	—	—	40	409.6	440	kHz
fADO	ADC 輸出資料傳輸速率	—	fMCLK=4MHz, FLMS[2:0]=000B	4	—	521	Hz
		—	fMCLK=4MHz, FLMS[2:0]=010B	10	—	1302	Hz

符號	參數	測試條件		最小	典型	最大	單位
		VDD	條件				
VREFP	參考輸入電壓	—	VRBUF=0, VRBUFN=0	VREFN+0.8	—	VOREG	V
VREFN		—		0	—	VREFP-0.8	V
VREF		—	VREF=(VREFP - VREFN)×VGS	0.80	—	1.75	V
PGA							
VCM_PGA	共模電壓範圍	—	—	0.4	—	VOREG-0.95	V
ΔDI	差分輸入電壓範圍	—	Gain=PGS×AGS	-VREF/Gain	—	+VREF/Gain	V
溫度感測器							
TCTS	溫度感測器的溫度系數	—	Ta=-40°C~85°C, VREF=1.25V,	—	175	—	μV/°C
DAC							
VDACO	輸出電壓範圍	—	—	VSS	—	VREF	V
VREF	參考電壓	—	—	VOREG	—	VDD	V
IDAC	DAC 使能的額外電流	—	VREF=5V	—	—	610	μA
DNL	非線性微分誤差	—	2.4V≤VDD≤5.5V	-6	—	+6	LSB
INL	非線性積分誤差	—	2.4V≤VDD≤5.5V	-12	—	+12	LSB
OPA_VCM							
IOPA	OPA 使能的額外功耗	—	—	—	200	320	μA
VOS	輸入失調電壓	—	—	-15	—	+15	mV
VCM_OPA	共模電壓範圍	—	—	VSS+0.3	—	VOREG-1.4	V
PSRR	電源抑制比	—	—	50	80	—	dB
CMRR	共模抑制比	—	—	50	80	—	dB

注：1. 負載調整率是在恒結溫條件下使用一個低 ON 時間的脈衝測得，測量時確保達到最大的功耗。功耗由輸入 / 輸出差分電壓和輸出電流決定。確保的最大功耗不允許超出全輸入/ 輸出範圍。任何環境溫度下的最大可允許功耗為 PD=(Tj(MAX)-Ta)/θJA。壓降的定義：是指將輸出電壓維持在 2% 以內所需的輸入電壓 VIN 與輸出電壓 VOUT 的差值。

有效位數 (ENOB)

VOREG =2.4V, VREF=1.2V, fADCK=133kHz

資料傳輸速率 (SPS)	PGA Gain							
	1	2	4	8	16	32	64	128
4	19.7	19.8	19.6	19.7	19.7	19.6	19.2	18.6
8	19.4	19.3	19.3	19.3	19.3	19.1	18.7	18.1
16	19.0	18.8	18.7	18.9	18.8	18.6	18.2	17.5
33	18.4	18.3	18.3	18.3	18.3	18.1	17.7	17.0
65	18.1	17.9	18.0	17.9	17.9	17.6	17.2	16.5
130	17.6	17.4	17.4	17.4	17.3	17.1	16.6	15.9
260	15.8	15.8	15.9	15.8	15.9	15.9	15.8	15.3
521	14.1	14.0	14.0	14.1	14.1	14.0	14.1	14.4

VOREG=2.4V, VREF=1.2V, fADCK=333kHz

資料傳輸速率 (SPS)	PGA Gain							
	1	2	4	8	16	32	64	128
10	19.4	18.8	18.7	18.8	18.8	18.7	18.9	18.1
20	19.0	18.3	18.3	18.3	18.3	18.2	17.9	17.3
41	18.5	17.8	17.8	17.8	17.9	17.7	17.4	16.8
81	18.2	18.2	18.1	18.2	18.1	17.8	17.2	16.4
163	17.9	17.8	17.8	17.8	17.6	17.3	16.7	15.9
326	17.4	17.2	17.2	17.2	17.1	16.8	16.2	15.4
651	16.2	16.1	16.1	16.1	16.1	15.9	15.5	14.8
1302	14.5	14.5	14.5	14.4	14.5	14.5	14.3	14.0

LVR/LVD 電氣特性

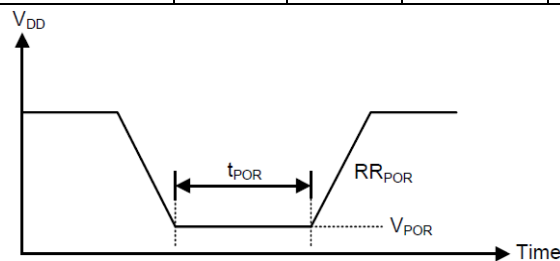
Ta=-40°C~85°C

符號	參數	測試條件		最小	典型	最大	單位
		VDD	條件				
VDD	工作電壓	—	—	2.2	—	5.5	V
VLVR	低電壓重定電壓	—	LVR 使能 · 電壓選擇 2.1V	-5%	2.1	+5%	V
		—	LVR 使能 · 電壓選擇 2.55V		2.55		
		—	LVR 使能 · 電壓選擇 3.15V		3.15		
		—	LVR 使能 · 電壓選擇 3.8V		3.8		
VLVD	低電壓檢測電壓	—	LVD 使能 · 電壓選擇 1.04V	-5%	1.04	+10%	V
		—	LVD 使能 · 電壓選擇 2.2V		2.2		
		—	LVD 使能 · 電壓選擇 2.4V		2.4		
		—	LVD 使能 · 電壓選擇 2.7V		2.7		
		—	LVD 使能 · 電壓選擇 3.0V		3.0		
		—	LVD 使能 · 電壓選擇 3.3V		3.3		
		—	LVD 使能 · 電壓選擇 4.0V		4.0		
ILVRLVDBG	工作電流	3V	LVD 使能 · LVR 使能 · VBGEN=0	—	—	18	μA
		5V	VBGEN=0	—	20	25	μA
		3V	LVD 使能 · LVR 使能 · VBGEN=1	—	—	150	μA
		5V	VBGEN=1	—	180	200	μA
tLVDS	LVDO 穩定時間	—	LVR 使能 · VBGEN=0 · LVD off → on	—	—	15	μs
		—	LVR 除能 · VBGEN=0 · LVD off → on	—	—	150	μs
tLVR	產生 LVR 重定的低電壓最短保持時間	—	—	120	240	480	μs
tLVD	產生 LVD 中斷的低電壓最短保持時間	—	—	60	120	240	μs
ILVR	使用 LVR 的額外功耗	—	LVD 除能 · VBGEN=0	—	—	24	μA
ILVD	使用 LVD 的額外功耗	—	LVR 除能 · VBGEN=0	—	—	24	μA
IBG	Bandgap 參考使能的額外電流	—	LVR 除能 · LVD 除能	—	—	180	μA

上電復位電氣特性

Ta=-40°C~85°C

符號	參數	測試條件		最小	典型	最大	單位
		VDD	條件				
VPOR	上電復位電壓	—	—	—	—	100	mV
RRPOR	上電復位元電壓速率	—	—	0.035	—	—	V/ms
tPOR	VDD 保持為 VPOR 的最小時間	—	—	1	—	—	ms

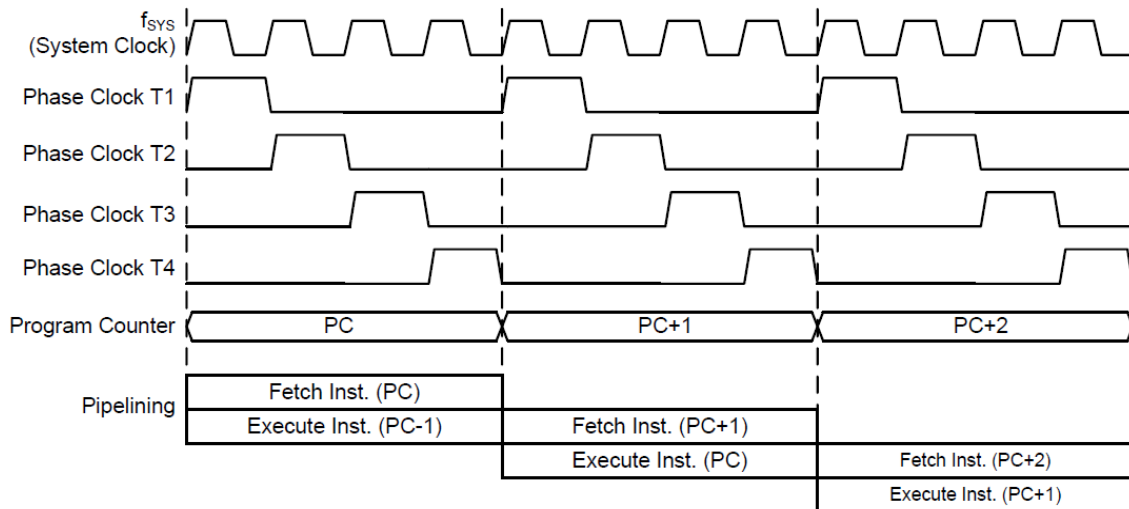


系統結構

內部系統結構是 Holtek 單片機具有良好性能的主要因素。由於採用RISC 結構，該單片機具有高運算速度和高性能的特點。通過流水線的方式，指令的獲取和執行同時進行，此舉使得除了跳轉和調用指令需多一個運算速度外，其它大部分標準指令或擴展指令都能分別在一個或兩個運算速度內完成。8 位元元 ALU 參與指令集中所有的運算，它可完成算數運算、邏輯運算、移位元、遞增、遞減和分支等功能，而內部的資料路徑則是以通過累加器和 ALU 的方式加以簡化。有些寄存器在資料記憶體中被實現，且可以直接或間接定址。簡單的寄存器定址方式和結構特性，確保了在提供具有最大可靠度和靈活性的 I/O 和 A/D 控制系統時，僅需要少數的外部器件。使得該單片機適用於低成本和大量生產的控制應用。

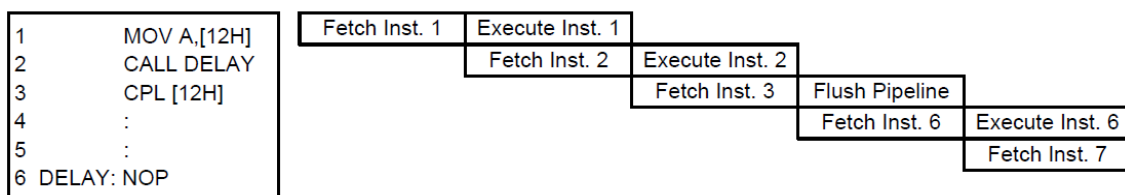
時序和流水線結構

主系統時鐘由 HIRC 或 LIRC 振盪器提供，它被細分為 T1~T4 四個內部產生的非重疊時序。在 T1 時間，程式計數器自動加一併抓取一條新的指令。剩下的時間 T2~T4 完成解碼和執行功能，因此，一個 T1~T4 時鐘週期構成一個運算速度。雖然指令的抓取和執行發生在連續的運算速度，但單片機流水線結構會保證指令在一個運算速度內被有效執行。除非程式計數器的內容被改變，如副程式的調用或跳轉，在這種情況下指令將需要多一個運算速度的時間去執行。



系統時序和流水線

如果指令牽涉到分支，例如跳轉或調用等指令，則需要兩個運算速度才能完成指令執行。需要一個額外週期的原因是程式先用一個週期取出實際要跳轉或調用的位址，再用另一個週期去實際執行分支動作，因此使用者需要特別考慮額外週期的問題，尤其是在執行時間要求較嚴格的時候。



指令捕捉

程式計數器

在程式執行期間，程式計數器用來指向下一個要執行的指令位元元元元址。除了 “JMP” 和 “CALL” 指令需要跳轉到一個非連續的程式記憶體位址之外，它會在每條指令執行完成以後自動加一。只有較低的 8 位元，即所謂的程式計數器低位元組寄存器 PCL，可以被用戶直接讀寫。

當執行的指令要求跳轉到不連續的位址時，如跳轉指令、副程式調用、中斷或複位等，單片機通過載入所需要的位元元元元址到程式寄存器來控制程式，對於條件跳轉指令，一旦條件符合，在當前指令執行時取得的下一條指令將會被捨棄，而由一個空運算速度來取代。

程式計數器	
高位元組	低位元組 (PCL)
PC10~PC8	PCL7~PCL0

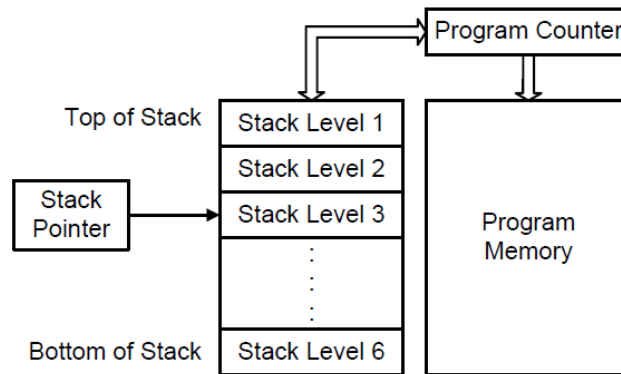
程式計數器的低位元組，即程式計數器的低位元組寄存器 PCL，可以通過程式控制，且它是可以讀取和寫入的寄存器。通過直接寫入資料到這個寄存器，一個程式短跳轉可直接執行，然而只有低位元組的操作是有效的，跳轉被限制在記憶體的當前頁中，即 256 個記憶體位址範圍內，當這樣一個程式跳轉要執行時，會插入一個空運算速度。程式計數器的低位元組可由程式直接進行讀取，PCL 的使用可能引起程式跳轉，因此需要額外的運算速度。

堆疊

堆疊是一個特殊的存儲空間，用來存儲程式計數器中的內容。該單片機有 4 層堆疊，堆疊既不是資料部分也不是程式空間部分，而且它既不是可讀取也不是可寫入的。當前層由堆疊指標 (SP) 加以指示，同樣也是不可讀寫的。在副程式調用或中斷回應服務時，程式計數器的內容被壓入到堆疊中。當副程式或中斷回應結束時，返回指令 (RET 或 RETI) 使程式計數器從堆疊中重新得到它以前的值。當一個晶片復位後，堆疊指標將指向堆疊頂部。

如果堆疊已滿，且有非遮罩的中斷發生，插斷要求標誌會被置位元，但中斷回應將被禁止。當堆疊指標減少 (執行 RET 或 RETI)，中斷將被回應。這個特性提供程式設計者簡單的方法來預防堆疊溢位。然而即使堆疊已滿，CALL 指令仍然可以被執行，而造成堆疊溢位。使用時應避免堆疊溢位的情況發生，因為這可能導致不可預期的程式分支指令執行錯誤。

若堆疊溢位，則首個存入堆疊的程式計數器資料將會丟失。



算數邏輯單位 – ALU

算數邏輯單位是單片機中很重要的部分，執行指令集中的算術和邏輯運算。

ALU 連接到單片機的資料匯流排，在接收相關的指令碼後執行需要的算術與邏輯操作，並將結果存儲在指定的寄存器，當 ALU 計算或操作時，可能導致進位元、借位或其它狀態的改變，而相關的狀態寄存器會因此更新內容以顯示這些改變，

ALU 所提供的功能如下：

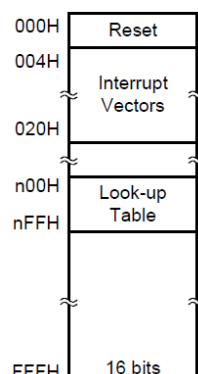
- 算數運算：ADD · ADDM · ADC · ADCM · SUB · SUBM · SBC · SBCM · DAA · LADD · LADDM · LADC · LADCM · LSUB · LSUBM · LSBC · LSBCM · LDAA
- 邏輯運算：AND · OR · XOR · ANDM · ORM · XORM · CPL · CPLA · LAND · LANDM · LOR · LORM · LXOR · XORM · LCPL · LCPLA
- 移位運算：RRA · RR · RRCA · RRC · RLA · RL · RLCA · RLC · LRR · LRRCA · LRR · LRRCA · LRL · LRLCA · LRLC
- 遞增和遞減：INCA · INC · DECA · DEC · LINCA · LINC · LDECA · LDEC
- 分支判斷：JMP · SZ · SZA · SNZ · SIZ · SDZ · SIZA · SDZA · CALL · RET · RETI · LSNZ · LSZ · LSZA · LSIZ · LSIZA · LSDZ · LSDZA

Flash 程式記憶體

程式記憶體用來存放使用者代碼即儲存程式。程式記憶體為 Flash 類型意味著可以多次重複程式設計，方便使用者使用同一晶片進行程式的修改。使用適當的單片機程式設計工具，此單片機提供用戶靈活便利的調試方法和專案開發規劃及更新。

結構

程式記憶體的容量為 4K×16 位元，程式記憶體用程式計數器來定址，其中也包含資料、表格和中斷入口。資料表格可以設定在程式記憶體的任何位元元址，由表格指標來定址。



程式記憶體結構

特殊向量

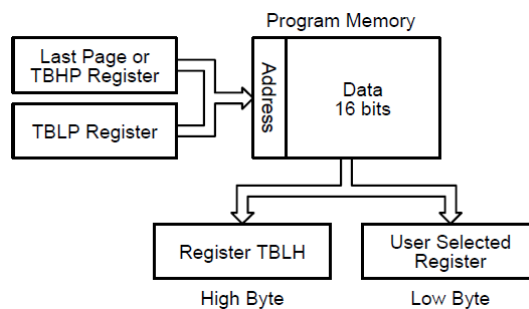
程式記憶體內部某些位址保留用做諸如復位和中斷入口等特殊用途。位址0000H 是晶片復位後的程式起始位址。在晶片重定之後，程式將跳到這個位址並開始執行。

查表

程式記憶體中的任何位址都可以定義成一個表格，以便儲存固定的資料。使用表格時，表格指標必須先行設定，其方式是將表格的位元址放在表格指標寄存器TBLP 和 TBHP 中。這些寄存器定義表格總的位元址。

在設定完表格指標後，當資料記憶體 [m] 位元於 Sector 0，表格資料可以使用如“TABRD [m]”或“TABRDL [m]”等指令分別從程式記憶體查表讀取。如果記憶體 [m] 位元於其它Sector，表格資料可以使用如“LTABRD [m]”或“LTABRDL [m]”等指令分別從程式記憶體查表讀取。當這些指令執行時，程式記憶體中表格資料低位元元組，將被傳送到使用者所指定的資料記憶體 [m]，程式記憶體中表格資料的高位元組，則被傳送到 TBLH 特殊寄存器，而高位元組中未使用的位元將被讀取為“0”。

下圖是查表中定址 / 資料流程程：



查表範例

以下範例說明表格指標和表格資料如何被定義和執行。這個例子使用的表格資料用 ORG 虛擬指令儲存在程式記憶體中。ORG 指令的值“0F00H”指向的位址是單片機 4K 程式記憶體中最後一頁的起始位址。表格指標低位元元組寄存器的初始值設為 06H，這可保證從資料表格讀取的第一筆資料位於程式記憶體位址 0F06H，即最後一頁起始位址後的第六個位址。值得注意的是，假如“TABRD [m]”或“LTABRD [m]”指令被使用，則表格指標指向TBHP和TBLP所指定的地址。在這個例子中，表格資料的高位元組等於零，而當“TABRD [m]”或“LTABRD [m]”指令被執行時，此值將會自動的被傳送到 TBLH 寄存器。

TBLH 寄存器為可讀 / 寫寄存器，且能重新儲存，若主程式和中斷服務程式都使用表格讀取指令，應該注意它的保護。使用表格讀取指令，中斷服務程式可能會改變 TBLH 的值，若隨後在主程式中再次使用這個值，則會發生錯誤，因此建議避免同時使用表格讀取指令。然而在某些情況下，如果同時使用表格讀取指令是不可避免的，則在執行任何主程式的表格讀取指令前，中斷應該先除能，另外要注意的是所有與表格相關的指令，都需要兩個運算速度去完成操作。

表格讀取程式範例

```

tempreg1 db?      ; temporary register #1
tempreg2 db?      ; temporary register #2
code0 .section 'code'
mov a,06h         ; initialise table pointer - note that this address is
                  ; referenced
mov tblp,a        ; to the last page or the page that tbhp pointed
mov a,0fh         ; initialise high table pointer
mov tbhp,a        ; it is not necessary to set tbhp if executing tabrdl or
                  ; ltabrdl
:
:
tabrd tempreg1    ; transfers value in table referenced by table pointer
                  ; data at program memory address "0F06H" transferred to
                  ; tempreg1 and TBLH
dec tblp          ; reduce value of table pointer by one
tabrd tempreg2    ; transfers value in table referenced by table pointer
                  ; data at program memory address "0F05H" transferred to
                  ; tempreg2 and TBLH
                  ; in this example the data "1AH" is transferred to
                  ; tempreg1 and data "0FH" to tempreg2
                  ; the value "00H" will be transferred to the high byte
                  ; register TBLH
:
:
code1 .section 'code'
org 0F00h         ; sets initial address of last page
dc 00Ah,00Bh,00Ch,00Dh,00Eh,00Fh,01Ah,01Bh
    
```

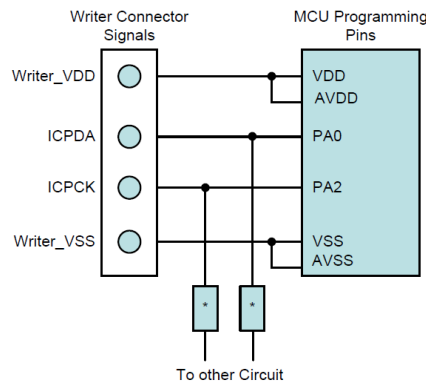
線上燒錄 – ICP

Flash 型程式記憶體提供使用者便利地對同一晶片進行程式的更新和修改。另外，Holtek 單片機提供 4 線介面的線上燒錄方式。用戶可將進行過燒錄或未經過燒錄的單片機晶片連同電路板一起製成，最後階段進行程式的更新和程式的燒錄，在無需去除或重新插入晶片的情況下方便地保持程式為最新版。Holtek Flash 單片機與線上燒錄器引腳的對應表如下：

Holtek 燒錄器引腳名稱	MCU 線上燒錄引腳名稱	引腳說明
ICPDA	PA0	串列資料 / 位址燒錄
ICPCK	PA2	時鐘燒錄
VDD	VDD&AVDD	電源
VSS	VSS&AVSS	地

程式記憶體可以通過 4 線的介面線上進行燒錄。其中一個引腳用於資料串列下載或上傳、另一個引腳用於串列時鐘、兩條用於提供電源。晶片線上燒寫的詳細使用說明超出此文檔的描述範圍，將由專門的參考文獻提供。

燒錄過程中，用戶必須確保 ICPDA 和 ICPCK 這兩個引腳沒有連接至其它輸出腳。



注：* 可能為電阻或電容。若為電阻則其值必須大於 1kΩ，若為電容則其必須小於 1nF。

資料記憶體

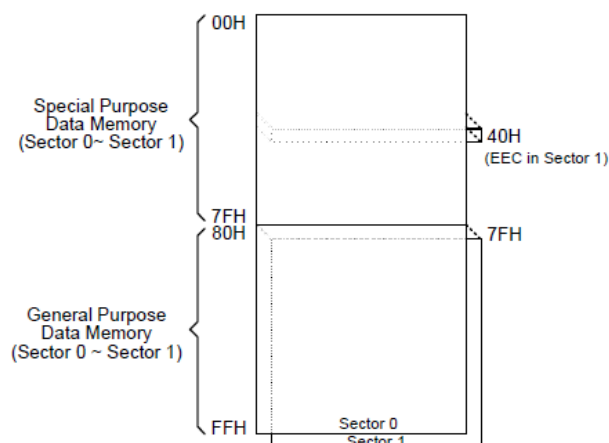
資料記憶體是內容可更改的 8 位元 RAM 內部記憶體，用來儲存臨時資料。資料記憶體分為兩種類型，第一種是特殊功能資料記憶體。這些寄存器有固定的位址且與單片機的正确操作密切相關。大多特殊功能寄存器都可在程式控制下直接讀取和寫入，但有些被加以保護而不對用戶開放。第二種資料記憶體是做一般用途使用，都可在程式控制下進行讀取和寫入。切換不同的資料記憶體 Sector 可通過設置正確の間接定址指標值實現。

結構

資料記憶體被分為多個 Sector，都位於 8 位記憶體中。每個資料記憶體 Sector 分為兩類，特殊功能資料記憶體和通用資料記憶體。特殊功能資料記憶體地址範圍為 00H~7FH，而通用資料記憶體地址範圍為 80H~FFH。

特殊功能資料記憶體	通用資料記憶體	
Bank 位置	容量	Bank : 地址
0 · 1	256×8	Bank 0: 80H~fFH Bank 1: 80H~fFH

資料記憶體概要



資料記憶體結構

資料記憶體定址

此單片機支援擴展指令架構，它並沒有可用於資料記憶體的存儲區指標。對於資料記憶體，使用間接定址訪問方式時所需的 Sector 是通過 MP1H 或 MP2H 寄存器指定，而所選 Sector 的某一資料記憶體位址是通過 MP1L 或 MP2L 寄存器指定。

直接定址可用於所有 Sector，通過擴展指令可以定址所有可用的資料記憶體空間。當所訪問的資料記憶體位於除 Sector 0 外的任何資料記憶體 Sector 時，擴展指令可代替間接定址方式用來訪問資料記憶體。標準指令和擴展指令的主要區別在於擴展指令中的資料記憶體位址“m”有 9 個有效位元元，高位元組表示 Sector，低位元組表示指定的位址。

通用資料記憶體

所有的單片機程式需要一個讀/寫的存儲區，讓臨時資料可以被儲存和再使用，該 RAM 區域就是通用資料記憶體。這個資料存儲區可讓使用者進行讀取和寫入的操作。使用位元元操作指令可對個別的位元做置位或復位的操作，極大地方便了用戶在資料記憶體內進行位操作。

特殊功能資料記憶體

這個區域的資料記憶體是存放特殊寄存器的，這些寄存器與單片機的正确操作密切相關，大多數的寄存器可進行讀取和寫入，只有一些是被防寫而只能讀取的，相關細節的介紹請參看有關特殊功能寄存器的部分。要注意的是，任何讀取指令對記憶體中未定義的位址進行讀取將返回“00H”。

Sector 0		Sector 1	Sector 0		Sector 1
00H	IAR0		40H		
01H	MP0		41H	EEA	EEC
02H	IAR1		42H	EED	
03H	MP1L		43H		
04H	MP1H		44H		
05H	ACC		45H		
06H	PCL		46H		
07H	TBLP		47H		
08H	TBLH		48H	PTMC0	
09H	TBHP		49H	PTMC1	
0AH	STATUS		4AH	PTMDL	
0BH			4BH	PTMDH	
0CH	IAR2		4CH	PTMAL	
0DH	MP2L		4DH	PTMAH	
0EH	MP2H		4EH	PTMRPL	
0FH	RSTFC		4FH	PTMRPH	
10H	SCC		50H	CTMC0	
11H	HIRCC		51H	CTMC1	
12H			52H	CTMDL	
13H			53H	CTMDH	
14H	PA		54H	CTMAL	
15H	PAC		55H	CTMAH	
16H	PAPU		56H	SIMC0	
17H	PAWU		57H	SIMC1/UUCR1	
18H	RSTC		58H	SIMA/SIMC2/UUCR2	
19H	LVRC		59H	SIMD/UTXR_RXR	
1AH	LVDC		5AH	SIMTOC/UBRG	
1BH	MF0		5BH	UUSR	
1CH	MF1		5CH		
1DH			5DH		
1EH	WDTG		5EH		
1FH	INTEG		5FH		
20H	INTC0		60H		
21H	INTC1		61H		
22H	INTC2		62H		
23H			63H		
24H	PB		64H		
25H	PBC		65H	ADCS	
26H	PBPU		66H	ADCR0	
27H	PC		67H	ADCR1	
28H	PCC		68H	PWRC	
29H	PCPU		69H	PGAC0	
2AH			6AH	PGAC1	
2BH			6BH	PGACS	
2CH	PSCR		6CH	ADRL	
2DH	TB0C		6DH	ADRM	
2EH	TB1C		6EH	ADRH	
2FH	PAS0		6FH		
30H	PAS1		70H	DSDAH	
31H	PBS0		71H	DSDAL	
32H			72H	DSDACC	
33H	PCS0		73H	DSOPC	
34H			74H	SLEDC	
35H			75H		
36H			76H		
37H			77H		
38H			78H		
39H			79H		
3AH			7AH		
3BH			7BH		
3CH			7CH		
3DH			7DH		
3EH			7EH		
3FH			7FH		

□ : Unused, read as 00H

▣ : Reserved, cannot be changed

特殊功能資料記憶體結構

特殊功能寄存器

大部分特殊功能寄存器的細節將在相關功能章節描述，但有幾個寄存器需在此章節單獨描述。

間接定址寄存器 – IAR0, IAR1, IAR2

間接定址寄存器 IAR0、IAR1 和 IAR2 的位址雖位於資料存儲區，但其並沒有實際的物理位元元址。間接定址的方法准許使用間接定址指標做資料操作，以取代定義實際記憶體位址的直接記憶體定址方法。在間接定址寄存器 IAR0、IAR1 和 IAR2 上的任何動作，將對間接定址指針MP0、MP1L/MP1H 或 MP2L/MP2H 所指定的記憶體位址產生對應的讀/寫操作。它們總是成對出現，IAR0和MP0可以訪問 Sector 0，而 IAR1 和 MP1L/MP1H、IAR2 和 MP2L/MP2H 可以訪問任何 Sector。因為這些間接定址寄存器不是實際存在的，直接讀取將返回“00H”的結果，而直接寫入此寄存器則不做任何操作。

存儲區指標 – MP0, MP1H/MP1L, MP2H/MP2L

該單片機提供五個存儲區指標，即 MP0、MP1L、MP1H、MP2L 和 MP2H。由於這些指標在資料記憶體中能像普通的寄存器一般被操作，因此提供了一個定址和資料追蹤的有效方法。當對間接定址寄存器進行任何操作時，單片機指向的實際位址是由存儲區指標所指定的位址。MP0、IAR0 用於訪問 Sector 0，而MP1L/MP1H 和 IAR1、MP2L/MP2H 和 IAR2 可根據 MP1H 或 MP2H 寄存器訪問所有的 Sector。使用擴展指令可對所有的資料 Sector 進行直接定址。以下例子說明如何清除一個具有 4 RAM 位址的區塊，它們已事先定義成地址adres1 到 adres4。

間接定址程式範例 1

```
data .section 'data'
adres1 db ?
adres2 db ?
adres3 db ?
adres4 db ?
block db ?
code .section at 0 'code'
org 00h
start:
    mov a,04h           ; setup size of block
    mov block,a
    mov a,offset adres1 ; Accumulator loaded with first RAM address
    mov mp0,a          ; setup memory pointer with first RAM address
loop:
    clr IAR0           ; clear the data at address defined by MP0
    inc mp0            ; increment memory pointer
    sdz block          ; check if last memory location has been cleared
    jmp loop
continue:
```

間接定址程式範例 2

```
data .section 'data'
adres1 db ?
adres2 db ?
adres3 db ?
adres4 db ?
block db ?
code .section at 0 'code'
org 00h
start:
    mov a,04h           ; setup size of block
    mov block,a
    mov a,01h           ; setup the memory sector
    mov mp1h,a
    mov a,offset adres1 ; Accumulator loaded with first RAM address
    mov mp1l,a          ; setup memory pointer with first RAM address
loop:
    clr IAR1           ; clear the data at address defined by MP1
    inc mp1l           ; increment memory pointer MP1L
    sdz block          ; check if last memory location has been cleared
    jmp loop
continue:
    :
```

在上面的例子中有一點值得注意，即並沒有確定 RAM 位址。

使用擴展指令直接定址程式舉例

```
data .section 'data'
temp db ?
code .section at 0 'code'
org 00h
start:
    lmov a,[m]          ; move [m] data to acc
    lsub a,[m+1]        ; compare [m] and [m+1] data
    snz c               ; [m]>[m+1]?
    jmp continue       ; no
    lmov a,[m]          ; yes, exchange [m] and [m+1] data
    mov temp, a
    lmov a,[m+1]
    lmov [m],a
    mov a,temp
    lmov [m+1],a
continue:
```

注：“m”是位於任何資料記憶體 Sector 的某一位址。例如，m=1F0H 表示 Sector 1 中的位址 0F0H。

累加器 – ACC

對任何單片機來說，累加器是相當重要的，且與 ALU 所完成的運算有密切關係，所有 ALU 得到的運算結果都會暫時存在 ACC 累加器裡。若沒有累加器，ALU 必須在每次進行如加法、減法和移位的運算時，將結果寫入到資料記憶體，這樣會造成程式編寫和時間的負擔。另外資料傳送也常常牽涉到累加器的臨時儲存功能，例如在使用者定義的一個寄存器和另一個寄存器之間傳送資料時，由於兩寄存器之間不能直接傳送資料，因此必須通過累加器來傳送資料。

程式計數器低位元組寄存器 – PCL

為了提供額外的程式控制功能，程式計數器低位元組設置在資料記憶體的特殊功能區域內，程式師可對此寄存器進行操作，很容易的直接跳轉到其它程式位址。直接給 PCL 寄存器賦值將導致程式直接跳轉到程式記憶體的某一位址，然而由於寄存器只有 8 位長度，因此只允許在本頁的程式記憶體範圍內進行跳轉，而當使用這種運算時，要注意會插入一個空運算速度。

表格寄存器 – TBLP, TBHP, TBLH

這三個特殊功能寄存器對存儲在程式記憶體中的表格進行操作。TBLP 和 TBHP 為表格指標，指向表格資料存儲的位址。它們的值必須在任何表格讀取指令執行前加以設定，由於它們的值可以被如 “INC” 或 “DEC” 的指令所改變，這就提供了一種簡單的方法對表格資料進行讀取。表格讀取資料指令執行之後，表格資料高位元組存儲在 TBLH 中。其中要注意的是，表格資料低位元組元組會被傳送到使用者指定的位址。

狀態寄存器 – STATUS

這 8 位元的狀態寄存器由 SC 標誌位元、CZ 標誌位元、零標誌位元 (Z)、進位元標誌位元 (C)、輔助進位元標誌位元 (AC)、溢出標誌位元 (OV)、暫停標誌位元 (PDF) 和看門狗計時器溢出標誌位元 (TO) 組成。這些算術 / 邏輯操作和系統運行標誌位元是用來記錄單片機的運行狀態。

除了 PDF 和 TO 標誌外，狀態寄存器中的位元像其它大部分寄存器一樣可以被改變。任何資料寫入到狀態寄存器將不會改變 TO 或 PDF 標誌位元。另外，執行不同的指令後，與狀態寄存器有關的運算可能會得到不同的結果。TO 標誌位元只會受系統上電、看門狗溢出或執行 “CLR WDT” 或 “HALT” 指令影響。PDF 標誌位元只會受執行 “HALT” 或 “CLR WDT” 指令或系統上電影響。

SC、CZ、Z、OV、AC 和 C 標誌位元通常反映最近運算的狀態。

- C：當加法運算的結果產生進位，或減法運算的結果沒有產生借位時，則 C 被置位，否則 C 被清零，同時 C 也會被帶進位元的移位元元元指令所影響。
- AC：當低位元組加法運算的結果產生進位元，或低位元組減法運算的結果沒有產生借位時，AC 被置位，否則 AC 被清零。
- Z：當算術或邏輯運算結果是零時，Z 被置位，否則 Z 被清零。
- OV：當運算結果高兩位元的進位元狀態異或結果為 1 時，OV 被置位，否則 OV 被清零。
- PDF：系統上電或執行 “CLR WDT” 指令會清零 PDF，而執行 “HALT” 指令則會置位元元元 PDF。
- TO：系統上電或執行 “CLR WDT” 或 “HALT” 指令會清零 TO，而當 WDT 溢出則會置位 TO。
- CZ：不同指令不同標誌位元元的操作結果。詳細資料請參考寄存器定義部分。
- SC：當 OV 與當前指令操作結果 MSB 執行 “XOR” 所得結果。

另外，當進入一個中斷程式或執行副程式調用時，狀態寄存器不會自動壓入到堆疊保存。假如狀態寄存器的內容是重要的且副程式可能改變狀態寄存器的話，則需謹慎的去做正確的儲存。

STATUS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SC	CZ	TO	PDF	OV	Z	AC	C
R/W	R/W	R/W	R	R	R/W	R/W	R/W	R/W
POR	x	x	0	0	x	x	x	x

“x”：未知

Bit 7 SC：當 OV 與當前指令操作結果 MSB 執行 “XOR” 所得結果

Bit 6 CZ：不同指令不同標誌位元元的操作結果。

對於 SUB/SUBM/LSUB/LSUBM 指令，CZ 等於 Z 標誌位元。

對於 SBC/SBCM/LSBC/LSBCM 指令，CZ 等於上一個 CZ 標誌位元與當前零標誌位元執行 “AND” 所得結果。

對於其它指令，CZ 標誌位元元元無影響。

- Bit 5 **TO**：看門狗溢出標誌位元
0：系統上電或執行“CLR WDT”或“HALT”指令後
1：看門狗溢出發生
- Bit 4 **PDF**：暫停標誌位元
0：系統上電或執行“CLR WDT”指令後
1：執行“HALT”指令
- Bit 3 **OV**：溢出標誌位元
0：無溢出
1：運算結果高兩位元的進位元狀態異或結果為 1
- Bit 2 **Z**：零標誌位元
0：算術或邏輯運算結果不為 0
1：算術或邏輯運算結果為 0
- Bit 1 **AC**：輔助進位元標誌位元
0：無輔助進位
1：在加法運算中低四位產生了向高四位進位，或減法運算中低四位不發生從高四位借位
- Bit 0 **C**：進位元標誌位元
0：無進位
1：如果在加法運算中結果產生了進位，或在減法運算中結果不發生借位，“C”位也受迴圈移位元元元指令的影響。

EPROM 資料記憶體

該單片機內建EEPROM 資料記憶體。由於其非易失的存儲結構，即使在電源掉電的情況下記憶體內的資料仍然保存完好。這種存儲區擴展了記憶體空間，對設計者來說增加了許多新的應用機會。EEPROM 可以用來存儲產品編號、校準值、使用者特定資料、系統組態參數或其它產品資訊等。EEPROM 的資料讀取和寫入過程也會變的更簡單。

EEPROM 資料記憶體結構

該單片機的 EEPROM 資料記憶體容量為 64×8 位。由於映射方式與程式記憶體和資料記憶體不同，因此不能像其它類型的記憶體一樣定址。使用 Sector 0 中的一個位址寄存器和一個資料寄存器以及 Sector 1 中的一個控制寄存器，可以實現對 EEPROM 的單字節讀寫操作。

EEPROM 寄存器

有三個寄存器控制內部 EEPROM 資料記憶體總的操作，位址寄存器 EEA、資料寄存器 EED 及控制寄存器 EEC。EEA 和 EED 位於 Sector 0 中，它們能像其它特殊功能寄存器一樣直接被訪問。EEC 位於 Sector 1 中，僅可通過 MP1L/MP1H 和 IAR1 或 MP2L/MP2H 和 IAR2 進行間接讀取或寫入。由於 EEC 控制寄存器位於 Sector 1 中的“40H”，在 EEC 寄存器上的任何操作被執行前，MP1L 或 MP2L 必須先設為“40H”，MP1H 或 MP2H 被設為“01H”。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
EEA	—	—	EEA5	EEA4	EEA3	EEA2	EEA1	EEA0
EED	EED7	EED6	EED5	EED4	EED3	EED2	EED1	EED0
EEC	—	—	—	—	WREN	WR	RDEN	RD

EEPROM 寄存器列表

● EEA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	EEA5	EEA4	EEA3	EEA2	EEA1	EEA0
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

- Bit 7~6 未定義，讀為“0”
Bit 5~0 EEA5~ EEA0：數據 EEPROM 地址 bit5 ~ bit 0

EEPROM 中斷

EEPROM 寫週期結束後將產生 EEPROM 寫中斷，需先通過設置相關中斷寄存器的 DEE 位使能EEPROM 中斷。由於 EEPROM 中斷包含在多功能中斷中，相應的多功能中斷使能位也需被設置。當 EEPROM 寫週期結束，DEF 請求標誌位元及其相關多功能插斷要求標誌位元將被置位元。若總中斷、EEPROM 中斷和多功能中斷使能且堆疊未滿的情況下將跳轉到相應的多功能中斷向量中執行。當中斷被回應，只有多功能中斷標誌位元將自動複位，而EEPROM 中斷標誌將通過應用程式手動複位。更多細節可參考中斷章節。

程式設計注意事項

必須注意的是資料不會無意寫入 EEPROM。在沒有寫動作時寫使能位被正常清零可以增強保護功能。存儲區指標高位元組寄存器 MP1H 或 MP2H 也可以正常清零以阻止進入 EEPROM 控制寄存器存在的 Sector 1。儘管沒有必要，寫一個簡單的讀回程式以檢查新寫入的資料是否正確還是應該考慮的。

WREN 位置位後，EEC 寄存器中的 WR 位需立即置位，以確保寫週期正確地執行。寫週期執行前總中斷位 EMI 應先清零，寫週期開始執行後再將此位重新使能。注意，單片機不應在EEPROM 讀或寫操作完全完成之前進入空閒或休眠模式，否則 EEPROM 讀或寫操作將失敗。

程式舉例

從 EEPROM 中讀取數據 – 輪詢法

```
MOV A, EEPROM_ADRES ; user defined address
MOV EEA, A
MOV A, 040H ; setup memory pointer low byte MP1L
MOV MP1L, A ; MP1L points to EEC register
MOV A, 01H ; setup Memory Pointer high byte MP1H
MOV MP1H, A
SET IAR1.1 ; set RDEN bit, enable read operations
SET IAR1.0 ; start Read Cycle - set RD bit
BACK:
SZ IAR1.0 ; check for read cycle end
JMP BACK
CLR IAR1 ; disable EEPROM read if no more read operations
; are required

CLR MP1H
MOV A, EED ; move read data to register
MOV READ_DATA, A
```

注：對於每一個讀操作，即使位址是連續的，都必須重新設置位址寄存器，接著再將 RD 位置高開啟一個讀週期。

寫數據到 EEPROM – 輪詢法

```
MOV A, EEPROM_ADRES ; user defined address
MOV EEA, A
MOV A, EEPROM_DATA ; user defined data
MOV EED, A
MOV A, 040H ; setup memory pointer low byte MP1L
MOV MP1L, A ; MP1L points to EEC register
MOV A, 01H ; setup Memory Pointer high byte MP1H
MOV MP1H, A
CLR EMI
SET IAR1.3 ; set WREN bit, enable write operations
SET IAR1.2 ; start Write Cycle - set WR bit - executed
; immediately after set WREN bit

SET EMI
BACK:
SZ IAR1.2 ; check for write cycle end
JMP BACK
CLR MP1H
```

振盪器

不同的振盪器選擇可以讓使用者在不同的應用需求中實現更大範圍的功能。振盪器的靈活性使得在速度和功耗方面可以達到最優化。振盪器選擇是通過應用程式和相關的控制寄存器共同完成的

振盪器概述

振盪器除了作為系統時鐘源，還作為看門狗計時器和時基中斷的時鐘源。兩個集成的內部振盪器不需要任何週邊器件。它們提供的高速和低速系統振盪器具有較寬的頻率範圍。所有振盪器選擇通過寄存器選擇。較高頻率的振盪器提供更高的性能，但要求有更高的功率，反之亦然。動態切換快慢系統時鐘的能力使單片機具有靈活而優化的性能 / 功耗比，此特性對功耗敏感的應用領域尤為重要。

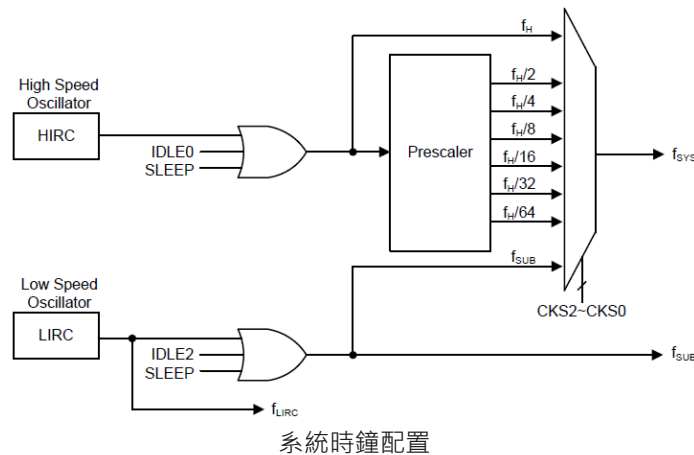
類型	名稱	頻率
內部高速 RC	HIRC	4/8/12MHz
內部低速 RC	LIRC	32kHz

振盪器類型

系統時鐘配置

該單片機有兩個系統振盪器，包括一個高速振盪器和一個低速振盪器。高速振盪器為內部 4/8/12MHz 高速振盪器，HIRC，低速振盪器為內部 32kHz 低速振盪器，LIRC。

低速或高速系統時鐘頻率由 SCC 寄存器的 CKS2~CKS0 位決定的。請注意，兩個振盪器必須做出選擇，即一個高速和一個低速振盪器。



內部高速 RC 振盪器 – HIRC

內部 RC 振盪器是一個集成的系統振盪器，不需其它外部器件。內部 RC 振盪器具有三種固定的頻率：4MHz、8MHz、12MHz，可通過配置選項選擇。此外HIRCC 寄存器中的 HIRC1~HIRC0 位元設置的頻率必須與配置選項中選定的頻率一致，以確保能夠達到交流電氣特性中標示的 HIRC 頻率精度。晶片在製造時進行調整且內部含有頻率補償電路，使得振盪頻率因電源電壓、溫度以及晶片製成工藝不同的影響減至最低程度。

內部 32kHz 振盪器 – LIRC

內部 32kHz 系統振盪器是一個低頻振盪器。它是一個完全集成 RC 振盪器，它在全壓下運行的典型頻率值為 32kHz 且無需外部元件。晶片在製造時進行調整且內部含有頻率補償電路，使得振盪器因電源電壓、溫度及晶片製成工藝不同的影響減至最低。

工作模式和系統時鐘

現今的應用要求單片機具有較高的性能及盡可能低的功耗，這種矛盾的要求在可攜式電池供電的應用領域尤為明顯。高性能所需要的高速時鐘將增加功耗，反之亦然。此單片機提供高、低速兩種時鐘源，它們之間可以動態切換，使用者可通過優化單片機操作來獲得最佳性能 / 功耗比。

系統時鐘

單片機為 CPU 和週邊功能操作提供了多種不同的時鐘源。使用者使用寄存器程式設計可獲取多種時鐘，進而使系統時鐘獲取最大的應用性能。

主系統時鐘可來自高頻時鐘源 f_H 或低頻時鐘源 f_{SUB} ，通過 SCC 寄存器中的CKS2~CKS0 位進行選擇。高頻時鐘來自 HIRC 振盪器。低頻系統時鐘源來自內部時鐘 f_{SUB} ，若 f_{SUB} 被選擇，低頻時鐘來自 LIRC 振盪器。其它系統時鐘還有高速系統振盪器的分頻 $f_H/2 \sim f_H/64$ 。

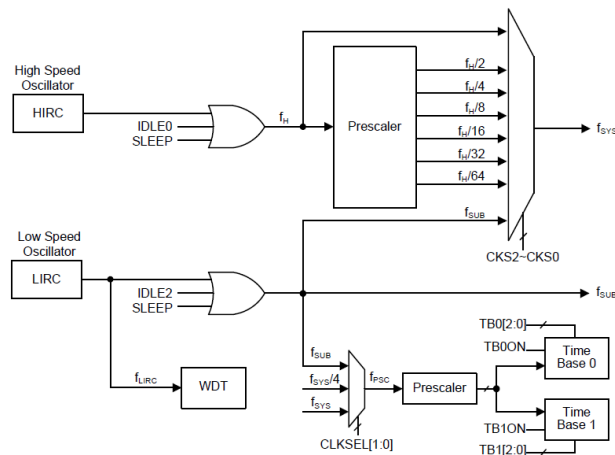
工作模式和系統時鐘

現今的應用要求單片機具有較高的性能及盡可能低的功耗，這種矛盾的要求在可攜式電池供電的應用領域尤為明顯。高性能所需要的高速時鐘將增加功耗，反之亦然。該單片機提供高、低速兩種時鐘源，它們之間可以動態切換，使用者可通過優化單片機操作來獲得最佳性能 / 功耗比。

系統時鐘

該單片機為 CPU 和週邊功能操作提供了多種不同的時鐘源。使用者使用配置選項和寄存器程式設計可獲取多種時鐘，進而使系統時鐘獲取最大的應用性能。

主系統時鐘可來自高頻時鐘源 f_H 或低頻時鐘源 f_{SUB} ，通過 SCC 寄存器中的CKS2~CKS0 位進行選擇。高頻時鐘來自 HIRC 振盪器。低頻系統時鐘源來自LIRC 振盪器。其它系統時鐘還有高速系統振盪器的分頻 $f_H/2 \sim f_H/64$ 。



單片機時鐘選項

注：當系統時鐘源 fSYS 由 fH 到 fSUB 轉換時，可以通過設置相應的高速振盪器使能控制位，選擇停止以節省耗電，或者繼續振盪，為週邊電路提供 fH~fH/64 頻率的時鐘源。

系統工作模式

單片機有 6 種不同的工作模式，每種有它自身的特性，根據應用中不同的性能和功耗要求可選擇不同的工作模式。單片機正常工作有兩種模式：快速模式和低速模式。剩餘的 4 種工作模式：休眠模式、空閒模式 0、空閒模式 1 和空閒模式 2 用於單片機 CPU 關閉時以節省耗電。

工作模式	CPU	寄存器設置			fSYS	fH	fSUB	fLIRC
		FHIDEN	FSIDEN	CKS2~CKS0				
快速模式	On	x	x	000~110	fH~fH/64	On	On	On
低速模式	On	x	x	111	fSUB	On/Off ⁽¹⁾	On	On
空閒模式 0	Off	0	1	000~110	Off	Off	On	On
				111	On			
空閒模式 1	Off	1	1	xxx	On	On	On	On
空閒模式 2	Off	1	0	000~110	On	On	Off	On
				111	Off			
休眠模式	Off	0	0	xxx	Off	Off	Off	On/Off ⁽²⁾

“x”：無關

注：1. 在低速模式中，fH 開啟或關閉由相應的振盪器使能位控制。

2. 在休眠模式中，fLIRC 開啟或關閉由 WDT 功能使能或除能控制。

快速模式

這是最主要的工作模式之一，單片機的所有功能均可在此模式中實現且系統時鐘由一個高速振盪器提供。該模式下單片機正常工作的時鐘源來自 HIRC 振盪器。高速振盪器頻率可被分為 1~64 的不等比率，實際的比率由 SCC 寄存器中的 CKS2~CKS0 位選擇。單片機使用高速振盪器分頻作為系統時鐘可減少工作電流。

低速模式

此模式的系統時鐘雖為較低速時鐘源，但單片機仍能正常工作。該低速時鐘源可來自 fSUB，而 fSUB 來自於 LIRC 振盪器。

休眠模式

執行 HALT 指令後且 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都為低時，系統進入休眠模式。在休眠模式中，CPU 停止運行，fSUB 停止為週邊功能提供時鐘。若看門狗計時器功能使能，fLIRC 繼續運行。

空閒模式 0

執行 HALT 指令後且 SCC 寄存器中的 FHIDEN 位為低、FSIDEN 位元為高時，系統進入空閒模式 0。在空閒模式 0 中，CPU 停止，但低速振盪器會開啟以驅動一些週邊功能。

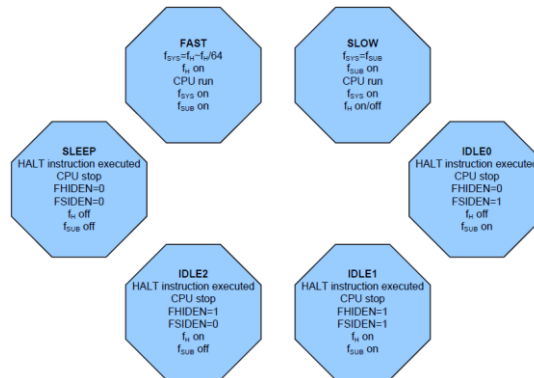
空閒模式 1

執行 HALT 指令後且 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都為高時，系統進入空閒模式 1。在空閒模式 1 中，CPU 停止，但高速和低速振盪器都會開啟以確保一些週邊功能繼續工作。

工作模式切換

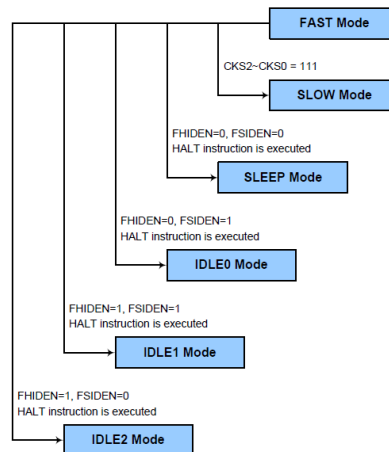
單片機可在各個工作模式間自由切換，使得使用者可根據所需選擇最佳的性能 / 功耗比。用此方式，對單片機工作的性能要求不高的情況下，可使用較低頻時鐘以減少工作電流，在可攜式應用上延長電池的使用壽命。

簡單來說，快速模式和低速模式間的切換僅需設置 SCC 寄存器中的 CKS2~CKS0 位元即可實現，而快速模式 / 低速模式與休眠模式 / 空閒模式間的切換經由HALT 指令實現。當 HALT 指令執行後，單片機是否進入空閒模式或休眠模式由 SCC 寄存器中的 FHIDEN 和 FSIDEN 位決定的。



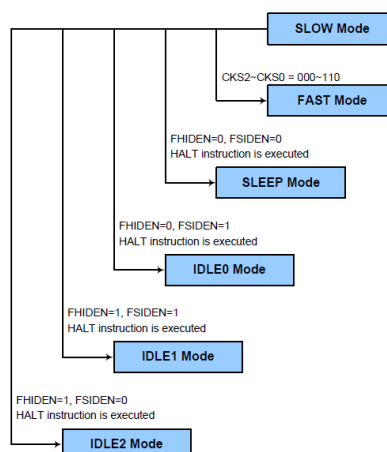
快速模式切換到低速模式

系統運行在快速模式時使用高速系統振盪器，因此較為耗電。可通過設置SCC寄存器中的 CKS2~CKS0 位為“111”使系統時鐘切換至運行在低速模式下。此時將使用低速系統振盪器以節省耗電。使用者可在對性能要求不高的操作中使用此方法以減少耗電。低速模式的時鐘源來自 LIRC 振盪器，因此要求這個振盪器在所有模式切換動作發生前穩定下來。



低速模式切換到快速模式

在低速模式時系統時鐘來自 f_{SUB}。切換回快速模式時，需設置 CKS2~CKS0 位為“000”~“110”使系統時鐘從 f_{SUB} 切換到 f_H~f_H/64。然而，如果在低速模式下 f_H 因未使用而關閉，那麼從低速模式切換到快速模式時，它需要一定的時間來重新起振和穩定，可通過檢測 HIRCC 寄存器中的HIRCF 位元進行判斷，所需的高速系統振盪器穩定時間在系統上電時間電氣特性中有說明。



進入休眠模式

進入休眠模式的方法僅有一種，既應用程式中執行“HALT”指令前需設置 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都為“0”。在這種模式下，除了 WDT 以外的所有時鐘和功能都將關閉。在上述條件下執行該指令後，將發生的情況如下：

- 系統時鐘停止運行，應用程式停止在“HALT”指令處。
- 資料記憶體中的內容和寄存器將保持當前值。
- 輸入 / 輸出將保持當前值。
- 狀態寄存器中暫停標誌 PDF 將被置起，看門狗溢出標誌 TO 將被清除。
- 如果 WDT 功能使能，WDT 將被清零並重新開始計數。如果 WDT 功能除能，WDT 將被清零並停止計數。

進入空閒模式 0

進入空閒模式 0 的方法僅有一種，既應用程式中執行“HALT”指令前需設置 SCC 寄存器中的 FHIDEN 位為“0”且 FSIDEN 位為“1”。在上述條件下執行該指令後，將發生的情況如下：

- fH 時鐘停止運行，應用程式停止在“HALT”指令處，但 fSUB 時鐘將繼續運行。
- 資料記憶體中的內容和寄存器將保持當前值。
- 輸入 / 輸出將保持當前值。
- 狀態寄存器中暫停標誌 PDF 將被置起，看門狗溢出標誌 TO 將被清除。
- 如果 WDT 功能使能，WDT 將被清零並重新開始計數。如果 WDT 功能除能，WDT 將被清零並停止計數。

進入空閒模式 1

進入空閒模式 1 的方法僅有一種，既應用程式中執行“HALT”指令前需設置 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都為“1”。在上述條件下執行該指令後，將發生的情況如下：

- fH 和 fSUB 時鐘開啟，應用程式停止在“HALT”指令處。
- 資料記憶體中的內容和寄存器將保持當前值。
- 輸入 / 輸出將保持當前值。
- 狀態寄存器中暫停標誌 PDF 將被置起，看門狗溢出標誌 TO 將被清除。
- 如果 WDT 功能使能，WDT 將被清零並重新開始計數。如果 WDT 功能除能，WDT 將被清零並停止計數。

進入空閒模式 2

進入空閒模式 2 的方法僅有一種，既應用程式中執行“HALT”指令前需設置 SCC 寄存器中的 FHIDEN 位為“1”且 FSIDEN 位為“0”。在上述條件下執行該指令後，將發生的情況如下：

- fH 時鐘開啟，fSUB 時鐘關閉，應用程式停止在“HALT”指令處。
- 資料記憶體中的內容和寄存器將保持當前值。
- 輸入 / 輸出將保持當前值。
- 狀態寄存器中暫停標誌 PDF 將被置起，看門狗溢出標誌 TO 將被清除。
- 如果 WDT 功能使能，WDT 將被清零並重新開始計數。如果 WDT 功能除能，WDT 將被清零並停止計數。

待機電流注意事項

由於單片機進入休眠或空閒模式的主要原因是將單片機的電流降低到盡可能低，可能到只有幾個微安的級別（空閒模式 1 和空閒模式 2 除外），所以如果要將電路的電流降到最低，電路設計者還應有其它的考慮。應該特別注意的是單片機的輸入 / 輸出引腳。所有高阻抗輸入腳都必須連接到固定的高或低電平，因為引腳浮空會造成內部振盪並導致耗電增加。這也應用於有不同封裝的單片機，因為它們可能含有未引出的引腳，這些引腳也必須設為輸出或帶有上拉電阻的輸入。

另外還需注意單片機設為輸出的 I/O 引腳上的負載。應將它們設置在有最小拉電流的狀態或將它們和其它的 CMOS 輸入一樣接到沒有拉電流的外部電路上。還應注意的是，如果選擇 LIRC 振盪器，會導致耗電增加。在空閒模式 1 和空閒模式 2 中，高速振盪器開啟。若週邊功能時鐘源來自高速振盪器，額外的待機電流也可能會有幾百微安。

喚醒

單片機進入休眠模式或空閒模式後，系統時鐘將停止以降低功耗。然而單片機再次喚醒，原來的系統時鐘重新起振、穩定且恢復正常工作需要一定的時間。系統進入休眠或空閒模式之後，可以通過以下幾種方式喚醒：

- PA 口下降沿
- 系統中斷
- WDT 溢出

單片機執行 HALT 指令，系統進入休眠或空閒模式，PDF 將被置位。系統上電或執行清除看門狗的指令，PDF 將被清零。若系統由看門狗計時器溢出喚醒，會發生看門狗計時器復位，TO 將被置位。看門狗計時器溢出將會置位元 TO 標誌並

喚醒系統，這種復位會重置程式計數器和堆疊指標，其它標誌保持原有狀態。

PA 口中的每個引腳都可以通過 PAWU 寄存器使能下降沿喚醒功能。PA 埠喚醒後，程式將在“HALT”指令後繼續執行。如果系統是通過中斷喚醒，則有兩種可能發生。第一種情況是：相關中斷除能或是中斷使能且堆疊已滿，則程式會在“HALT”指令之後繼續執行。這種情況下，喚醒系統的中斷會等到相關中斷使能或有堆疊層可以使用之後才執行。第二種情況是：相關中斷使能且堆疊未滿，則中斷可以馬上執行。如果在進入休眠或空閒模式之前中斷標誌位元已經被設置為“1”，則相關中斷的喚醒功能將無效。

看門狗計時器

看門狗計時器的功能在於防止如電磁的幹擾等外部不可控制事件，所造成的程式不正常動作或跳轉到未知的地址。

看門狗計時器時鐘源

WDT 計時器時鐘源 fLIRC 由內部低速振盪器 LIRC 提供。內部振盪器 LIRC 的頻率大約為 32kHz，這個特殊的內部時鐘週期會隨 VDD、溫度和製成的不同而變化。看門狗計時器的時鐘源可分為 $2^8 \sim 2^{18}$ 以提供更大的溢出週期，分頻比由 WDT 寄存器中的 WS2~WS0 位來決定。

看門狗計時器控制寄存器

WDT 寄存器用於控制 WDT 功能的使能 / 除能、選擇溢出週期以及軟體重定單片機。

● WDT 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WE4	WE3	WE2	WE1	WE0	WS2	WS1	WS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	0	1	1

Bit 7~3 WE4~WE0 : WDT 功能 軟件 控制 位

10101 : 除能

01010 : 使能

其它值：MCU 復位若因外部環境雜訊使這些位發生改變，單片機將復位。復位動作發生在 tsRESET 延遲時間後，且 RSTFC 寄存器的 WRF 位將置為 1。

Bit 2~0

WS2~WS0 : WDT 溢出週期選擇位

000 : 2^8 /fLIRC

001 : 2^9 /fLIRC

010 : 2^{10} /fLIRC

011 : 2^{11} /fLIRC

100 : 2^{12} /fLIRC

101 : 2^{13} /fLIRC

110 : 2^{14} /fLIRC

111 : 2^{15} /fLIRC

這三位元控制 WDT 時鐘源的分頻比，從而實現對 WDT 溢出週期的控制。

● RSTFC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	RSTF	LVRF	LRF	WRF
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	x	0	0

x" : 未知

Bit 7~4 未定義，讀為“0”

Bit 3 RSTF : 重定控制寄存器軟體重定標誌位元具體描述見內部復位控制章節。

Bit 2 LVRF : LVR 重定標誌位元

具體描述見低電壓重定章節。

Bit 1 LRF : LVR 控制寄存器軟體重定標誌位元具體描述見低電壓重定章節。

Bit 0 WRF : WDT 控制寄存器軟體重定標誌位元

0 : 未發生 : 發生

當 WDT 控制寄存器軟體重定發生時，此位被置為“1”，且只能通過應用程式清零。

看門狗計時器操作

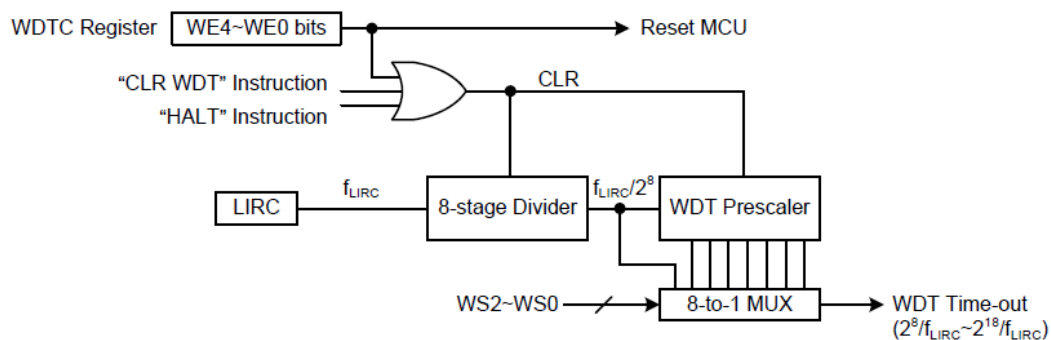
當 WDT 溢出時，它產生一個單片機復位的動作。這也就意味著正常工作期間，使用者需在應用程式中看門狗溢出前有策略地清除看門狗計時器以防止其產生復位，可使用清除看門狗指令實現。無論什麼原因，程式失常跳轉到一個未知的位址或進入一個閉環，清除指令都不能被正確執行，此種情況下，看門狗將溢出以使單片機復位。看門狗計時器控制寄存器 WDTC 中的 WE4~WE0 位可提供使能 / 除能控制以及控制看門狗計時器復位操作。當 WE4~WE0 設置為“10101B”時除能 WDT 功能，而當設置為“01010B”時使能 WDT 功能。如果 WE4~WE0 設置為除“01010B”和“10101B”以外的值時，單片機將在 tSRESET 延遲時間後復位。上電後這些位初始化為“01010B”。

WE4~WE0 位	WDT 功能
10101B	除能
01010B	使能
其它值	MCU 復位

看門狗計時器使能 / 除能控制

程式正常運行時，WDT 溢出將導致單片機重定，並置位元狀態標誌位元 TO。若系統處於休眠或空閒模式，當 WDT 發生溢出時，狀態寄存器中的 TO 應置位，僅 PC 和堆疊指標復位。有三種方法可以用來清除 WDT 的內容。第一種是 WDTC 軟體重定，即將 WE4~WE0 位設置成除了 01010B 和 10101B 外的任意值；第二種是通過軟體清除指令，而第三種是通過“HALT”指令。該單片機只使用一條清除看門狗指令“CLR WDT”。因此只要執行“CLR WDT”便清除 WDT。

當設置分頻比為 2^{18} 時，溢出週期最大。例如，時鐘源為 32kHz LIRC 振盪器，分頻比為 2^{18} 時最大溢出週期約 8s，分頻比為 2^8 時最小溢出週期約 8ms。



看門狗計時器

復位和初始化

重定功能是在任何單片機中基本的部分，使得單片機可以設定一些與外部參數無關的先置條件。最重要的復位條件是在單片機首次上電以後，經過短暫的延遲，內部硬體電路使得單片機處於預期的穩定狀態並開始執行第一條程式指令。上電重定以後，在程式執行之前，部分重要的內部寄存器將會被設定為預先設定的狀態。程式計數器就是其中之一，它會被清除為零，使得單片機從最低的程式記憶體位址開始執行程式。

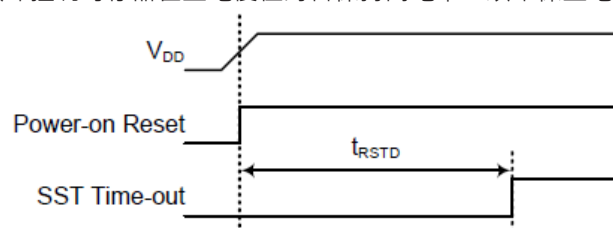
除了上電復位外，另一種重定為低電壓重定即 LVR 重定，在電源供應電壓低於 LVR 設定值時，系統會產生 LVR 重定。還有一種復位為看門狗溢出單片機重定，不同方式的重定操作會對寄存器產生不同的影響。

復位功能

單片機的幾種內部重定方式將在此處做具體介紹。

上電復位

這是最基本且不可避免的復位，發生在單片機上電後。除了保證程式記憶體從開始位址執行，上電復位也使得其它寄存器被設定在預設條件。所有的輸入埠控制寄存器在上電復位時會保持高電平，以確保上電後所有引腳被設定為輸入狀態。



上電復位時序圖

內部復位寄存器控制

內部復位控制寄存器RSTC用於為單片機在受到環境雜訊干擾而異常工作時提供復位。如果RSTC寄存器的內容被設置為除01010101B或10101010B以外的任何值，單片機會在 t_{SRESET} 延遲時間後發生復位。上電後寄存器的值為01010101B。

RSTC7~RSTC0 位	復位功能
01010101B	無操作
10101010B	無操作
其它值	單片機復位

內部復位功能控制

● RSTC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	RSTC7	RSTC6	RSTC5	RSTC4	RSTC3	RSTC2	RSTC1	RSTC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	1	0	1

Bit 7~0 RSTC7~RSTC0：複位功能控制位

01010101：無操作

10101010：無操作

其它值：MCU 復位

如果由於不利的環境因素使這些位發生改變，單片機將復位。復位動作發生在 t_{SRESET} 延遲時間後，且RSTFC寄存器的RSTF位將置為“1”。

● RSTFC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	RSTF	LVRF	LRF	WRF
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	x	0	0

“x”：未知

Bit 7~4 未定義，讀為“0”

Bit 3 **RSTF**：重定控制寄存器軟體重定標誌位元

0：未發生

1：發生

當 RSTC 控制寄存器軟體重定發生時，此位被置為“1”，且只能通過應用程式清零。

Bit 2 **LVRF**：LVR 重定標誌位元

具體描述見低電壓重定章節。

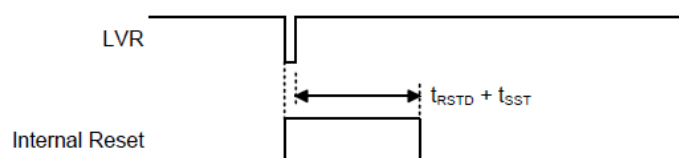
Bit 1 **LRF**：LVRC 寄存器軟體重定標誌位元具體描述見低電壓重定章節。

Bit 0 **WRF**：WDTC 寄存器軟體重定標誌位元

具體描述見看門狗計時器控制寄存器章節

低電壓復位 – LVR

單片機具有低電壓重定電路，用來監測它的電源電壓。當電源電壓低於某一預定值時，它將復位單片機。在休眠模式/空閒模式下，低電壓重定功能總是使能於特定的電壓值，VLVR。例如在更換電池的情況下，單片機供應的電壓可能會在0.9V~VLVR之間，這時LVR將會自動復位單片機且RSTFC寄存器中的LVRF標誌位置位元。LVR包含以下的規格：有效的LVR信號，即在0.9V~VLVR的低電壓狀態的時間，必須超過LVR/LVD電氣特性中 t_{LVR} 參數的值。如果低電壓存在不超過 t_{LVR} 參數的值，則LVR將會忽略它且不會執行復位功能。VLVR 參數值可通過LVRC寄存器中的LVS7~LVS0 位設置。若由於受到干擾LVS7~LVS0變為其它值時，將在 t_{SRESET} 時間後復位單片機。此時RSTFC寄存器的 LRF 位被置位。上電後寄存器的值為01010101B。LVR 會於休眠或空閒時自動除能關閉。



低電壓復位時序圖

● **LVRC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	LVS7	LVS6	LVS5	LVS4	LVS3	LVS2	LVS1	LVS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	1	0	1

“x” : 未知

Bit 7~0 LVS7~LVS0 : LVR 電壓選擇

- 01010101 : 2.1V
- 00110011 : 2.55V
- 10011001 : 3.15V
- 10101010 : 3.8V

其它值：單片機復位 – 寄存器復位為 POR 值當上述定義的相應的低電壓出現，且低電壓保持時間超過 tLVR 值，則單片機復位。當低電壓狀態保持時間大於 tLVR 後回應復位。此時重定後的寄存器內容保持不變。

若將 LVRC 寄存器定義為其它值，將會產生單片機復位。復位操作會在 tSRESET時間後執行。注意的是此處單片機復位後，寄存器的值將恢復到上電復位值。

● **RSTFC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	RSTF	LVRF	LRF	WRF
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	x	0	0

“x” : 未知

Bit 7~4 未定義，讀為 “0”

Bit 3 RSTF : 重定控制寄存器軟體重定標誌位元具體描述見內部復位控制章節。

Bit 2 LVRF : LVR 重定標誌位元

- 0 : 未發生
- 1 : 發生

當特定的低電壓重定條件發生時，此位被置為 “1”，且只能通過應用程式清零。

Bit 1 LRF : LVR 控制寄存器軟體重定標誌位元

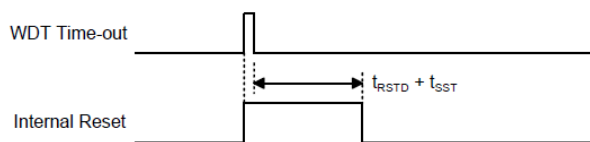
- 0 : 未發生
- 1 : 發生

如果 LVRC 寄存器包含任何非定義的 LVR 電壓值，此位元被置為 “1”，這類似於軟體重定功能，且只能通過應用程式清零。

Bit 0 WRF : WDT 控制寄存器軟體重定標誌位元具體描述見看門狗計時器控制寄存器章節。

正常運行時看門狗溢出復位

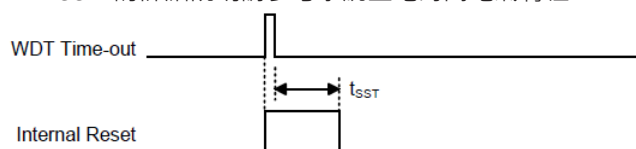
除了看門狗溢出標誌位元 TO 將被設為 “1” 之外，在快速模式或低速模式時看門狗溢出重定和 LVR 復位相同。



正常運行時看門狗溢出復位時序圖

休眠或空閒時看門狗溢出復位

休眠或空閒時看門狗溢出復位和其它種類的重定有些不同，除了程式計數器與堆疊指標將被清 0 及 TO 位被設為 1 外，絕大部份的條件保持不變。圖中 tSST 的詳細說明請參考系統上電時間電氣特性。



休眠或空閒時看門狗溢出復位時序圖

複位元初始狀態

不同的複位形式以不同的途徑影響複位標誌位元。這些標誌位元，即 PDF 和 TO 位元存放在狀態寄存器中，由休眠或空閒模式功能或看門狗計數器等幾種控制器操作控制。複位標誌位元如下所示：

TO	PDF	複位條件
0	0	上電復位
u	u	快速模式或低速模式時的 LVR 複位元元
1	u	快速模式或低速模式時的 WDT 溢出複位
1	1	空閒或休眠模式時的 WDT 溢出複位

“u”：代表不改變

在單片機上電復位之後，各功能單元初始化的情形，列於下表。

項目	複位後情況
程式計數器	復位為零
中斷	所有中斷被除能
看門狗計時器，時基	復位後清除，WDT 重新開始計數
計時器模組	所有計時器模組關閉
輸入 / 輸出口	I/O 口設為輸入模式
堆疊指標	堆疊指標指向堆疊頂端

不同的復位形式對單片機內部寄存器的影響是不同的。為保證重定後程式能正常執行，瞭解寄存器在特定條件復位後的設置是非常重要的。下表即為不同方式重定後內部寄存器的狀況。

寄存器	上電復位	LVR 復位(正常操作)	WDT 溢出(正常操作)	WDT 溢出(空閒 / 休眠)
TBHP	---- xxxx	---- uuuu	---- uuuu	---- uuuu
STATUS	xx00 xxxx	uuuu uuuu	uu1u uuuu	uu11 uuuu
IAR2	0000 0000	0000 0000	0000 0000	uuuu uuuu
MP2L	0000 0000	0000 0000	0000 0000	uuuu uuuu
MP2H	0000 0000	0000 0000	0000 0000	uuuu uuuu
RSTFC	---- 0x00	---- u1uu	---- uuuu	---- uuuu
SCC	000- --00	000- --00	000- --00	uuu- --uu
HIRCC	---- 0001	---- 0001	---- 0001	---- uuuu
PA	1111 1111	1111 1111	1111 1111	uuuu uuuu
PAC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PAPU	0000 0000	0000 0000	0000 0000	uuuu uuuu
PAWU	0000 0000	0000 0000	0000 0000	uuuu uuuu
RSTC	0101 0101	0101 0101	0101 0101	uuuu uuuu
LVRC	0101 0101	0101 0101	0101 0101	uuuu uuuu
LVDC	-- 00 0000	-- 00 0000	-- 00 0000	-- uu uuuu
MFIO	0000 0000	0000 0000	0000 0000	uuuu uuuu
MFI1	--00 --00	--00 --00	--00 --00	--uu --uu
WDTC	0101 0011	0101 0011	0101 0011	uuuu uuuu
INTEG	---- 0000	---- 0000	---- 0000	---- uuuu
INTC0	-000 0000	-000 0000	-000 0000	-uuu uuuu
INTC1	0000 0000	0000 0000	0000 0000	uuuu uuuu
INTC2	--0 ---0	--0 ---0	---0 ---0	---u ---u
PC	---- --1 1	---- --1 1	---- --1 1	---- --uu
PCC	---- --1 1	---- --1 1	---- --1 1	---- --uu
PCPU	---- --00	---- --00	---- --00	---- --uu
PSCR	---- --00	---- --00	---- --00	---- --uu
TBOC	0--- -000	0--- -000	0--- -000	u--- -uuu
TB1C	0--- -000	0--- -000	0--- -000	u--- -uuu
PAS0	0000 0000	0000 0000	0000 0000	uuuu uuuu
PAS1	0000 0000	0000 0000	0000 0000	uuuu uuuu
PBS0	0000 0000	0000 0000	0000 0000	uuuu uuuu
PCS0	---- 0000	---- 0000	---- 0000	---- uuuu
EEA	-- 00 0000	-- 00 0000	-- 00 0000	-- uu uuuu

寄存器	上電復位	LVR 復位(正常操作)	WDT 溢出(正常操作)	WDT 溢出(空閒 / 休眠)
EED	0000 0000	0000 0000	0000 0000	uuuu uuuu
EEC	---- 0000	---- 0000	---- 0000	---- uuuu
PTMC0	0000 0---	0000 0---	0000 0---	uuuu u---
PTMDL	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMDH	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMAL	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMAH	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMRPL	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMRPH	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMC0	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMC1	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMDL	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMDH	---- --00	---- --00	---- --00	---- --uu
CTMAL	0000 0000	0000 0000	0000 0000	uuuu uuuu
CTMAH	---- --00	---- --00	---- --00	---- --uu
SIMC0	1110 0000	1110 0000	1110 0000	uuuu uuuu
SIMC1 (UMD=0)	1000 0001	1000 0001	1000 0001	uuuu uuuu
UUCR1* (UMD=1)	0000 00x0	0000 00x0	0000 00x0	uuuu uuuu
SIMC2/SIMA/UUCR2	0000 0000	0000 0000	0000 0000	uuuu uuuu
SIMD/UTXR_RXR	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
SIMTOC (UMD=0)	0000 0000	0000 0000	0000 0000	uuuu uuuu
UBRG* (UMD=1)	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
UUSR	0000 1011	0000 1011	0000 1011	uuuu uuuu
ADCS	---0 0000	---0 0000	---0 0000	---u uuuu
ADCR0	0010 00-0	0010 00-0	0010 00-0	uuuu uu-u
ADCR1	0000 000-	0000 000-	0000 000-	uuuu uuu-
PWRC	0--- -000	0--- -000	0--- -000	u--- -uuu
PGAC0	-000 0000	-000 0000	-000 0000	-uuu uuuu
PGAC1	- 000 000-	- 000 000-	- 000 000-	- uu uuu-
PGACS	0000 0000	0000 0000	0000 0000	uuuu uuuu
ADRL	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
ADRM	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
ADRH	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
DSDAH	0000 0000	0000 0000	0000 0000	uuuu uuuu
DSDAL	---- 0000	---- 0000	---- 0000	---- uuuu
DSDACC	00-- ----	00-- ----	00-- ----	uu-- ----
DSOPC	---- 1010	---- 1010	---- 1010	---- uuuu
SLEDC	0000 0000	0000 0000	0000 0000	uuuu uuuu

注：“u”表示不改變“x”表示未知“-”表示未定義

“*”：UUCR1 和 SIMC1 寄存器共用同一個記憶體位址，UBRG 和 SIMTOC 寄存器共用同一個記憶體位址。重定發生後，通過應用程式手動設置 UMD 位元為“1”後可獲得 UUCR1 和 UBRG 寄存器的預設值。

輸入 / 輸出埠

Holtek 單片機的輸入 / 輸出口控制具有很大的靈活性。大部分引腳可在用戶程式控制下被設定為輸入或輸出。所有引腳的上拉電阻設置以及指定引腳的喚醒設置也都由軟體控制，這些特性也使得此類單片機在廣泛應用上都能符合開發的需求。

該單片機提供 PA~PC 雙向輸入 / 輸出口。這些寄存器在資料記憶體有特定的位址。所有 I/O 口用於輸入輸出操作。作為輸入操作，輸入引腳無鎖存功能，也就是說輸入資料必須在執行“MOV A, [m]”，T2 的上升沿準備好，m 為埠位址。對於輸出操作，所有資料都是被鎖存的，且保持不變直到輸出鎖存被重寫。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
PA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
PAC	PAC7	PAC6	PAC5	PAC4	PAC3	PAC2	PAC1	PAC0
PAPU	PAPU7	PAPU6	PAPU5	PAPU4	PAPU3	PAPU2	PAPU1	PAPU0
PAWU	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
PC	—	—	—	—	—	—	PC1	PC0
PCC	—	—	—	—	—	—	PCC1	PCC0
PCPU	—	—	—	—	—	—	PCPU1	PCPU0

“—”：未定義，讀為“0”

I/O 邏輯功能寄存器清單

上拉電阻

許多產品應用在埠處於輸入狀態時需要外加一個上拉電阻來實現上拉的功能。為了免去外部上拉電阻，當引腳規劃為輸入時，可由內部連接到一個上拉電阻。這些上拉電阻可通過相應的上拉控制寄存器PAPU~PCPU來設置，它用一個PMOS電晶體來實現上拉電阻功能。需要注意的是，當I/O引腳設為數位輸入或NMOS輸出時，上拉功能才會受PxPU控制開啟，其它狀態下上拉功能不可用。

● PxPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PxPU7	PxPU6	PxPU5	PxPU4	PxPU3	PxPU2	PxPU1	PxPU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

PxPUn：I/O Px 口上拉電阻功能控制位

0：除能

1：使能

PxPUn 位用於控制上拉電阻功能。這裡的x 可以是埠A、B 和C。但是，每個 I/O埠實際有效位可能不同。

PA 口喚醒

當使用暫停指令“HALT”迫使單片機進入休眠或空閒模式，單片機的系統時鐘將會停止以降低功耗，此功能對於電池及低功耗應用很重要。喚醒單片機有很多種方法，其中之一就是使 PA 口的其中一個引腳從高電平轉為低電平。這個功能特別適合於通過外部開關來喚醒的應用。PA 口的每個引腳可以通過設置PAWU 寄存器來單獨選擇是否具有喚醒功能。

需要注意的是，只有當引腳功能為通用 I/O 功能且單片機處於休眠或空閒模式時，喚醒功能才會受 PAWU 控制開啟，其它狀態下此喚醒功能不可用。

● PAWU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 PAWU7~PAWU0：PA7~PA0 喚醒功能控制位

0：除能

1：使能

輸入 / 輸出埠控制寄存器

每一個輸入 / 輸出口都具有各自的控制寄存器，即 PAC~PCC，用來控制輸入 / 輸出狀態。從而每個 I/O 引腳都可以通過軟體控制，動態的設置為 CMOS 輸出或輸入。所有的 I/O 埠的引腳都各自對應於 I/O 埠控制的某一位。若 I/O 引腳要實現輸入功能，則對應的控制寄存器的位元元元需要設置為“1”。這時程式指令可以直接讀取輸入腳的邏輯狀態。若控制寄存器相應的位被設定為“0”，則此引腳被設置為 CMOS 輸出。當引腳設置為輸出狀態時，程式指令讀取的是輸出埠寄存器的內容。注意，如果對輸出口做讀取動作時，程式讀取到的是內部輸出資料鎖存器中的狀態，而不是輸出引腳上實際的邏輯狀態。

● **PxC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PxC7	PxC6	PxC5	PxC4	PxC3	PxC2	PxC1	PxC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

PxCn : I/O Px 口輸入 / 輸出類型選擇位

0 : 輸出

1 : 輸入

PxCn 位用於控制引腳類型。這裡的 x 可以是埠 A、B 和 C。但是，每個 I/O 埠實際有效位可能不同。

輸入 / 輸出埠源電流選擇

該單片機的每個 I/O 口都支援不同的源電流驅動能力，通過相應的源電流選擇位控制。僅當對應的引腳被設為 CMOS 輸出時，其源電流選擇位才有效。否則，這些選擇位無效。用戶可參考輸入 / 輸出口電氣特性章節為不同應用選擇所需的源電流。

● **SLEDC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	SLEDC7	SLEDC6	SLEDC5	SLEDC4	SLEDC3	SLEDC2	SLEDC1	SLEDC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 SLEDC7~SLEDC6 : PC1~PC0 源電流選擇位

00 : Level 0 (最小) 01 : Level 1

10 : Level 2 11 : Level 3 (最大)

Bit 5~4 SLEDC5~SLEDC4 : PB3~PB0 源電流選擇位

00 : Level 0 (最小) 01 : Level 1

10 : Level 2 11 : Level 3 (最大)

Bit 3~2 SLEDC3~SLEDC2 : PA7~PA4 源電流選擇位

00 : Level 0 (最小) 01 : Level 1

10 : Level 2 11 : Level 3 (最大)

Bit 1~0 SLEDC1~SLEDC0 : PA3~PA0 源電流選擇位

00 : Level 0 (最小) 01 : Level 1

10 : Level 2 11 : Level 3 (最大)

引腳共用功能

引腳的多功能可以增加單片機應用的靈活性。有限的引腳個數將會限制設計者，而引腳的多功能將會解決很多此類問題。此外，這些引腳功能可以通過一系列寄存器進行設定。

引腳共用功能選擇寄存器

封裝中有限的引腳個數會對某些單片機功能造成影響。然而，引腳功能共用和引腳功能選擇，使得小封裝單片機具有更多的功能。單片機包含埠 “x” 輸出功能選擇寄存器 “n”，記為 PxSn，這些寄存器可以用來選擇共用引腳的特定功能。

當要使用引腳上的輸入功能，對應的輸入和輸出功能要進行合理設定。如果要選擇外部中斷功能，相關的輸出引腳共用功能應選擇作為 I/O 功能，且也要選擇。

要注意的最重要一點是，確保所需的引腳共用功能被正確地選擇和取消。對於大部分共用功能，要選擇所需的引腳共用功能，首先應通過相應的引腳共用控制寄存器正確地選擇該功能，然後再配置相應的週邊功能設置以使能週邊功能。但是，在設置相關引腳控制欄位時，一些數位輸入引腳如 INTn、xTCK、PTPI 等，與對應的通用 I/O 口共用同一個引腳共用設置選項。要選擇這些引腳功能，除了上述的必要的引腳共用控制和週邊功能設置外，還必須將其對應的埠控制寄存器位設置為輸入。要正確地取消引腳共用功能，首先應除能週邊功能，然後再修改相應的引腳共用控制寄存器以選擇其它的共用功能。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
PAS0	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	PAS01	PAS00
PAS1	—	—	PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
PBS0	—	—	—	—	—	—	PBS01	PBS00
PCS0	—	—	—	—	—	—	PCS01	PCS00

引腳共用功能選擇寄存器列表

● **PAS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	PAS01	PAS00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 PAS07~PAS06 : PA3 引腳共用功能選擇

- 00 : PA3
- 01 : AN3
- 10 : OPIN

Bit 5~4 PAS05~PAS04 : PA2 引腳共用功能選擇

- 00 : PA2
- 01 : PTP
- 10 : SCS

Bit 3~2 PAS03~PAS02 : PA1 引腳共用功能選擇

- 00 : PA1/INT0
- 01 : CTP
- 10 : AN5

Bit 1~0 PAS01~PAS00 : PA0 引腳共用功能選擇

- 00 : PA0
- 01 : PTP
- 10 : AN6

● **PAS1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name			PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 5~4 PAS15~PAS14 : PA6 引腳共用功能選擇

- 00 : PA6
- 01 : SCK/SCL

Bit 3~2 PAS13~PAS12 : PA5 引腳共用功能選擇

- 00 : PA5
- 01 : SDO/TX
- 10 : AN7

Bit 1~0 PAS11~PAS10 : PA4 引腳共用功能選擇

- 00 : PA4
- 01 : CTPB
- 10 : SDI/SDA/RX

● **PBS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	PBS01	PBS00
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 1~0 **PBS01~PBS00** : PBO 引腳共用功能選擇
 00 : PBO
 01 : PTPB
 10 : LVDIN

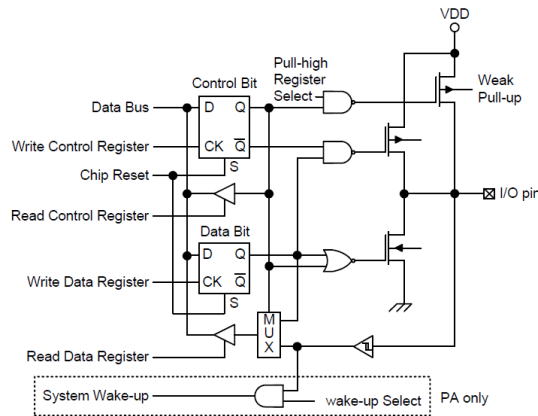
● **PCS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	PCS01	PCS00
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 1~0 **PCS01~PCS00** : PC0 引腳 共用 功能 選擇
 00 : PC0/CTCK
 01 : AN4
 10 : OPIP

輸入 / 輸出引腳結構

下圖為輸入 / 輸出引腳邏輯功能的內部結構圖。輸入 / 輸出引腳的準確邏輯結構圖可能與此圖不同，這裡只是為了方便對 I/O 引腳功能的理解提供的一個參考。由於存在諸多的引腳共用結構，在此不方便提供所有類型引腳功能結構圖。



邏輯功能輸入 / 輸出結構

程式設計注意事項

在程式設計中，最先要考慮的是埠的初始化。復位之後，所有的輸入 / 輸出資料及埠控制寄存器都將被設為邏輯高。所有輸入 / 輸出引腳預設為輸入狀態，而其電平則取決於其它相連接電路以及是否選擇了上拉電阻。如果埠控制寄存器某些引腳位元被設定輸出狀態，這些輸出引腳會有初始高電平輸出，除非資料寄存器埠在程式中被預先設定。設置哪些引腳是輸入及哪些引腳是輸出，可通過設置正確的值到適當的埠控制寄存器，或使用指令 “SET [m].i” 及 “CLR [m].i” 來設定埠控制寄存器中個別的位。注意，當使用這些位元元元元元控制指令時，系統即將產生一個讀 - 修改 - 寫的操作。單片機需要先讀入整個埠上的資料，修改個別的位元，然後重新把這些資料寫入到輸出埠。

PA 口的每個引腳都帶喚醒功能。單片機處於休眠或空間模式時，有很多方法可以喚醒單片機，其中之一就是通過 PA 任一引腳電平從高到低轉換的方式，可以設置 PA 口一個或多個引腳具有喚醒功能。

計時器模組 – TM

控制和測量時間在任何單片機中都是一個很重要的部分。該單片機提供幾個計時器模組 (簡稱 TM)，來實現和時間有關的功能。計時器模組是包括多種操作的定時單元，提供的操作有：定時 / 事件計數器，捕捉輸入，比較匹配輸出，單脈衝輸出以及 PWM 輸出等功能。每個計時器模組有兩個獨立中斷。每個TM 外加的輸入輸出引腳，擴大了計時器的靈活性，便於用戶使用。這裡只介紹各種TM 的共性，更多詳細資料請參考簡易型和週期型計時器章節。

簡介

該單片機包含兩個 TM，每個 TM 可被劃分為一個特定的類型，即簡易型 TM 或週期型 TM。雖然性質相似，但不同 TM 特性複雜度不同。本章介紹簡易型和週期型 TM 的共性，更多詳細資料分別見後面各章。兩種類型 TM 的特性和區別見下表。

TM 功能	CTM	PTM
定時 / 計數器	√	√
捕捉輸入	—	√
比較匹配輸出	√	√
PWM 通道數	1	1
單脈衝輸出	—	1
PWM 對齊方式	邊沿對齊	邊沿對齊
PWM 調節週期 & 占空比	占空比或週期	占空比或週期

TM 功能概要

CTM	PTM
10-bit CTM	16-bit PTM

TM 名稱 / 類型參考

TM 操作

不同類型的 TM 提供從簡單的定時操作到 PWM 信號產生等多種功能。理解 TM 操作的關鍵是比較 TM 內獨立運行的計數器的值與內部比較器的預置值。當計數器的值與比較器的預置值相同時，則比較匹配，TM 中斷信號產生，清零計數器並改變 TM 輸出引腳的狀態。使用者選擇內部時鐘或外部時鐘來驅動內部 TM 計數器。

TM 時鐘源

驅動 TM 計數器的時鐘源很多。通過設置 xTM 控制寄存器的 xTCK2~xTCK0 位，選擇所需的時鐘源，其中 x 代表 C 或 P 類型。該時鐘源來自系統時鐘 fSYS 的分頻比或內部高速時鐘 fH 或 fSUB 時鐘源或外部 xTCKn 引腳。xTCK 引腳時鐘源用於允許外部信號作為 TM 時鐘源或用於事件計數。

TM 中斷

每個簡易型或週期型 TM 都有兩個內部中斷，分別是內部比較器 A 或比較器 P，當比較匹配發生時產生 TM 中斷。當 TM 中斷產生時，計數器清零並改變 TM 輸出引腳的狀態。

TM 外部引腳

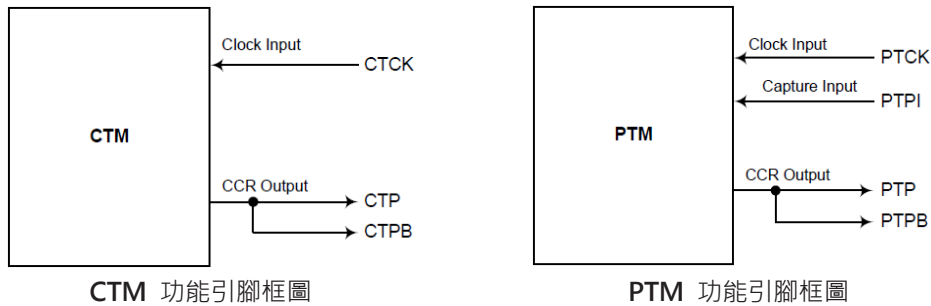
無論哪種類型的 TM，都有一個 TM 輸入引腳 xTCK。xTM 輸入引腳 xTCK 作為 xTM 時鐘源輸入腳，通過設置 xTMC0 寄存器中的 xTCK2~xTCK0 位進行選擇。外部時鐘源可通過該引腳來驅動內部 TM。TM 引腳可選擇上升沿有效或下降沿有效。PTCK 引腳還可用作 PTM 單脈衝輸出模式的外部觸發引腳。

週期性 TM 還有一個輸入引腳 PTPI 作為捕捉輸入腳，其有效邊沿有上升沿、下降沿和雙沿，通過設置 PTMC1 寄存器中的 PTIO1~PTIO0 位來選擇有效邊沿類型。此外，PTCK 引腳也可用作 PTM 捕捉輸入模式的外部觸發引腳。每個 TM 都有兩個輸出引腳 xTP 和 xTPB。當 TM 工作在比較匹配輸出模式且比較匹配發生時，這些引腳會由 TM 控制切換到高電平或低電平或翻轉。外部 xTP 和 xTPB 輸出引腳也被 TM 用來產生 PWM 輸出波形。

當 TM 輸入和輸出引腳與其它功能共用時，TM 輸入和輸出功能需要事先通過相關引腳共用功能選擇寄存器先被設置。更多引腳共用功能選擇詳見引腳共用功能章節。

CTM		PTM	
輸入	輸出	輸入	輸出
CTCK	CTP, CTPB	PTCK, PTPI	PTP, PTPB

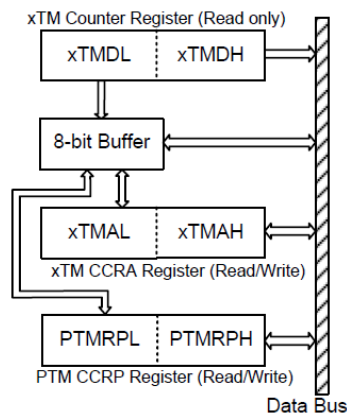
TM 外部引腳



程式設計注意事項

TM 計數寄存器和捕捉/比較寄存器 CCRA 和 CCRP，含有低位元組和高位元組結構。高位元組可直接訪問，低位元組則僅能通過一個內部 8-bit 的暫存器進行訪問。值得注意的是 8-bit 暫存器的存取資料及相關低位元組的讀寫操作僅在其相應的高位元組讀取操作執行時發生。

CCRA 和 CCRP 寄存器訪問方式如下圖所示，讀寫這些成對的寄存器需通過特殊的方式。建議使用“MOV”指令按照以下步驟訪問 CCRA 和 CCRP 低位元組寄存器，即 xTMAL 和 PTMRPL，否則可能導致無法預期的結果。



讀寫流程如下步驟所示：

寫數據至 CCRA 或 CCRP

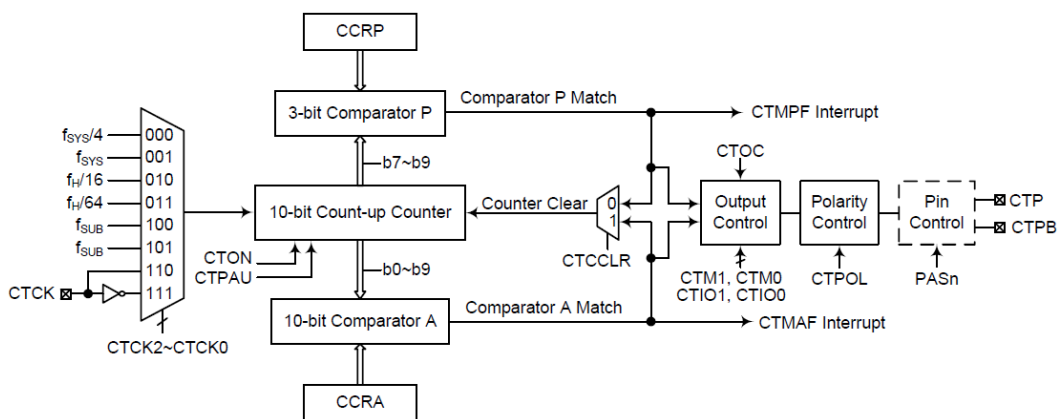
- 步驟 1. 寫資料至低位元組寄存器 xTMAL 或 PTMRPL 注意，此時資料僅寫入 8-bit 暫存器。
- 步驟 2. 寫資料至高位元組寄存器 xTMAH 或 PTMRPH 注意，此時資料直接寫入高位元組寄存器，同時鎖存在 8-bit 暫存器中的資料寫入低位元組寄存器。

從計數器寄存器、CCRA 或 CCRP 中讀取資料

- 步驟 1. 從高位元組寄存器 xTMDH、xTMAH 或 PTMRPH 讀取資料 注意，此時高位元組寄存器中的資料直接讀取，同時由低位元組寄存器讀取的資料鎖存至 8-bit 暫存器中。
- 步驟 2. 從低位元組寄存器 xTMDL、xTMAL 或 PTMRPL 讀取資料 注意，此時讀取 8-bit 暫存器中的資料。

簡易型 TM – CTM

簡易型 TM 包括三種工作模式，即比較匹配輸出、定時 / 事件計數器和 PWM輸出模式。簡易型 TM 也由一個外部輸入腳控制並驅動兩個外部輸出腳。



簡易型 TM 方框圖

簡易型 TM 操作

簡易型 TM 核心是一個由用戶選擇的內部或外部時鐘源驅動的 10 位向上計數器，它還包括兩個內部比較器即比較器 A 和比較器 P。這兩個比較器將計數器的值與 CCRP 和 CCRA 寄存器中的值進行比較。CCRP 是 3 位的，與計數器的高 3 位比較；而 CCRA 是 10 位的，與計數器的所有位比較。

通過應用程式改變 10 位元數目器值的唯一方法是使 CTON 位發生上升沿跳變清除計數器。此外，計數器溢出或比較匹配也會自動清除計數器。上述條件發生時，通常情況下會產生 TM 中斷信號。簡易型 TM 可工作在不同的模式，可由包括來自輸入腳的不同時鐘源驅動，也可以控制兩個輸出腳。所有工作模式的設定都是通過設置相關內部寄存器來實現的。

簡易型 TM 寄存器介紹

簡易型 TM 的所有操作由一系列寄存器控制。包含一對唯讀寄存器用來存放 10 位元數目器的值，一對讀 / 寫寄存器存放 10 位 CCRA 的值，剩下兩個控制寄存器設置不同的操作和控制模式以及 3 位元元的 CCRP 值。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
CTMC0	CTPAU	CTCK2	CTCK1	CTCK0	CTON	CTRP2	CTRP1	CTRP0
CTMC1	CTM1	CTM0	CTIO1	CTIO0	CTOC	CTPOL	CTDPX	CTCCLR
CTMDL	D7	D6	D5	D4	D3	D2	D1	D0
CTMDH	—	—	—	—	—	—	D9	D8
CTMAL	D7	D6	D5	D4	D3	D2	D1	D0
CTMAH	—	—	—	—	—	—	D9	D8

10-bit 簡易型 TM 寄存器列表

● CTMC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CTPAU	CTCK2	CTCK1	CTCK0	CTON	CTRP2	CTRP1	CTRP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **CTPAU** : CTM 計數器暫停控制位

0 : 運行
1 : 暫停

通過設置此位為高可暫停計數器。此位清零可恢復正常計數器操作。在暫停情況下 CTM 將保持上電並繼續產生功耗。當此位由低到高轉換，計數器將保留其剩餘值，當其電平再變為低時從此位開始繼續計數。

Bit 6~4 **CTCK2~CTCK0** : CTM 計數器時鐘選擇位

000 : fSYS/4 001 : fSYS
010 : fH/16 011 : fH/64
100 : fSUB 101 : fSUB
110 : CTCK 上升沿時鐘 111 : CTCK 下降沿時鐘

此三位元用於選擇 CTM 的時鐘源。外部引腳時鐘源能被選擇在上升沿或下降沿有效。fSYS 是系統時鐘，fH 和 fSUB 是其它的內部時鐘源，細節方面請參考振盪器章節。

Bit 3 **CTON** : CTM 計數器 On/Off 控制位

0 : Off
1 : On

此位元控制 CTM 的總開關功能。設置此位為高可使能計數器使其運行，清零此位則除能 CTM。清零此位將停止計數器並關閉 CTM 減少功耗。當此位經由低到高轉換時，內部計數器將復位清零，當此位由高到低轉換時，內部計數器將保持其剩餘值直到此位再次轉變為高。

若CTM 處於比較匹配輸出模式或 PWM 輸出模式，當CTON 位元元經由低到高轉換時，CTM 輸出腳將復位至 CTOC 位指定的初始值。

Bit 2~0 **CTRP2~CTRP0** : CTM CCRP 3-bit 寄存器，與 CTM 計數器 bit 9~bit 7 比較比較器 P 匹配週期

000 : 1024 個 CTM 時鐘 001 : 128 個 CTM 時鐘
010 : 256 個 CTM 時鐘 011 : 384 個 CTM 時鐘
100 : 512 個 CTM 時鐘 101 : 640 個 CTM 時鐘
110 : 768 個 CTM 時鐘 111 : 896 個 CTM 時鐘

此三位設定內部CCRP 3-bit 寄存器的值，然後與內部計數器的高三位進行比較。如果 CTCCLR 位設定為 0 時，選中該比較結果清除內部計數器。CTCCLR 位設為 0，內部計數器在比較器 P 比較匹配發生時被重置；由於 CCRP 只與計數器高三位比較，比較結果是 128 時鐘週期的倍數。CCRP 被清零時，會使得計數器在最大值溢出。

● **CTMC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	CTM1	CTM0	CTIO1	CTIO0	CTOC	CTPOL	CTDPX	CTCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **CTM1~CTM0** : CTM 工作模式選擇位元元元

00 : 比較匹配輸出模式

01 : 未定義

10 : PWM 輸出模式

11 : 定時 / 計數器模式

這兩個位為 CTM 設置所需的工作模式。為保證操作的可靠性，在此位段發生任何改變之前需先關閉CTM。在定時/計數器模式下，CTM 輸出引腳狀態未定義。

Bit 5~4 **CTIO1~CTIO0** : CTP 輸出功能選擇位元比較匹配輸出模式

00 : 未改變

01 : 輸出低

10 : 輸出高

11 : 輸出翻轉

PWM 輸出模式

00 : PWM 輸出無效狀態

01 : PWM 輸出有效狀態

10 : PWM 輸出

11 : 未定義

定時 / 計數器模式未使用

這兩位用於確定在達到某些條件時 CTM 輸出引腳狀態應如何改變。這些位元的功能選擇取決於當下 CTM 的運行模式。

在比較匹配輸出模式下，CTIO1 和 CTIO0 位決定當比較器 A 比較匹配輸出發生時 CTM 輸出腳如何改變狀態。當比較器 A 比較匹配輸出發生時 CTM 輸出腳能設為切換高、切換低或翻轉當前狀態。若此兩位同時為 0 時，輸出將不會改變。

CTM 輸出腳的初始值通過 CTOC 位設置取得。注意，由 CTIO1 和 CTIO0 位得到的輸出電平必須與通過CTOC 位設置的初始值不同，否則當比較匹配發生時，CTM 輸出腳將不會發生變化。在 CTM 輸出腳改變狀態後，通過 CTON 位元由低到高電平的轉換可復位至初始值。

在 PWM 輸出模式，CTIO1 和 CTIO0 用於決定比較匹配條件發生時怎樣改變CTM 輸出腳的狀態。PWM 輸出功能通過這兩位的變化進行更新。

僅在 CTM 關閉時改變 CTIO1 和 CTIO0 位的值是很有必要的。若在 CTM 運行時改變 CTIO1 和 CTIO0 的值，PWM 輸出的值是無法預料的。

Bit 3 **CTOC** : CTP 輸出控制位元比較匹配輸出模式 0 : 初始低

1 : 初始高

PWM 輸出模式

0 : 低有效

1 : 高有效

此位為 CTM 輸出腳的輸出控制位。它取決於 CTM 此時正運行於比較匹配輸出模式還是 PWM 輸出模式。若 CTM 處於定時 / 計數器模式，則其不受影響。在比較匹配輸出模式時，比較匹配發生前其決定 CTM 輸出腳的邏輯電平值。在PWM 輸出模式時，其決定 PWM 信號是有效還是低有效。

Bit2 **CTPOL** : CTP 輸出極性控制位

0 : 同相

1 : 反相

此位控制 CTP 輸出腳的極性。此位為高時CTM 輸出腳反相，為低時CTM 輸出腳同相。若 CTM 處於定時 / 計數器模式時其不受影響。

Bit 1 **CTDPX** : CTM PWM 週期 / 占空比控制位

0 : CCRP – 週期；CCRA – 占空比

1 : CCRP – 占空比；CCRA – 週期

此位決定 CCRA 與 CCRP 寄存器哪個被用於 PWM 波形的週期和占空比控制。

Bit 0 **CTCCLR** : 選擇 CTM 計數器清零條件位

0 : CTM 比較器 P 匹配

1 : CTM 比較器 A 匹配

此位用於選擇清除計數器的方法。簡易型 TM 包括兩個比較器 - 比較器 A 和比較器 P。這兩個比較器每個都可以用於清除內部計數器。CTCCLR 位設為高，計數器在比較器 A 比較匹配發生時被清除；此位設為低，計數器在比較器 P 比較匹配發生或計數器溢出時被清除。計數器溢出清除的方法僅在CCRP 的位都被清除為 0 時才能生效。CTCCLR 位元元元元在 PWM 輸出模式時未使用。

● **CTMDL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 D7~D0 : STM 計數器低位元組寄存器 bit 7 ~ bit 0 CTM 10-bit 計數器 bit 7 ~ bit 0

● **CTMDH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定義，讀為 “0”

Bit 1~0 D9~D8 : CTM 計數器高位元組寄存器 bit 1 ~ bit 0 STM 10-bit 計數器 bit 9 ~ bit 8

● **CTMAL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 D7~D0 : CTM CCRA 低位元組寄存器 bit 7 ~ bit 0 STM 10-bit CCRA bit 7 ~ bit 0

● **CTMAH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定義，讀為 “0”

Bit 1~0 D9~D8 : CTM CCRA 高位元組寄存器 bit 1 ~ bit 0 STM 10-bit CCRA bit 9 ~ bit 8

標準型 TM 工作模式

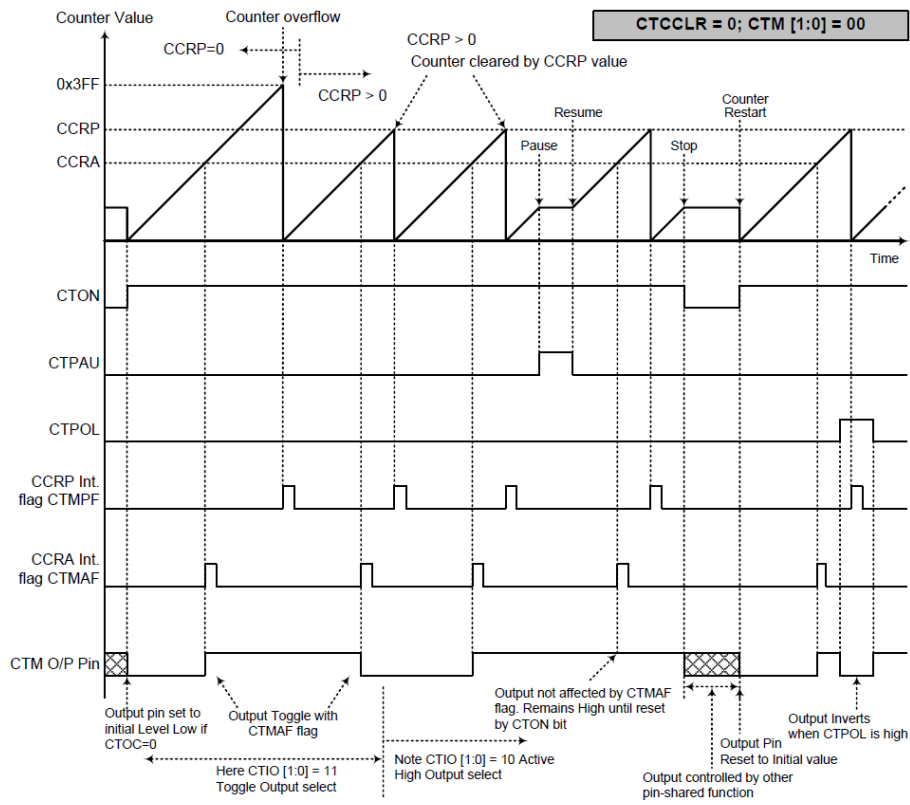
簡易型 TM 有三種工作模式，即比較匹配輸出模式、PWM 輸出模式或定時/ 計數器模式。通過設置 CTMC1 寄存器的 CTM1 和 CTM0 位元選擇任意工作模式。

比較匹配輸出模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位元元元需要設置為“00”。當工作在該模式，一旦計數器使能並開始計數，有三種方法來清零，分別是：計數器溢出，比較器 A 比較匹配發生和比較器 P 比較匹配發生。當 CTCCLR 位為低，有兩種方法清除計數器。一種是比較器 P 比較匹配發生，另一種是 CCRP 所有位設置為零並使得計數器溢出。此時，比較器 A 和比較器 P 的請求標誌位元 CTMAF 和 CTMPF 將分別置起。

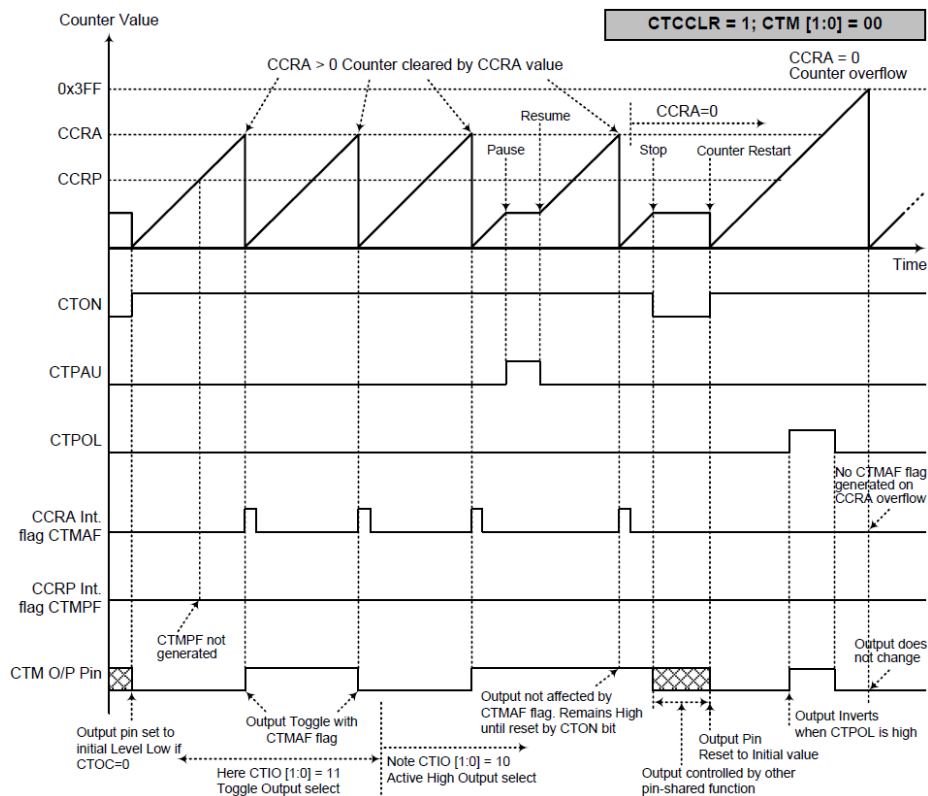
如果 CTMC1 寄存器的 CTCCLR 位設置為高，當比較器 A 比較匹配發生時計數器被清零。此時，即使 CCRP 寄存器的值小於 CCRA 寄存器的值，僅 CTMAF 插斷要求標誌產生。所以當 CTCCLR 為高時，不產生 CTMPF 插斷要求標誌。如果 CCRA 被清零，當計數達到最大值 3FFH 時，計數器溢出，而此時不產生 CTMAF 請求標誌。

正如該模式名所言，當比較匹配發生後，CTM 輸出腳狀態改變。當比較器 A 比較匹配發生後 CTMAF 標誌產生時，CTM 輸出腳狀態改變。比較器 P 比較匹配發生時產生的 CTMPF 標誌不影響 CTM 輸出腳。CTM 輸出腳狀態改變方式由 CTMC1 寄存器中 CTIO1 和 CTIO0 位決定。當比較器 A 比較匹配發生時，CTIO1 和 CTIO0 位決定 CTM 輸出腳輸出高，低或翻轉當前狀態。CTM 輸出腳初始值，在 CTON 位由低到高電平的變化後通過 CTOC 位設置。注意，若 CTIO1 和 CTIO0 位同時為 0 時，引腳輸出不變。



比較匹配輸出模式 - CTCCLR=0

- 注：1. CTCCLR = 0 時・比較器 P 匹配將清除計數器
2. CTM 輸出引腳僅由 CTMAF 標誌位元控制
3. 輸出引腳通過 CTON 位上升沿復位為初始值



比較匹配輸出模式 - CTCCLR=1

- 注：1. CTCCLR = 1 時・比較器 A 匹配將清除計數器
2. CTM 輸出引腳控制僅由 CTMAF 標誌位元控制
3. 輸出引腳通過 CTON 上升沿復位至初始值
4. 當 CTCCLR = 1 時不產生 CTMPF 標誌位元

定時 / 計數器模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位元元元需要設置為“11”。定時/計數器模式與比較輸出模式操作方式相同，並產生同樣的插斷要求標誌。不同的是，在定時 / 計數器模式下 CTM 輸出腳未使用。因此，比較匹配輸出模式中的描述和時序圖可以幫助理解此功能。該模式中未使用的 CTM 輸出腳用作普通 I/O 腳或其它功能。

PWM 輸出模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位元元元需要設置為“10”。TM 的 PWM 功能在馬達控制，加熱控制，照明控制等方面十分有用。給 TM 輸出腳提供一個頻率固定但占空比可調的信號，將產生一個有效值等於 DC 均方根的 AC 方波。由於 PWM 波形的週期和占空比可控，其波形的選擇就極其靈活。在 PWM 輸出模式中，CTCCLR 位元元元不影響 PWM 操作。CCRA 和 CCRP 寄存器決定 PWM 波形，一個用來清除內部計數器並控制 PWM 波形的頻率，另一個用來控制占空比。哪個寄存器控制頻率或占空比取決於 CTMC1 寄存器的 CTDPX 位。所以 PWM 波形頻率和占空比由 CCRA 和 CCRP 寄存器共同決定。當比較器 A 或比較器 P 比較匹配發生時，將產生 CCRA 或 CCRP 中斷標誌。CTMC1 寄存器中的 CTOC 位決定 PWM 波形的極性，CTIO1 和 CTIO0 位使能 PWM 輸出或將 CTM 輸出腳置為邏輯高或邏輯低。CTPOL 位對 PWM 輸出波形的極性取反。

10-bit CTM · PWM 輸出模式，邊沿對齊模式，CTDPX=0

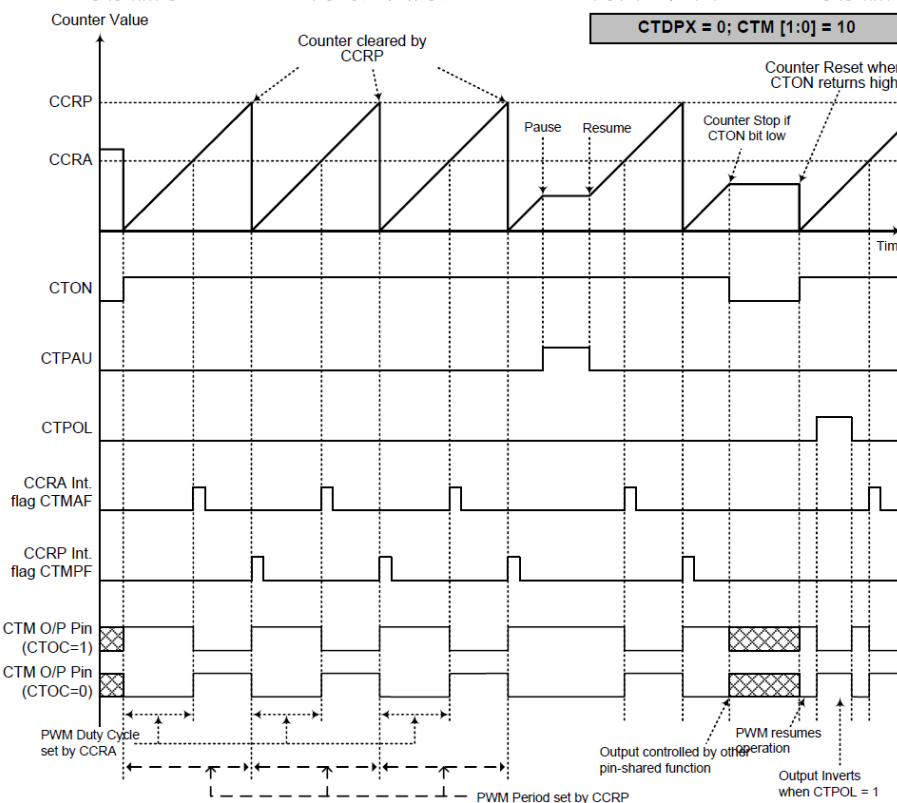
CCRP	001b	010b	011b	100b	101b	110b	111b	000b
週期	128	256	384	512	640	768	896	1024
占空比	CCRA							

若 $f_{SYS}=12MHz$ ，CTM 時鐘源選擇 $f_{SYS}/4$ ， $CCRP=2$ ， $CCRA=128$ ，CTM PWM 輸出頻率 = $(f_{SYS}/4)/(2 \times 128) = f_{SYS}/1024 = 11.7kHz$ ， $duty=128/(2 \times 128) = 50\%$ 。若由 CCRA 寄存器定義的 Duty 值等於或大於 Period 值，PWM 輸出占空比為 100%。

10-bit CTM · PWM 輸出模式，邊沿對齊模式，CTDPX=1

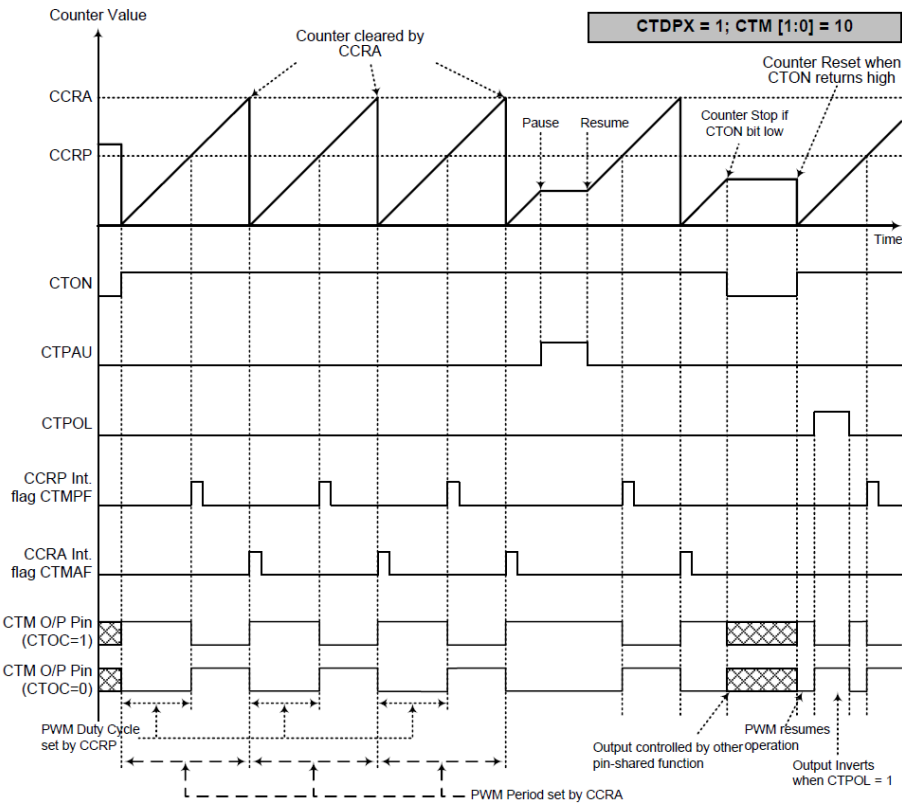
CCRP	001b	010b	011b	100b	101b	110b	111b	000b
週期	CCRA							
占空比	128	256	384	512	640	768	896	1024

PWM 的輸出週期由 CCRA 寄存器的值與 CTM 的時鐘共同決定，PWM 的占空比由 CCRP 寄存器的值決定。



PWM 輸出模式 -CTDPX=0

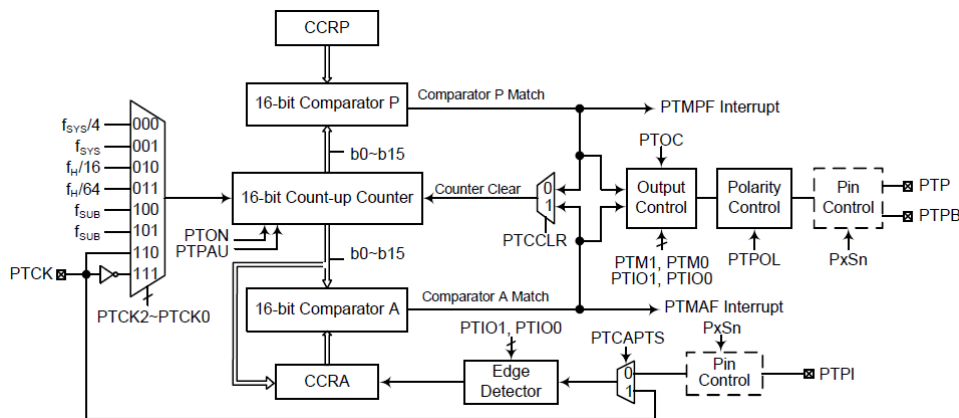
- 注：1. 這裡的 CTDPX = 0 - 計數器由 CCRP 清除
- 2. 計數器清除設置 PWM 週期
- 3. 即使在 CTIO[1:0] = 00 或 01 時，內部 PWM 功能繼續運行
- 4. CTCCLR 位對 PWM 操作沒有影響



- 注：1. 這裡的 CTD PX = 1 – 計數器由 CCRA 清除
- 2. 計數器清除設置 PWM 週期
- 3. 即使在 CTIO[1:0] = 00 或 01 時，內部 PWM 功能繼續運行
- 4. CTCCLR 位對 PWM 操作無影響

週期型 TM – PTM

週期型 TM 包括 5 種工作模式，即比較匹配輸出、定時/事件計數器、捕捉輸入、單脈衝輸出和 PWM 輸出模式。週期型 TM 由兩個外部輸入腳控制並驅動兩個外部輸出腳。



16-bit 週期型 TM 方框圖

週期型 TM 操作

週期型 TM 的核心是一個由用戶選擇的內部或外部時鐘源驅動的 16-bit 向上計數器，它還包括兩個內部比較器即比較器 A 和比較器 P。這兩個比較器將計數器的值與 CCRP 和 CCRA 寄存器中的 16 位的值進行比較。

通過應用程式改變 16 位元數目器值的唯一方法是使 PTON 位發生上升沿跳變清除計數器。此外，計數器溢出或比較匹配也會自動清除計數器。上述條件發生時，通常情況會產生 PTM 中斷信號。週期型 TM 可工作在不同的模式，可由包括來自輸入腳的不同時鐘源驅動，也可以控制輸出腳。所有工作模式的設置都是通過設置相關寄存器來實現的。

週期型 TM 寄存器描述

週期型 TM 的所有操作由一系列寄存器控制。一對唯讀寄存器用來存放 16 位元數目器的值，兩對讀/寫寄存器存放 16 位 CCRA 和 CCRP 的值。剩下兩個控制寄存器用來設置不同的操作和工作模式。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
PTMC0	PTPAU	PTCK2	PTCK1	PTCK0	PTON	—	—	—
PTMC1	PTM1	PTM0	PTIO1	PTIO0	PTOC	PTPOL	PTCAPTS	PTCCLR
PTMDL	D7	D6	D5	D4	D3	D2	D1	D0
PTMDH	D15	D14	D13	D12	D11	D10	D9	D8
PTMAL	D7	D6	D5	D4	D3	D2	D1	D0
PTMAH	D15	D14	D13	D12	D11	D10	D9	D8
PTMRPL	D7	D6	D5	D4	D3	D2	D1	D0
PTMRPH	D15	D14	D13	D12	D11	D10	D9	D8

16-bit 週期型 TM 寄存器列表

● **PTMC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PTPAU	PTCK2	PTCK1	PTCK0	PTON	—	—	—
R/W	R/W	R/W	R/W	R/W	R/W	—	—	—
POR	0	0	0	0	0	—	—	—

Bit 7 **PTPAU** : PTM 計數器暫停控制位

- 0 : 運行
- 1 : 暫停

通過設置此位為高可使計數器暫停，清零此位恢復正常計數器操作。當處於暫停條件時，PTM 保持上電狀態並繼續耗電。當此位由低到高轉變時，計數器將保留其剩餘值，直到此位再次改變為低電平，並從此值開始繼續計數。

Bit 6~4 **PTCK2~PTCK1** : 選擇 PTM 計數時鐘位元

- 000 : fSYS/4
- 001 : fSYS
- 010 : fH/16
- 011 : fH/64
- 100 : fSUB
- 101 : fSUB
- 110 : PTCK 上升沿
- 111 : PTCK 下降沿

此三位元用於選擇 PTM 的時鐘源。外部引腳時鐘源能被選擇在上升沿或下降沿有效。fSYS 是系統時鐘，fH 和 fSUB 是其它的內部時鐘源，細節方面請參考振盪器章節。

Bit 3 **PTON** : PTM 計數器 On/Off 控制位

- 0 : Off
- 1 : On

此位元控制 PTM 的總開關功能。設置此位為高則使能計數器使其運行，清零此位則除能 PTM。清零此位將停止計數器並關閉 PTM 減少耗電。當此位經由低到高轉變時，內部計數器將復位清零；當此位經由高到低轉換時，內部計數器將保持其剩餘值，直到此位再次改變為高電平。

若 PTM 處於比較匹配輸出模式、PWM 輸出模式或單脈衝輸出模式時，當PTON 位元元經由低到高轉換時，PTM 輸出腳將復位至 PTOC 位指定的初始值。

Bit 2~0 未定義，讀為 "0"

● **PTMC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PTM1	PTM0	PTIO1	PTIO0	PTOC	PTPOL	PTCAPTS	PTCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PTM1~PTM0** : 選擇 PTM 工作模式位元

- 00 : 比較匹配輸出模式
- 01 : 捕捉輸入模式
- 10 : PWM 輸出模式或單脈衝輸出模式
- 11 : 定時 / 計數器模式

這兩位元設置 PTM 需要的工作模式。為了確保操作可靠，PTM 應在 PTM1 和PTM0 位有任何改變前先關掉。在定時/ 計數器模式，PTM 輸出腳狀態未定義。

Bit 5~4 **PTIO1~PTIO0** : 選擇 PTM 外部引腳 PTP 或 PTPI 功能位元比較匹配輸出模式

- 00 : 無變化
- 01 : 輸出低
- 10 : 輸出高
- 11 : 輸出翻轉

PWM 輸出模式 / 單脈衝輸出模式

- 00 : PWM 輸出無效狀態
- 01 : PWM 輸出有效狀態
- 10 : PWM 輸出
- 11 : 單脈衝輸出捕

捉輸入模式

- 00 : 在 PTCK 或 PTPI 上升沿輸入捕捉
- 01 : 在 PTCK 或 PTPI 下降沿輸入捕捉
- 10 : 在 PTCK 或 PTPI 雙沿輸入捕捉
- 11 : 輸入捕捉除能定時 / 計數器模式未使用

此兩位用於決定在一定條件達到時 PTM 外部引腳如何改變狀態。這兩位值的選擇取決於 PTM 運行在哪種模式下。

在比較匹配輸出模式下，PTIO1 和 PTIO0 位決定當從比較器 A 比較匹配輸出發生時 PTM 輸出腳如何改變狀態。當從比較器 A 比較匹配輸出發生時 PTM 輸出腳能設為切換高、切換低或翻轉當前狀態。若此兩位同時為 0 時，這個輸出將不會改變。PTM 輸出腳的初始值通過PTMC1 寄存器的PTOC 位設置取得。注意，由 PTIO1 和 PTIO0 位得到的輸出電平必須與通過 PTOC 位設置的初始值不同，否則當比較匹配發生時，PTM 輸出腳將不會發生變化。在 PTM 輸出腳改變狀態後，通過 PTON 位元由低到高電平的轉換復位至初始值。

在 PWM 輸出模式，PTIO1 和 PTIO0 用於決定比較匹配條件發生時怎樣改變PTM 輸出腳的狀態。PWM 輸出功能通過這兩位的變化進行更新。僅在 PTM 關閉時改變 PTIO1 和 PTIO0 位的值是很有必要的。若在 PTM 運行時改變 PTIO1 和 PTIO0 的值，PWM 輸出的值是無法預料的。

Bit 3 **PTOC** : PTM PTP 輸出控制位

比較匹配輸出模式

- 0 : 初始低
- 1 : 初始高

PWM 輸出模式 / 單脈衝輸出模式

- 0 : 低有效
- 1 : 高有效

這是 PTM 輸出腳輸出控制位。它取決於 PTM 此時正運行於比較匹配輸出模式還是 PWM 輸出模式 / 單脈衝輸出模式。若 PTM 處於定時 / 計數器模式，則其不受影響。在比較匹配輸出模式時，比較匹配發生前其決定 PTM 輸出腳的邏輯電平值。在 PWM 輸出模式時，其決定 PWM 信號是高有效還是低有效。在單脈衝輸出模式時，其決定當 PTON 位由低變高時 PTM 輸出腳的邏輯電平值。

Bit 2 **PTPOL** : PTM PTP 輸出極性控制位

- 0 : 同相
- 1 : 反相

此位控制 PTP 輸出腳的極性。此位為高時 PTM 輸出腳反相，為低時 PTM 輸出腳同相。若 PTM 處於定時 / 計數器模式時其不受影響。

Bit 1 **PTCAPTS** : 選擇 PTM 捕捉觸發源

- 0 : 來自 PTPI 引腳
- 1 : 來自 PTCK 引腳

Bit 0 **PTCCLR** : 選擇 PTM 計數器清零條件位

- 0 : PTM 比較器 P 匹配
- 1 : PTM 比較器 A 匹配

此位用於選擇清除計數器的方法。週期型TM 包括兩個比較器 – 比較器 A 和比較器 P，兩者都可以用作清除內部計數器。PTCCLR 位設為高，計數器在比較器 A 比較匹配發生時被清除；此位設為低，計數器在比較器 P 比較匹配發生或計數器溢出時被清除。計數器溢出清除的方法僅在 CCRP 被清除為 0 時才能生效。PTCCLR 位在 PWM 輸出、單脈衝輸出或輸入捕捉模式時未使用。

● PTMDL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 D7~D0 : PTM 計數器低位元組寄存器 bit 7~bit 0 PTM 16-bit 計數器 bit 7~bit 0

● PTMDH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	Name	D15	D14	D13	D12	D11	D10	D9
R/W	R/W	R	R	R	R	R	R	R
POR	POR	0	0	0	0	0	0	0

Bit 7~0 D15~D8 : PTM 計數器高位元組寄存器 bit 7~bit 0 PTM 16-bit 計數器 bit 15~bit 8

● PTMAL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 D7~D0 : PTM CCRA 低位元組寄存器 bit 7~bit 0 PTM 16-bit CCRA bit 7~bit 0

● PTMAH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 D15~D8 : PTM CCRA 高位元組寄存器 bit 7~bit 0 PTM 16-bit CCRA bit 15~bit 8

● PTMRPL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	Name	D7	D6	D5	D4	D3	D2	D1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	POR	0	0	0	0	0	0	0

Bit 7~0 D7~D0 : PTM CCRP 低位元組寄存器 bit 7~bit 0 PTM 16-bit CCRP bit 7~bit 0

● PTMRPH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 D15~D8 : PTM CCRP 高位元組寄存器 bit 7~bit 0 PTM 16-bit CCRP bit 15~bit 8

週期型 TM 工作模式

週期型 TM 有五種工作模式，即比較匹配輸出模式、PWM 輸出模式、單脈衝輸出模式、捕捉輸入模式或定時 / 計數器模式。通過設置 PTMC1 寄存器的PTM1 和 PTM0 位元元選擇任意模式。

比較匹配輸出模式

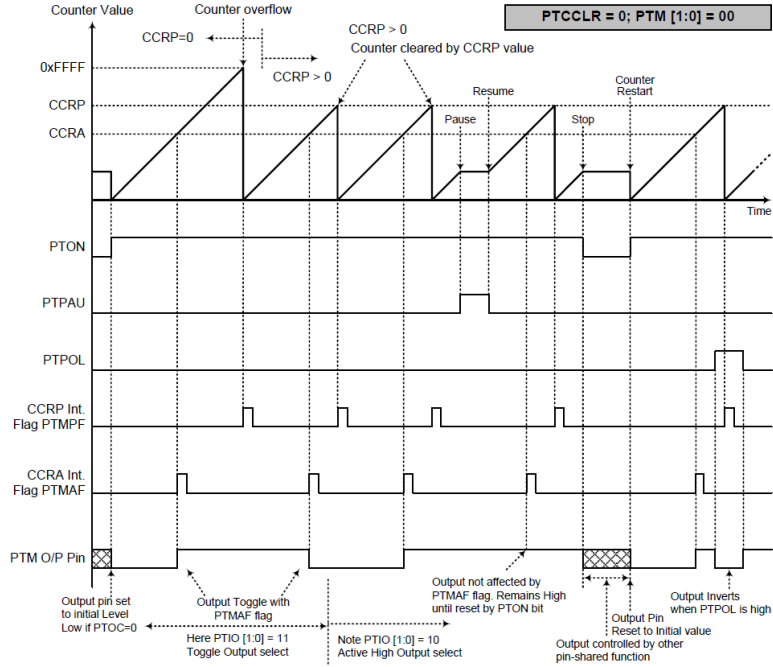
為使 PTM 工作在此模式，PTMC1 寄存器中的 PTM1 和 PTM0 位元元需要設置為“00”。當工作在該模式，一旦計數器使能並開始計數，有三種方法來清零，分別是：計數器溢出，比較器 A 比較匹配發生和比較器 P 比較匹配發生。當 PTCCLR 位為低，有兩種方法清除計數器。一種是比較器 P 比較匹配發生，另一種是 CCRP 所有位設置為零並使得計數器溢出。此時，比較器 A 和比較器 P 的請求標誌位元 PTMAF 和 PTMPF 將分別置起。

如果 PTMC1 寄存器的 PTCCLR 位設置為高，當比較器 A 比較匹配發生時計數器被清零。此時，即使 CCRP 寄存

器的值小於 CCRA 寄存器的值，僅 PTMAF 插斷要求標誌產生。所以當 PTCCLR 為高時，不會產生 PTMPF 插斷要求標誌。在比較匹配輸出模式中，CCRA 寄存器值不能設為“0”。

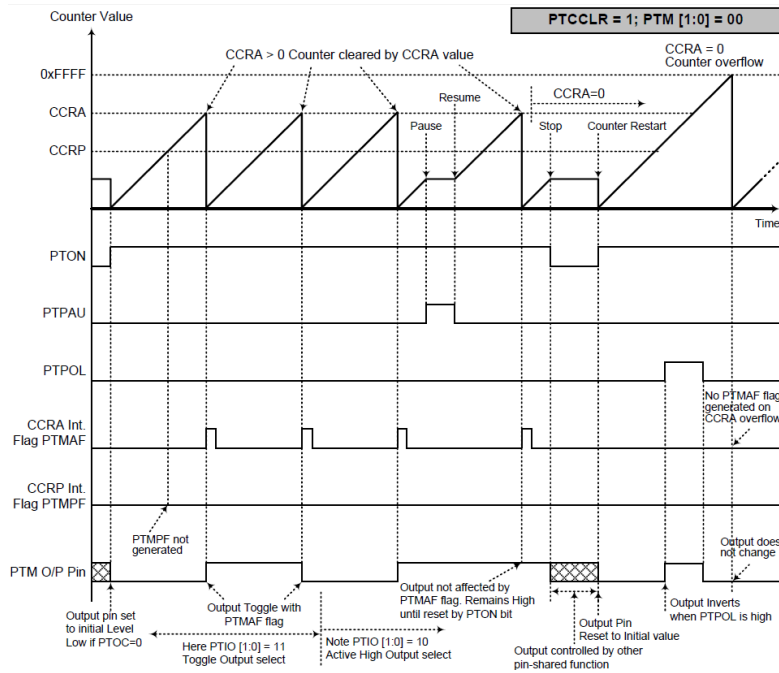
若 CCRA 全部清零，則計數器將在其最大值 FFFFH 處溢出，但並不產生 PTMAF 插斷要求標誌位元。

正如該模式名所言，當比較匹配發生後，PTM 輸出腳狀態改變。當比較器 A 比較匹配發生後 PTMAF 插斷要求標誌產生時，PTM 輸出腳狀態改變。比較器 P 比較匹配發生時產生的 PTMPF 標誌不影響 PTM 輸出腳。PTM 輸出腳狀態改變方式由 PTMC1 寄存器中 PTIO1 和 PTIO0 位決定。當比較器 A 比較匹配發生時，PTIO1 和 PTIO0 位決定 PTM 輸出腳輸出高、低或翻轉當前狀態。PTM 輸出腳初始值，在 PTON 位由低到高電平的變化後通過 PTOC 位設置。注意，若 PTIO1 和 PTIO0 位同時為 0 時，引腳輸出不變。



比較匹配輸出模式 – PTCCLR=0

- 注：1. PTCCLR=0，比較器 P 匹配將清除計數器
- 2. PTM 輸出腳僅由 PTMAF 標誌位元控制
- 3. 在 PTON 上升沿 PTM 輸出腳復位至初始值



比較匹配輸出模式 – PTCCLR=1

- 注：1. PTCCLR=1，比較器 A 匹配將清除計數器
- 2. PTM 輸出腳僅由 PTMAF 標誌位元控制
- 3. 在 PTON 上升沿 PTM 輸出腳復位至初始值
- 4. 當 PTCCLR=1 時，不會產生 PTMPF 標誌

定時 / 計數器模式

為使 PTM 工作在此模式，PTMC1 寄存器中的 PTM1 和 PTM0 位元元元元需要設置為“11”。定時 / 計數器模式與比較輸出模式操作方式相同，並產生同樣的插斷要求標誌。不同的是，在定時 / 計數器模式下 PTM 輸出腳未使用。因此，比較匹配輸出模式中的描述和時序圖可以適用於此功能。該模式中未使用的 PTM 輸出腳用作普通 I/O 腳或其它功能。

PWM 輸出模式

為使 PTM 工作在此模式，PTMC1 寄存器中的 PTM1 和 PTM0 位元元元元需要設置為“10”。PTM 的 PWM 功能在馬達控制，加熱控制，照明控制等方面十分有用。給 PTM 輸出腳提供一個頻率固定但占空比可調的信號，將產生一個有效值等於 DC 均方根的 AC 方波。

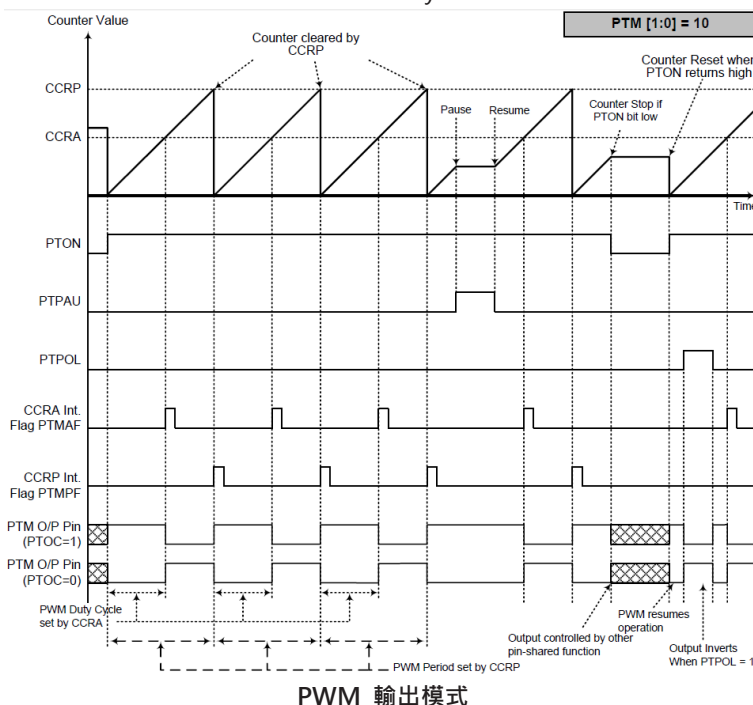
由於 PWM 波形的週期和占空比可調，其波形的選擇就極其靈活。在 PWM 輸出模式中，PTCCLR 位元元元元對 PWM 週期無影響。CCRP 和 CCRA 寄存器都用於控制 PWM 方波。CCRP 寄存器通過清除內部計數從而控制 PWM 週期，CCRA 寄存器設置 PWM 的占空比。PWM 波形的週期和占空比由 CCRP 和 CCRA 寄存器的值控制。

當比較器 A 或比較器 P 比較匹配發生時，CCRA 和 CCRP 中斷標誌位元分別產生。PTMC1 寄存器的 PTOC 位選擇 PWM 波形的極性，PTIO1 和 PTIO0 位使能 PWM 輸出或強制 TM 輸出腳為高電平或低電平。PTPOL 位用於 PWM 輸出波形的極性反相控制。

● 16-bit PTM · PWM 輸出模式 · 邊沿對齊模式

CCRP	1~65535	0
Period	1~65535	65536
Duty	CCRA	

若 $f_{SYS}=16\text{MHz}$ ，PTM 時鐘源選擇 $f_{SYS}/4$ ， $CCRP=512$ 且 $CCRA=128$ ，PTM PWM 輸出頻率 $= (f_{SYS}/4)/512 = f_{SYS}/2048 = 7.81\text{kHz}$ ， $duty=128/512=25\%$ ，若由 CCRA 寄存器定義的 Duty 值等於或大於 Period 值，PWM 輸出占空比為 100%。



- 注：1. CCRP 清零計數器
- 2. 計數器清除並決定 PWM 週期
- 3. 當 PTIO [1:0]=00 或 01，PWM 功能不變
- 4. PTCCLR 位對 PWM 功能無影響

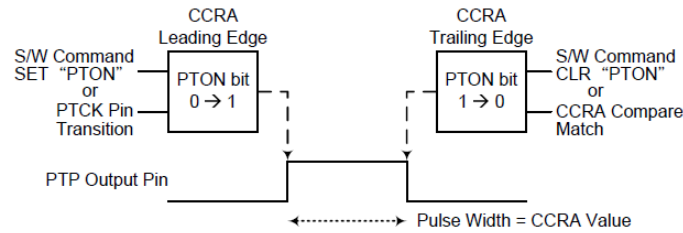
單脈衝輸出模式

為使 PTM 工作在此模式，PTMC1 寄存器中的 PTM1 和 PTM0 位元元元元元需要設置為“10”，並且相應的 PTIO1 和 PTIO0 需要設置為“11”。正如模式名所言，單脈衝輸出模式，在 PTM 輸出腳將產生一個脈衝輸出。

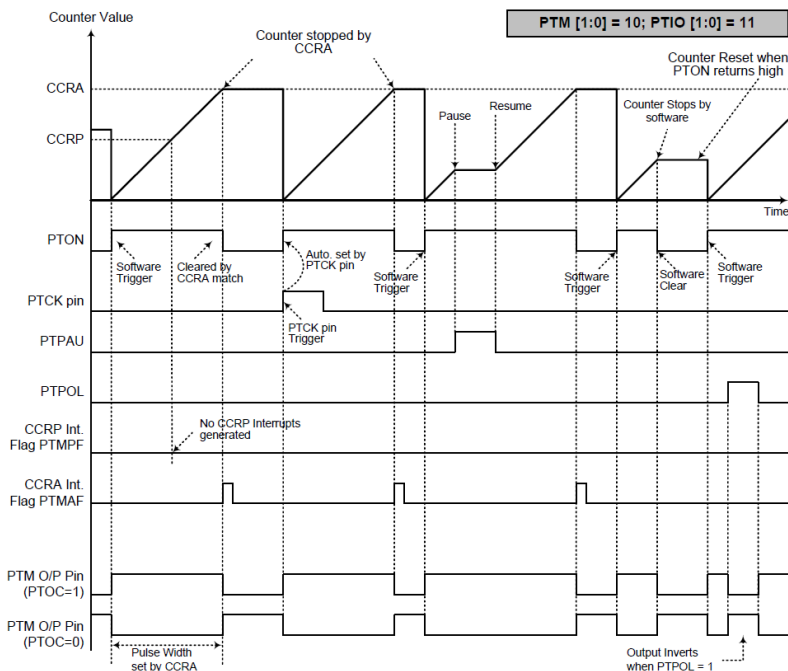
通過應用程式控制 PTON 位由低到高的轉變來觸發脈衝前沿輸出。而處於單脈衝輸出模式時，PTON 位元元元元元

可由 PTCK 腳自動由低轉變為高，進而依次初始化單脈衝輸出。當 PTON 位轉變為高電平時，計數器將開始運行，並產生脈衝前沿。通過應用程式使 PTON 位元清零或比較器 A 比較匹配發生時，產生脈衝下降沿。而比較器 A 比較匹配發生時，會自動清除 PTON 位並產生單脈衝輸出下降沿。

CCRA 的值通過這種方式控制脈衝寬度。比較器 A 比較匹配發生時，也會產生 PTM 中斷。PTON 位在計數器重啟時會發生由低到高的轉變，此時計數器才復位至零。在單脈衝輸出模式中，CCRP 寄存器和 PTCCLR 位未使用。



單脈衝產生示意圖



單脈衝輸出模式

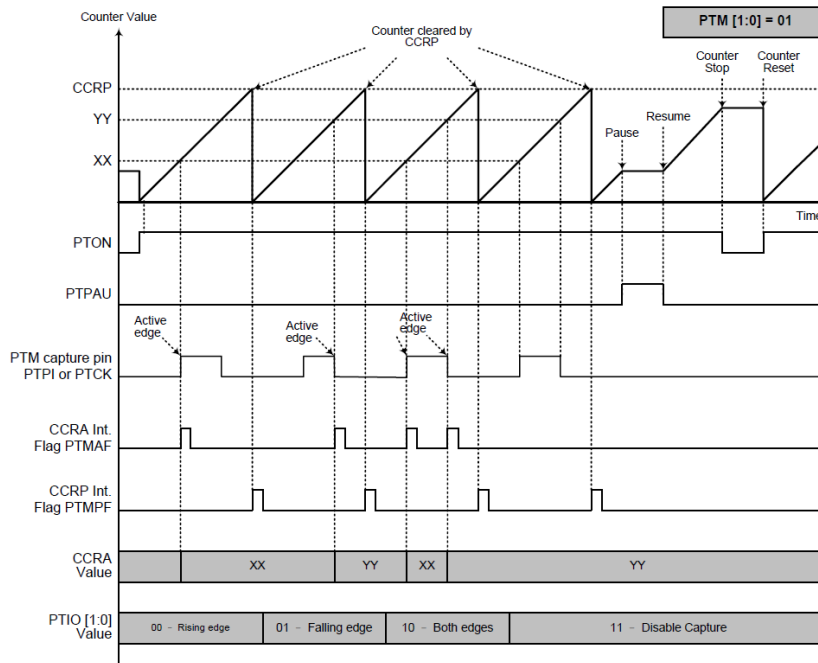
- 注：1. 通過 CCRA 匹配停止計數器
2. CCRP 未使用
3. 通過 PTCK 腳或設置 PTON 位為高來觸發脈衝
4. PTCK 腳有效沿會自動置位 PTON
5. 單脈衝輸出模式中，PTIO [1:0] 需置為“11”，且不能更改。

捕捉輸入模式

為使 PTM 工作在此模式，PTMC1 寄存器中的 PTM1 和 PTM0 位元元元元需要設置為“01”。此模式使能外部信號捕捉並保存內部計數器當前值，因此被用於諸如脈衝寬度測量的應用中。PTPI 或 PTCK 引腳上的外部信號，通過設置 PTMC1 寄存器的 PTCAPTS 位選擇。可通過設置 PTMC1 寄存器的 PTIO1 和 PTIO0 位選擇有效邊沿類型，即上升沿，下降沿或雙沿有效。通過應用程式將 PTON 位元由低到高轉變時，計數器啟動。

當 PTPI 或 PTCK 引腳出現有效邊沿轉換時，計數器當前值被鎖存到 CCRA 寄存器，並產生 PTM 中斷。無論 PTPI 或 PTCK 引腳發生哪種邊沿轉換，計數器將繼續工作直到 PTON 位發生下降沿跳變。當 CCRP 比較匹配發生時計數器復位至零；CCRP 的值通過這種方式控制計數器的最大值。當比較器 P CCRP 比較匹配發生時，也會產生 PTM 中斷。記錄 CCRP 溢出中斷信號的值可以測量長脈寬。通過設置 PTIO1 和 PTIO0 位選擇 PTPI 或 PTCK 引腳為上升沿，下降沿或雙沿有效。如果 PTIO1 和 PTIO0 位都設置為高，無論 PTPI 或 PTCK 引腳發生哪種邊沿轉換都不會產生捕捉操作，但計數器仍會繼續運行。

當 PTPI 或 PTCK 引腳與其它功能共用，PTM 工作在輸入捕捉模式時需多加注意。這是因為如果引腳被設為輸出，那麼該引腳上的任何電平轉變都可能執行輸入捕捉操作。PTCCLR，PTOC 和 PTPOL 位元元元元在此模式中未使用。



捕捉輸入模式

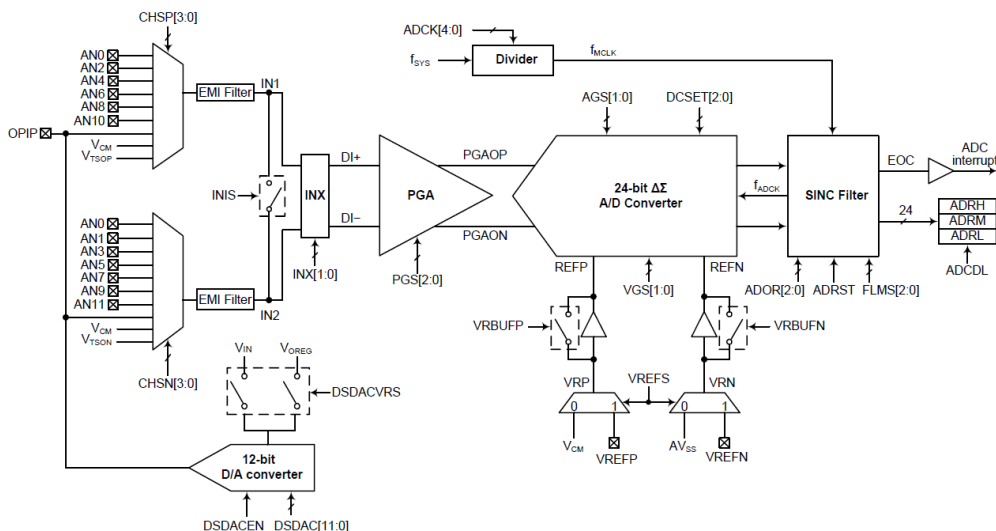
- 注：1. PTM [1:0]=01 並通過 PTIO [1:0] 位設置有效邊沿
 2. PTM 捕捉輸入腳的有效邊沿將計數器的值轉移到 CCRA 中
 3. PTCLLR 位未使用
 4. 無輸出功能 – PTOC 和 PTPOL 位未使用
 5. 計數器值由 CCRP 決定，在 CCRP 為“0”時，計數器計數值可達最大

A/D 轉換器

對於大多數電子系統而言，處理現實世界的類比信號是共同的需求。為了完全由單片機來處理這些信號，首先需要通過 A/D 轉換器將類比信號轉換成數位信號。將 A/D 轉換器電路集成入單片機，可有效的減少外部器件，隨之而來，具有降低成本和減少器件空間需求的優勢。

A/D 轉換器簡介

此單片機包含一個高精度多通道的 24 位 Delta Sigma 型 A/D 轉換器，它們可以直接接入外部類比信號（來自感測器或其它控制信號）並直接將這些信號轉換成 24 位元的數位量。另外，ADC 輸入信號的放大增益由 PGA 增益控制、ADC 增益控制和 ADC 參考電壓增益控制共同確定。設計者可以選擇最佳增益組合為輸入信號提供所需的放大增益。下面的方框圖說明瞭 A/D 轉換器的基本操作功能。A/D 轉換器輸入通道由 12 個單端 A/D 輸入通道或 6 組差分輸入通道組成。在 PGA 進入 24 位 Delta Sigma 型 A/D 轉換器之前，輸入信號被放大。Delta Sigma A/D 轉換調製器將 1-bit 轉換後的資料輸出到 SINC 濾波器，然後會轉換成 24-bit 的資料，並將它們存儲到特殊資料寄存器。此外，單片機還提供了一個溫度感測器來補償 A/D 轉換器由溫度引起的偏差。這種高精度和高性能的特點，使得該單片機非常適用於秤重及相關產品。

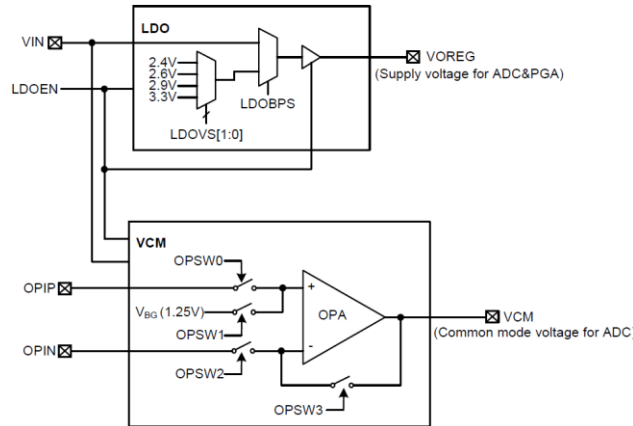


A/D 轉換器結構

內部電源

該單片機內部集成一個 LDO 和一個 VCM 模組，用於產生穩定的電源電壓，其基本功能操作如下圖所示。內部的 LDO 電路為 PGA、ADC 或外部器件提供了一個固定電壓。VCM 還可以作為 ADC 模組的參考電壓。LDO 可提供 2.4V、2.6V、2.9V 或 3.3V 四個輸出電壓，通過 PWRC 寄存器中的 LDOVS1~LDOVS0 位選擇。

LDO 和 VCM 功能分別由 LDOEN 位 和 ADOFF 位控制，可將其關閉以降低功耗。如果 VCM 除能，VCM 輸出腳會處於浮空狀態。



內部電源方框圖

寄存器相關位		輸出電壓		
ADOFF	LDOEN	Bandgap	VOREG	VCM
1	0	Off	除能	除能
1	1	On	使能	使能
0	0	On	除能	使能
0	1	On	使能	使能

電源控制表

● **PWRC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	LDOEN	—	—	—	—	LDOBPS	LDOVS1	LDOVS0
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

Bit 7 **LDOEN** : LDO 功能控制位

- 0 : 除能
- 1 : 使能

如果 LDO 除能 將不產生功耗，LDO 會在一個小下拉電阻的作用下輸出低電平。Bit 6~3 未定義，讀為 "0"

Bit 2 **LDOBPS** : LDO 旁路功能控制位

- 0 : 除能
- 1 : 使能

Bit 1~0 **LDOVS1~LDOVS0** : LDO 輸出電壓選擇位元

- 00 : 2.4V
- 01 : 2.6V
- 10 : 2.9V
- 11 : 3.3V

● **DSOPC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	OPSW3	OPSW2	OPSW1	OPSW0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	1	0	1	0

Bit 7~4 未定義，讀為 "0"

Bit 3 **OPSW3** : OPA 配置的開關控制位元

0 : Off
1 : On
Bit 2 **OPSW2** : OPA 配置的開關控制位元
0 : Off
1 : On
Bit 1 **OPSW1** : OPA 配置的開關控制位元
0 : Off
1 : On
Bit 0 **OPSW0** : OPA 配置的開關控制位元
0 : Off
1 : On

注：此 OPA 可根據使用者的具體需求進行信號放大。指定的控制寄存器使得 OPA 的一些相關應用程式可以更靈活、更容易實現。OPA 的初始狀態是 VBG (1.25V) 的電壓跟隨器。

A/D 轉換器資料傳輸率的定義

Delta Sigma 型 A/D 轉換器的資料傳輸率可以通過下面的公式計算：

$$\text{資料傳輸} = \frac{f_{ADCK}}{\text{CHOP} \times \text{OSR}} = \frac{f_{MCLK}/N}{\text{CHOP} \times \text{OSR}} = \frac{f_{MCLK}}{N \times \text{CHOP} \times \text{OSR}}$$

f_{ADCK} : A/D 轉換器時鐘輸入，來自 f_{MCLK}/N；
f_{MCLK} : A/D 轉換器時鐘源，來自 f_{SYS} 或 f_{SYS}/2/(ADCK[4:0]+1) · 通過 ADCK[4:0] 位選擇和設置；
N : 除數因子，可為12或30，通過FLMS[2:0]位選擇；
CHOP : 採樣資料量加倍功能控制位元，可以為1或2通過FLMS[2:0]位選擇；
OSR : 過取樣速率，通過ADOR[2:0]位選擇。

例如，若需要一個8Hz的資料傳輸率，可以選擇A/D時鐘源f_{MCLK}為4MHz，然後設置FLMS[2:0]=000b，即獲得A/D轉換時鐘為A/D時鐘源的30分頻且CHOP=2，最後設置ADOR[2:0]=001b，選擇過取樣速率為8192。因此，可以得到一個資料傳輸率 = 4MHz/(30×2×8192)=8Hz。

需注意的是當資料傳輸率為 10Hz，A/D 轉換器對於頻率為 50Hz 或 60Hz 交流電源有陷波抑制功能。

A/D 轉換器寄存器介紹

A/D 轉換器的所有工作由一系列寄存器控制。3 個唯讀寄存器用來存放24 位元 A/D 轉換資料的值。一個控制寄存器 PWRC 用於控制 PGA 和 A/D 轉換器偏壓及電源相關設置可參考“內部電源”章節介紹。剩下的寄存器用於設置增益及 A/D 轉換器的功能控制。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
PWRC	LDOEN	—	—	—	—	LDOBPS	LDOVS1	LDOVS0
DSOPC	—	—	—	—	OPSW3	OPSW2	OPSW1	OPSW0
PGAC0	—	VGS1	VGS0	AGS1	AGS0	PGS2	PGS1	PGS0
PGAC1	—	INIS	INX1	INX0	DCSET2	DCSET1	DCSET0	—
PGACS	CHSN3	CHSN2	CHSN1	CHSN0	CHSP3	CHSP2	CHSP1	CHSP0
ADRL	D7	D6	D5	D4	D3	D2	D1	D0
ADRM	D15	D14	D13	D12	D11	D10	D9	D8
ADRH	D23	D22	D21	D20	D19	D18	D17	D16
ADCRO	ADRST	ADSLP	ADOFF	ADOR2	ADOR1	ADOR0	—	VREFS
ADCR1	FLMS2	FLMS1	FLMS0	VRBUFN	VRBUFP	ADCDL	EOC	—
ADCS	—	—	—	ADCK4	ADCK3	ADCK2	ADCK1	ADCK0
DSDAH	D11	D10	D9	D8	D7	D6	D5	D4
DSDAL	—	—	—	—	D3	D2	D1	D0
DSDACC	DSDACEN	DSDACVRS	—	—	—	—	—	—

A/D 轉換器寄存器列表

可程式設計增益放大器寄存器 – PGAC0, PGAC1, PGACS

有三個與可程式設計增益相關的控制寄存器，PGAC0、PGAC1 和 PGACS。PGAC0 寄存器用於選擇 PGA 增益、ADC 增益和 ADC 參考電壓增益。PGAC1 寄存器用於定義輸入端連接和差分輸入偏置電壓調整控制。PGACS 寄存器用於選擇 PGA 的輸入端信號。因此，必須通過 CHSP3~CHSP0 和 CHSN3~CHSN0 位來選擇類比輸入通道、溫度檢測輸入或內部電源中的哪些被連接到內部差分 A/D 轉換器。

● PGAC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	VGS1	VGS0	AGS1	AGS0	PGS2	PGS1	PGS0
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未定義，讀為“0”

Bit 6~5 VGS1~VGS0：REFP/REFN 差分參考電壓增益選擇位元

00：VREFGN = 1

01：VREFGN = 1/2

10：VREFGN = 1/4

11：保留位

Bit 4~3 AGS1~AGS0：A/D 轉換器 PGAOP/PGAON 差分輸入信號增益選擇位元

00：ADGN = 1

01：ADGN = 2

10：ADGN = 4

11：保留位

Bit 2~0 PGS2~PGS0：PGA DI+/DI- 差分通道輸入增益選擇位

000：PGAGN = 1

001：PGAGN = 2

010：PGAGN = 4

011：PGAGN = 8

100：PGAGN = 16

101：PGAGN = 32

110：PGAGN = 64

111：PGAGN = 128

● PGAC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	INIS	INX1	INX0	DCSET2	DCSET1	DCSET0	—
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	—
POR	—	0	0	0	0	0	0	—

Bit 7 未定義，讀為“0”

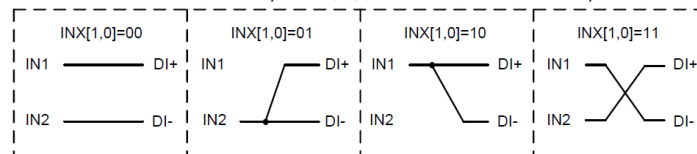
Bit 6 INIS：選擇輸入端 IN1 和 IN2 內部連接控制位

0：不連接

1：連接

Bit 5~4

INX1~INX0：選擇輸入端 IN1/IN2 以及 PGA 差分輸入端 DI+/DI- 連接控制位



Bit 3~1 DCSET2~DCSET0：差分輸入信號 PGAOP/PGAON 偏置選擇位元

000：DCSET = +0V

001：DCSET = +0.25×ΔVR_I

010：DCSET = +0.5×ΔVR_I

011：DCSET = +0.75×ΔVR_I

100：DCSET = +0V

101 : DCSET = $-0.25 \times \Delta V_{R_I}$

110 : DCSET = $-0.5 \times \Delta V_{R_I}$

111 : DCSET = $-0.75 \times \Delta V_{R_I}$

ΔV_{R_I} 為差分參考電壓，可在輸入信號的基礎上選擇一定的增益放大。

Bit 0 未定義，讀為 "0"

● **PGACS 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	CHSN3	CHSN2	CHSN1	CHSN0	CHSP3	CHSP2	CHSP1	CHSP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~4 **CHSN3~CHSN0** : 反相輸入端 IN2 輸入信號選擇位元

0000 : AN0

0001 : AN1

0010 : AN3

0011 : AN5

0100 : AN7

0101 : AN9

0110 : AN11

0111~1000 : 保留位

1001 : OPIP

1010 : 保留位

1011 : VCM

1100 : 溫度感測器輸出 - VTSON

1101~1111 : 保留位

這些位用於選擇反相端 IN2 輸入信號。對於單端輸入應用，若 IN2 被選作單端輸入，則 IN1 端應選擇 VCM 電壓作為正相輸入。為便於操作更合理，若選擇 VTSON 信號作為反相端輸入，建議選擇 VTSOP 信號為正相端輸入。

Bit 3~0 **CHSP3~CHSP0** : 正相輸入端 IN1 輸入信號選擇位元

0000 : AN0

0001 : AN2

0010 : AN4

0011 : AN6

0100 : AN8

0101 : AN10

0110~1000 : 保留位

1001 : OPIP

1010 : 保留位

1011 : VCM

1100 : 溫度感測器輸出 - VTSOP

1101~1111 : 保留位

這些位用於選擇正相端 IN1 輸入信號。對於單端輸入應用，若 IN1 被選作單端輸入，則 IN2 端應選擇 VCM 電壓作為反相輸入。為便於操作更合理，若選擇 VTSOP 信號作為正相端輸入，建議選擇 VTSON 信號為反相端輸入。

D/A 轉換器寄存器 - DSDAH, DSDAL, DSDACC D/A 轉換器有三個相關的 control 寄存器。兩個資料寄存器用於 D/A 轉換器的輸出控制，一個 control 寄存器用於 D/A 轉換器的使能控制和參考電壓選擇。

● **DSDAH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D11	D10	D9	D8	D7	D6	D5	D4
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D11~D4** : 12-bit D/A 轉換器輸出控制碼 bit 11~bit 4

● **DSDAL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	D3	D2	D1	D0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定義，讀為 "0"

Bit 3~0 D3~D0 : 12-bit D/A 轉換器輸出控制碼 bit 3~bit 0

注：對該寄存器寫值只會寫入到影子暫存器中，直到對 DSDAH 寄存器寫值，才會將影子暫存器的值複製到 DSDAL 寄存器。

● **DSSACC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	DSDACEN	DSDACVRS	—	—	—	—	—	—
R/W	R/W	R/W	—	—	—	—	—	—
POR	0	0	—	—	—	—	—	—

Bit 7 DSDACEN : D/A 轉換器使能或除能控制位

0 : 除能

1 : 使能

Bit 6 DSDACVRS : D/A 轉換器參考電壓選擇位元

0 : D/A 轉換器參考電壓來自 VOREG

1 : D/A 轉換器參考電壓來自 VIN Bit 5~0 未定義，讀為 "0"

A/D 轉換器資料寄存器 – ADRL, ADRM, ADRH

對於具有24位 Delta Sigma A/D 轉換器的單片機，需要 3 個資料寄存器存放轉換結果，一個高位元組寄存器 ADRH、一個中間位元組寄存器 ADRM 和一個低位元組寄存器 ADRL。在 A/D 轉換完畢後，單片機可以直接讀取這些寄存器以獲得轉換結果。D0~D23 是 A/D 換轉資料結果位元。

● **ADRL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

"x" : 未知

Bit 7~0 A/D 轉換資料寄存器 bit 7~bit 0

● **ADRM 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

"x" : 未知

Bit 7~0 A/D 轉換資料寄存器 bit 15~bit 8

● **ADRH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D23	D22	D21	D20	D19	D18	D17	D16
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

"x" : 未知

Bit 7~0 A/D 轉換資料寄存器 bit 23~bit 16

● **ADRH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D23	D22	D21	D20	D19	D18	D17	D16
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

“x”：未知

A/D 轉換器控制寄存器 – ADCR0, ADCR1, ADCS

寄存器 ADCR0、ADCR1 和 ADCS 用來控制 A/D 轉換器的功能和操作。這些 8 位的寄存器定義包括選擇內部 A/D 轉換器的參考源、A/D 時鐘源、A/D 輸出資料傳輸率，並控制和監視 A/D 轉換器的開始和轉換結束狀態等。

● **ADCR0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	ADRST	ADSLP	ADOFF	ADOR2	ADOR1	ADOR0	—	VREFS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	—	R/W
POR	0	0	1	0	0	0	—	0

Bit 7 **ADRST**：A/D 轉換器軟體重定控制位元

0：除能
1：使能

此位元可用來重定 A/D 轉換器內部數位 SINC 濾波器。此位為低，A/D 轉換正常工作，若將此位從低設為高，將重定內部數位 SINC 濾波器同時當前 A/D 轉換的資料失效。再清零此位，將開始一次新的 A/D 轉換。

Bit 6 **ADSLP**：A/D 轉換器休眠模式控制位元

0：正常模式
1：休眠模式

此位用於控制當通過設置 ADOFF 位為低開啟 A/D 轉換器後，A/D 轉換器是否進入休眠模式。當 A/D 轉換器開啟後且此位為低時，A/D 轉換器正常工作，反之若開啟後此位為高則進入休眠模式。在休眠模式下，除 PGA 和內部 Bandgap 電路外的其它 A/D 轉換電路都將關閉以減少功耗並縮短 VCM 啟動穩定時間。

Bit 5 **ADOFF**：A/D 轉換器模組電源開 / 關控制位

0：A/D 轉換器模組電源開
1：A/D 轉換器模組電源關

此位控制 A/D 內部功能的電源。該位被清零將使能 A/D 轉換器。如果該位設為高將關閉 A/D 轉換器以降低功耗。由於 A/D 轉換器在不執行轉換動作時都會產生一定的功耗，所以這在電源敏感的電池應用中需要多加注意。

注：1. 建議在進入空閒 / 休眠模式前，設置 ADOFF=1 以減少功耗。

2. 無論 ADSLP 和 ADRST 位如何設置，ADOFF=1 將關閉 A/D 轉換器模組的電源。

Bit 4~2 **ADOR2~ADOR0**：A/D 轉換器過取樣速率 (OSR) 選擇位

000：OSR = 16384	001：OSR = 8192
010：OSR = 4096	011：OSR = 2048
100：OSR = 1024	101：OSR = 512
110：OSR = 256	111：OSR = 128

Bit 1 未定義，讀為“0”

Bit 0 **VREFS**：A/D 轉換器參考電壓對選擇位元

0：內部參考電壓對 – VCM & AVSS
1：外部參考電壓對 – VREFP & VREFN

● **ADCR1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	FLMS2	FLMS1	FLMS0	VRBUFN	VRBUFP	ADCDL	EOC	—
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	—
POR	0	0	0	0	0	0	0	—

Bit 7 ~ 5 **FLMS2~FLMS0**：A/D 轉換器時鐘 (fADCK) 分頻比選擇及採樣資料加倍功能 (CHOP) 控制位

000：CHOP=2 · fADCK=fMCLK/30	010：CHOP=2 · fADCK=fMCLK/12
100：CHOP=1 · fADCK=fMCLK/30	110：CHOP=1 · fADCK=fMCLK/12

其它值：保留位

若 CHOP=2，為正常轉換模式，採樣資料量加倍。若 CHOP=1，則可視為低延遲轉換模式，採樣資料加倍功能關閉。

Bit 4 **VRBUFN** : A/D 轉換器反相參考電壓輸入緩存 (VRN) 控制位

0 : 除能輸入緩存，使能旁路功能

1 : 使能輸入緩存，除能旁路功能

Bit 3 **VRBUPF** : A/D 轉換器正相參考電壓輸入緩存 (VRP) 控制位

0 : 除能輸入緩存，使能旁路功能

1 : 使能輸入緩存，除能旁路功能

Bit 2 **ADCDL** : A/D 轉換器資料鎖存功能控制位元

0 : 除能資料鎖存功能

1 : 使能資料鎖存功能

如果使能 A/D 轉換資料鎖存功能，最新轉換的資料將被鎖存，且不會更新後面的轉換結果直到該功能被除能。雖然轉換後的資料被鎖存到資料寄存器，A/D 轉換電路仍正常運行，但並不產生中斷，EOC 也不改變。建議在讀取 ADRL、ADRM 和 ADRH 寄存器中的轉換資料之前先將該位置高。讀取後該位會被清零以除能 A/D 資料鎖存功能，以便下一筆轉換結果的存儲。這樣可以防止在 A/D 轉換過程中得到不需要的資料。

Bit 1 **EOC** : A/D 轉換結束標誌

0 : A/D 轉換中

1 : A/D 轉換結束

此位元必須通過軟體清除。

Bit 0 未定義，讀為“0”

● ADCS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	ADCK4	ADCK3	ADCK2	ADCK1	ADCK0
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	0	0	0	0	0

Bit 7~5 未定義，讀為“0”

Bit 4~0 **ADCK4~ADCK0** : A/D 轉換器時鐘源 (fMCLK) 分頻率選擇位元

00000~11110 : $fMCLK = fSYS / 2 / (ADCK[4:0] + 1)$

11111 : $fMCLK = fSYS$

A/D 轉換器操作

該 A/D 轉換器提供了四種工作模式，正常模式、暫停模式、休眠模式和重定模式，分別由 ADCR0 寄存器中的 ADOFF、ADSLP 和 ADRST 位控制。下表列出了工作模式的選擇。

控制位				工作模式	說明
LDOEN	ADOFF	ADSLP	ADRST		
0	1	x	x	暫停模式	Bandgap off · LDO off · VCM off · PGA off · ADC off · 溫度感測器 off · VRN/VRP 緩存 off · SINC 濾波器 off
1	1	x	x	暫停模式	Bandgap on · LDO on · VCM on · PGA off · ADC off · 溫度感測器 off · VRN/VRP 緩存 off · SINC 濾波器 off
0	0	1	x	休眠模式 (外部電壓接到LDO輸出引腳)	Bandgap on · LDO off · VCM on · PGAon · ADCoff · 溫度感測器 off · VRN/VRP 緩存 off · SINC 濾波器 on
0	0	0	0	正常模式 (外部電壓接到LDO輸出引腳)	Bandgap on · LDO off · VCM on · PGA on · ADC on · 溫度感測器 on/off ⁽²⁾ · VRN/VRP 緩存 on/off ⁽³⁾ · SINC 濾波器 on
0	0	0	1	重定模式 (外部電壓接到LDO輸出引腳)	Bandgap on · LDO off · VCM on · PGA on · ADC on · 溫度感測器 on/off ⁽²⁾ · VRN/VRP 緩存 on/off ⁽³⁾ · SINC 濾波器復位
1	0	1	x	休眠模式	Bandgap on · LDO on · VCM on · PGAon · ADCoff · 溫度感測器 off · VRN/VRP 緩存 off · SINC 濾波器 on
1	0	0	0	正常模式	Bandgap on · LDO on · VCM on · PGA on · ADC on · 溫度感測器 on/off ⁽²⁾ · VRN/VRP 緩存 on/off ⁽³⁾ · SINC 濾波器 on
1	0	0	1	重定模式	Bandgap on · LDO on · VCM on · PGA on · ADC on · 溫度感測器 on/off ⁽²⁾ · VRN/VRP 緩存 on/off ⁽³⁾ · SINC 濾波器復位

注：1. 可以通過 Bandgap on/off 控制 VCM on/off；

2. 可以通過設置 CHSN[3:0] 或 CHSP[3:0] 位元控制溫度感測器 on/off；

3. 可以通過相應設置 VRBUFN 或 VRBUPF 位控制 VRN 或 VRP 緩存 on/off；

4. “x” 為未知。

A/D 工作模式選擇

要打開A/D轉換器，首先應除能A/D轉換器的暫停和休眠模式，以確保A/D轉換器可以通電。ADCR0寄存器中的ADRST位，用於上電後打開和復位A/D轉換器。當單片機設定此位元從邏輯低到邏輯高，然後再到邏輯低，一個模數轉換後的資料就會開始在SINC濾波器中進行轉換。設置完成後，A/D轉換器可以開始工作。這三位用於控制內部模數轉換器的開啟動作。ADCR1寄存器中的EOC位用於表明模數轉換過程的完成。在轉換週期結束後，EOC位會被單片機自動地置為“1”。此外，也會置位中斷控制寄存器內相應的A/D插斷要求標誌位元，如果中斷使能，就會產生對應的內部中斷信號。A/D內部中斷信號將引導程式到相應的A/D內部中斷入口。如果A/D內部中斷被禁止，可以讓單片機輪詢ADCR0寄存器中的EOC位，檢查此位是否被置高，以作為另一種偵測A/D轉換週期結束的方法。A/D轉換資料將不斷更新，如果A/D轉換資料鎖存功能使能，最新的轉換資料會被鎖存，這樣後面再轉換的資料不會被保存，直到該功能被關閉。A/D轉換器的時鐘源通常固定在4MHz，來自系統時鐘fSYS或其分頻，分頻係數由ADCS寄存器中的ADCK4~ADCK0位決定，以獲得固定4MHz的ADC時鐘源。A/D轉換器參考電壓來自內部電源電壓VCM和AVSS或外部參考源引腳VREFP和VREFN，可通過ADCR0寄存器的VREFS位來選擇。

A/D 轉換步驟

下面概述實現 A/D 轉換過程的各個步驟。

- 步驟 1：使能 LDO 和 VCM，以提供電源給 PGA 和 ADC。
- 步驟 2：通過 PGAC0 寄存器，選擇 PGA、ADC 和參考電壓的增益。
- 步驟 3：通過 PGAC1 寄存器，選擇 PGA 的輸入引腳連接和輸入偏壓。
- 步驟 4：通過 ADCS 寄存器中的 ADCK4~ADCK0 位，選擇所需的 A/D 轉換時鐘。
- 步驟 5：通過 ADCR0 寄存器中的 ADOR2~ADOR0 位及ADCR1寄存器中的FLMS2~FLM0 位，選擇輸出資料傳輸率。
- 步驟 6：通過 PGACS 寄存器中的 HSP3~CHSP0和CHSN3~CHSN0 位，選擇連接至內部 PGA 的通道。
- 步驟 7：通過 ADCR0 寄存器中的 ADOFF 和 ADSLP 位，關閉暫停和休眠模式。
- 步驟 8：通過置高 ADCR0 寄存器中的 ADRST 位來復位 A/D 轉換器，清除該位來釋放重定模式。
- 步驟 9：如果要使用 A/D 轉換器中斷，則相關的中斷控制寄存器需要正確地設置，以確保 A/D 轉換中斷功能是啟動的。總中斷控制位元 EMI 需要置位元為“1”，以及 A/D 轉換器中斷位元 ADE 也需要置位元為“1”。
- 步驟 10：可以輪詢 ADCR1 寄存器中的 EOC 位，檢查模數轉換過程是否完成。當此位元成為邏輯高時，表示轉換過程已經完成。轉換完成後，可讀取 A/D 資料寄存器 ADRL、ADRM 和 ADRH 獲得轉換後的值。另一種方法是，若 A/D 轉換器中斷和總中斷使能且堆疊未滿，則程式等待 A/D 轉換器中斷發生。

注：若使用輪詢 ADCR1 寄存器中 EOC 位元的狀態的方法來檢查轉換過程是否結束時，則中斷使能的步驟可以省略。

程式設計注意事項

在程式設計時，如果A/D轉換器未定義，通過設置ADCR0寄存器中的ADOFF為高，關閉A/D內部電路以減少電源功耗。此時，不考慮輸入腳的類比電壓，內部A/D轉換器電路不產生功耗。

A/D 轉換器傳輸功能

該單片機含有一組24位的Delta Sigma A/D轉換器，它的轉換範圍為-8388608~8388607 (十進位)。轉換後的資料以二進位補數的形式表示，最高位元是轉換資料的符號位元。由於模擬輸入最大值等於VCM或差分參考輸入電壓(由ADCR0寄存器的VREFS位選擇)放大後的電壓值 ΔV_{R_I} ，因此每一位可表示 $\Delta V_{R_I}/8388608$ 的模擬輸入值。

$$1 \text{ LSB} = \Delta V_{R_I} / 8388608$$

通過下面的等式可估算 A/D 轉換器輸入電壓值：

$$\Delta S_{I_I} = (\text{PGAGN} \times \text{ADGN} \times \Delta \text{DI} \pm) + \text{DCSET}$$

$$\Delta V_{R_I} = \text{VREFGN} \times \Delta V_{R \pm}$$

$$\text{A/D 轉換資料} = (\Delta S_{I_I} / \Delta V_{R_I}) \times K \quad \text{其中，} K=2^{23}$$

注：1. PGAGN、ADGN 和 VREFGN 的值由 PGS[2:0]、AGS[1:0]、VGS[1:0] 控制位決定。

ΔS_{I_I} ：經過放大和偏置校準後的差分輸入信號

PGAGN：PGA 增益

ADGN：A/D 轉換器增益

VREFGN：參考電壓增益

$\Delta \text{DI} \pm$ ：差分輸入信號，來自外部通道或內部信號

DCSET：偏置電壓

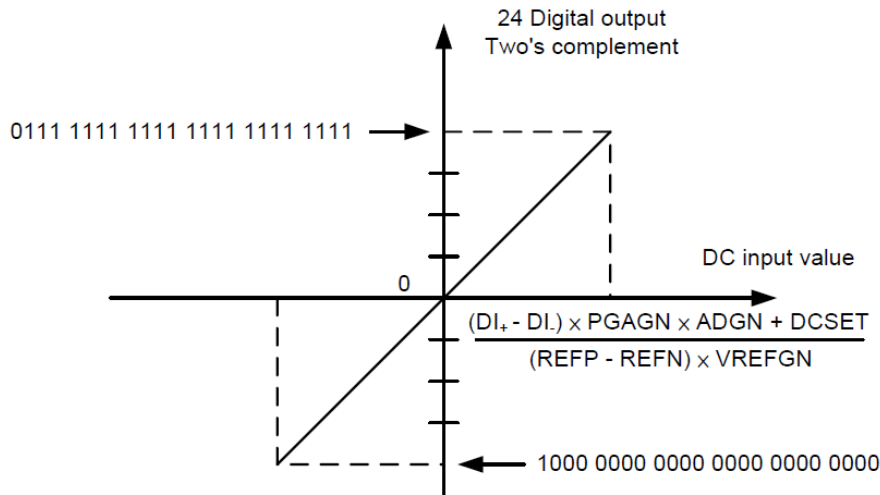
$\Delta V_{R \pm}$ ：差分參考電壓

ΔV_{R_I} ：放大後的差分參考輸入電壓由於 Delta Sigma A/D 轉換器的數位系統設計，其轉換的最大值為 8388607，最小值為 -8388608，因此有一個中間值 0。A/D 轉換資料公式說明了轉換值的變化範圍。

A/D 轉換資料 (二進位補數 · 十六進位值)	十進位值
0x7FFFFFFF	8388607
0x800000	-8388608

上面的 A/D 轉換資料表說明了 A/D 轉換值的範圍。

下圖顯示直流輸入電壓值和 A/D 轉換資料 (以二進位補數形式表示) 之間的關係。



A/D 轉換資料

A/D 轉換資料與輸入電壓和 PGA 的設置有關。A/D 轉換輸出資料以二進位補數的形式表示，代碼的長度為 24 位元，最高位元為符號位元。最高位“0”表示輸出為正數，最高位“1”表示輸出為負數。最大值是 8388607，最小值是 -8388608。如果輸入信號大於最大值，轉換後的資料最大不超過 8388607；如果輸入信號小於最小值，轉換後的資料最小不低於 -8388608。

A/D 轉換資料轉為電壓值

設計者可以通過下面的公式來由轉換後的資料推導電壓值。如果 MSB=0 (轉換資料為正數) :

$$\text{輸入電壓} = (\text{轉換資料} \times \text{LSB-DCSET}) / (\text{PGA} \times \text{ADGN})$$

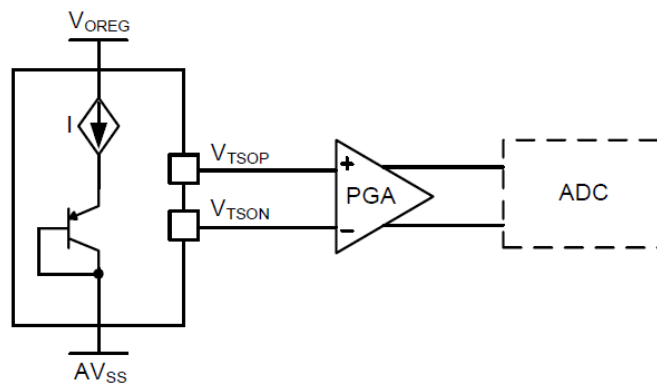
如果 MSB=1 (轉換資料為負數) :

$$\text{輸入電壓} = (\text{轉換資料的補數} \times \text{LSB-DCSET}) / (\text{PGA} \times \text{ADGN})$$

注：補數 = 反碼 + 1

溫度感測器

該單片機提供了一個內部溫度感測器以完善其性能。PGA 輸入通道通過選擇連接到 VTSOP 或 VTSON，A/D 轉換器可以獲得溫度資訊，設計者可以對 A/D 轉換資料做一些調整。下圖說明瞭溫度感測器的功能操作。



溫度感測器結構

A/D 轉換應用範例

範例：使用查詢 EOC 的方式來檢測轉換結束

```

data.section `data`
    adc_result_data_l  db ?
    adc_result_data_m  db ?
    adc_result_data_h  db ?
code.section `code`
start:
    clr ADE                ; disable ADC interrupt
    mov a, 083H            ; Power control for PGA, ADC
    mov PWRC, a           ; PWRC=10000011, LDO enable, VCM enable,
                        ; LDO Bypass disable, LDO output voltage: 3.3V

    mov a, 000H
    mov PGAC0, a         ; PGA gain=1, ADC gain=1, VREF gain=1
    mov a, 000H
    mov PGAC1, a         ; INIS, INX, DCSET in default value
    clr VRBUF           ; disable buffer for VREF+
    clr VRBUFN          ; disable buffer for VREF-
    set VREFS           ; for using external reference
    clr ADOR2           ; for 10Hz output data rate, ADOR[2:0]=001,
                        ; FLMS[2:0]=000

    clr ADOR1
    set ADOR0
    clr FLMS2
    clr FLMS1
    clr FLMS0
    clr ADOFF           ; ADC exit power down mode
    set ADRST          ; ADC in reset mode
    clr ADRST          ; ADC in conversion (continuous mode)
    clr EOC            ; Clear "EOC" flag

loop:
    snz EOC            ; Polling "EOC" flag
    jmp loop           ; Wait for read data
    clr adc_result_data_h
    clr adc_result_data_m
    clr adc_result_data_l
    set ADCDL          ; enable data latch
    mov a, ADRL
    mov adc_result_data_l, a ; Get Low byte ADC value
    mov a, ADRM
    mov adc_result_data_m, a ; Get Middle byte ADC value
    mov a, ADRH
    mov adc_result_data_h, a ; Get High byte ADC value
get_adc_value_ok:
    clr ADCDL          ; disable data latch
    clr EOC            ; Clearing read flag
    jmp loop           ; for next data read
end
    
```

通用序列介面模組 – USIM

此單片機內有一個通用序列介面模組，包括三種易與外部設備通信的序列介面：四線 SPI、兩線 I²C 或兩線 UART 介面。這三種介面具有相當簡單的通信協議。單片機可以通過這些介面與感測器、快閃記憶體或 EEPROM 記憶體等硬體設備通信。因為 USIM 介面引腳是與其它 I/O 引腳共用，因此在使用 USIM 功能前，要先通過相應的引腳共用功能選擇寄存器選定 USIM 引腳功能。因為這三種介面共用引腳和寄存器，所以要先通過 SIMC0 寄存器中的 UART 模式選擇位元 UMD 和 SPI/I²C 工作模式選擇位元 SIM2~SIM0 選擇哪一種通信介面。若 USIM 功能使能，可通過上拉電阻控制寄存器選擇與輸入 / 輸出共用的 USIM 腳的上拉電阻。

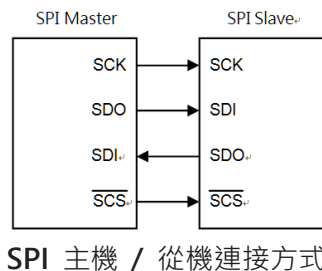
SPI 介面

SPI 介面常用於與外部設備如感測器、快閃記憶體或 EEPROM 記憶體等通信。四線 SPI 介面最初是由摩托羅拉公司研製，是一個有相當簡單的通信協定的串列資料介面，這個協定可以簡化與外部硬體的程式設計要求。SPI 通信模式為全雙工模式，且能以主 / 從模式的工作方式進行通信，單片機既可以做為主機，也可以做為從機。雖然 SPI 介面理論上允許一個主機控制多個從機，但此處的 SPI 中只有一個片選信號引腳 SCS。若主機需要控制多個從機，可使用輸入 / 輸出引腳選擇從機。

SPI 介面操作

SPI 介面是一個全雙工串列資料傳輸器。SPI 介面的四線為：SDI、SDO、SCK 和 SCS。SDI 和 SDO 是資料的輸入和輸出線。SCK 是串列時鐘線，SCS 是從機的選擇線。SPI 的介面引腳與普通 I/O 口和 I²C/UART 的功能腳共用。通過設

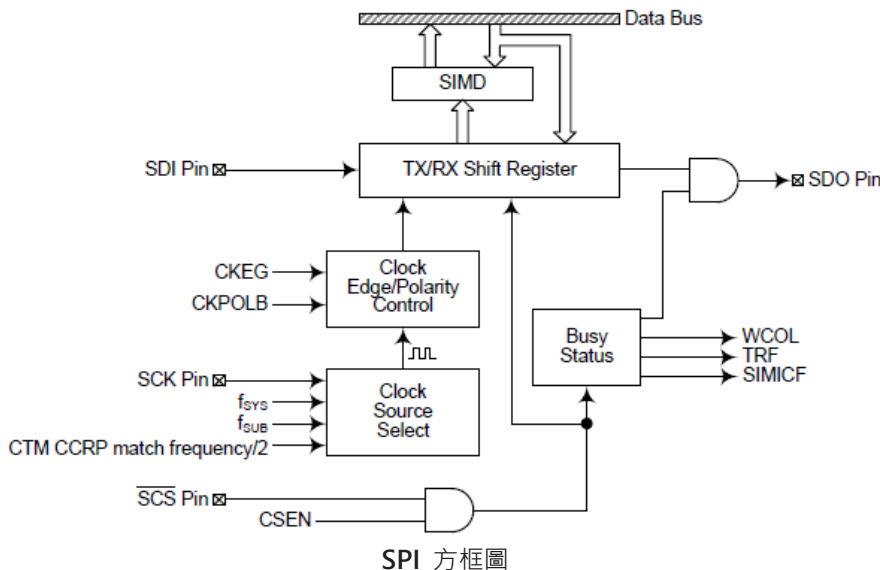
定相關引腳共用選擇位和 SIMC0/SIMC2 寄存器的對應位，來使能 SPI 介面。連接到 SPI 介面的單片機以從主 / 從模式進行通信，且主機完成所有的資料傳輸初始化，並控制時鐘信號。由於單片機只有一個 SCS 引腳，所以只能擁有一個從機設備。可通過軟體控制 SCS 引腳使能與除能，設置 CSEN 位為“1”使能 SCS 功能，設置 CSEN 位為“0”，SCS 引腳將處於浮空狀態。



該單片機的 SPI 功能具有以下特點：

- 全雙工同步資料傳輸
- 主從模式
- 最低有效位先傳或最高有效位先傳的資料傳輸模式
- 傳輸完成標誌位元
- 時鐘源上升沿或下降沿有效

SPI 介面狀態受很多因素的影響，如單片機處於主機或從機的工作模式和 CSEN，SIMEN 位元元元元的狀態。



SPI 寄存器

有三個內部寄存器用於控制 SPI 介面的所有操作，其中有一個資料寄存器 SIMD、兩個控制寄存器 SIMC0 和 SIMC2。注意，只有在合理設置 SIMC0 寄存器中的 UMD 位和 SIM2~SIM0 位元選擇 SPI 模式後，SIMC2 和 SIMD 寄存器以及它們的上電復位值才有效。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
SIMC0	SIM2	SIM1	SIM0	UMD	SIMDEB1	SIMDEB0	SIMEN	SIMICF
SIMC2	D7	D6	CKPOLB	CKEG	MLS	CSEN	WCOL	TRF
SIMD	D7	D6	D5	D4	D3	D2	D1	D0

SPI 寄存器列表

SPI 資料寄存器

SIMD 用於存儲發送和接收的資料。這個寄存器由 SPI 和 I²C 功能所共用。在單片機將資料寫入到 SPI 匯流排之前，要傳輸的資料應先存在 SIMD 中。SPI 匯流排接收到資料之後，單片機就可以從 SIMD 資料寄存器中讀取。所有通過 SPI 傳輸或接收的資料都必須通過 SIMD 實現。

● **SIMD 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

“x” : 未知

Bit 7~0 D7~D0 : USIM SPI/I²C 資料寄存器 bit 7 ~ bit 0

SPI 控制寄存器

單片機中也有兩個控制 SPI 介面功能的寄存器，SIMC0 和 SIMC2。寄存器SIMC0 用於控制使能 / 除能功能和設置資料傳輸的時鐘頻率。寄存器 SIMC2 用於其它的控制功能如 LSB/MSB 選擇，寫衝突標誌位元等。

● **SIMC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	SIM2	SIM1	SIM0	UMD	SIMDEB1	SIMDEB0	SIMEN	SIMICF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	0	0	0	0	0

Bit 7~5 SIM2~SIM0 : USIM SPI/I²C 工作模式控制位元

000 : SPI 主機模式；SPI 時鐘為 fSYS/4

001 : SPI 主機模式；SPI 時鐘為 fSYS/16

010 : SPI 主機模式；SPI 時鐘為 fSYS/64

011 : SPI 主機模式；SPI 時鐘為 fSUB

100 : SPI 主機模式；SPI 時鐘為 CTM CCRP 匹配頻率 / 2

101 : SPI 從機模式

110 : I²C 從機模式

111 : 未定義

當 UMD 位清零時，這幾位用於設置 USIM SPI/I²C 功能的工作模式，除了選擇USIM 模組的 I²C 或 SPI 功能，還可選擇 SPI 的主從模式和 SPI 的主機時鐘頻率。SPI 時鐘源可來自於系統時鐘和 fSUB 也可以選擇來自 CTM。若選擇的是作為 SPI 從機，則其時鐘源從外部主機而得。

Bit 4 UMD : UART 模式選擇位元

0 : SPI 或 I²C 模式

1 : UART 模式

此位元為UART模式選擇位元。當此位清零時，實際 SPI 或 I²C 模式是通過 SIM2~SIM0 位選擇。當選擇 SPI 或 I²C 模式時，此位元必須清零。

Bit 3~2 SIMDEB1~SIMDEB0 : I²C 去抖時間選擇位

這些位元只有在 USIM 設置成 I²C 介面模式時才有效。請參考 I²C 寄存器部分。

Bit 1 SIMEN : USIM SPI/I²C 控制位

0 : 除能

1 : 使能

此位元為 USIM SPI/I²C 介面的開 / 關控制位。此位為 “0” 時，USIM SPI/I²C 介面除能，SDI、SDO、SCK 和 SCS 或 SDA 和 SCL 腳將失去 SPI 或 I²C 功能，USIM 工作電流減小到最小值。此位為 “1” 時，USIM SPI/I²C 介面使能。若USIM 經由 UMD 位和 SIM2~SIM0 位設置為工作在 SPI 介面，當 SIMEN 位元由低到高轉變時，SPI 控制寄存器中的設置不會發生變化，其首先應在應用程式中初始化。若 USIM 經由 UMD 位和 SIM2~SIM0 位設置為工作在 I²C 介面，當SIMEN 位由低到高轉變時，I²C 控制寄存器中的設置，如 HTX 和 TXAK，將不會發生變化，其首先應在應用程式中初始化，此時相關 I²C 標誌，如 HCF、HAAS、HBB、SRW 和 RXAK，將被設置為其預設狀態。

Bit 0 SIMICF : USIM SPI 未完成標誌位元

0 : 未發生

1 : 發生

此位元僅當 USIM 配置在 SPI 從機模式時有效。如果 SPI 工作在從機模式且 SIMEN 和 CSEN 位都為 “1”，但在 SPI 資料傳輸完全結束前 SCS 線被外部主機拉高，SIMICF 和 TRF 位元都會被置高。在這種情況下，如果相應的中斷功能使能將產生一個中斷。然而，如果 SIMICF 位元是由軟體應用程式設為 1，那麼TRF 位將不會置高。

● SIMC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	CKPOLB	CKEG	MLS	CSEN	WCOL	TRF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6

D7~D6：未定義位

使用者可通過軟體程式對這兩位元進行讀寫。

Bit 5

CKPOLB：SPI 時鐘線的基本選擇位元

0：當時鐘無效時，SCK 口為高電平

1：當時鐘無效時，SCK 口為低電平

此位元決定了時鐘線的基本狀態，當時鐘無效時，若此位為高，SCK 為低電平，若此位為低，SCK 為高電平。

Bit 4

CKEG：SPI 的 SCK 有效時鐘邊沿類型位元

CKPOLB=0

0：SCK 為高電平且在 SCK 上升沿抓取資料

1：SCK 為高電平且在 SCK 下降沿抓取資料

CKPOLB=1

0：SCK 為低電平且在 SCK 下降沿抓取資料

1：SCK 為低電平且在 SCK 上升沿抓取資料

CKEG 和 CKPOLB 位元用於設置 SPI 匯流排上時鐘信號輸入和輸出方式。在執行資料傳輸前，這兩位必須被設置，否則將產生錯誤的時鐘邊沿信號。CKPOLB 位元決定時鐘線的基本狀態，若時鐘無效且此位元為高，則 SCK 為低電平，若時鐘無效且此位元為低，則 SCK 為高電平。CKEG 位元決定有效時鐘邊沿類型，取決於CKPOLB 的狀態。

Bit 3

MLS：SPI 資料移位元順序位元

0：LSB 優先

1：MSB 優先

資料移位元選擇位元，用於選擇資料傳輸時高位優先傳輸還是低位元優先傳輸。此位元元元元設置為高時高位優先傳輸，為低時低位優先傳輸。

Bit 2

CSEN：SPI SCS 引腳控制位

0：除能

1：使能

CSEN 位用於 SCS 引腳的使能 / 除能控制。此位為低時，SCS 除能並處於浮空狀態。此位為高時，SCS 使能並作為選擇腳。

Bit 1

WCOL：SPI 寫衝突標誌位元

0：無衝突

1：衝突

WCOL 標誌位元用於監測資料衝突的發生。此位元為高時，資料在傳輸時被寫入SIMD 寄存器。若資料正在被傳輸時，此操作無效。此位元可被應用程式清零。

Bit 0

TRF：SPI 發送 / 接收結束標誌位元

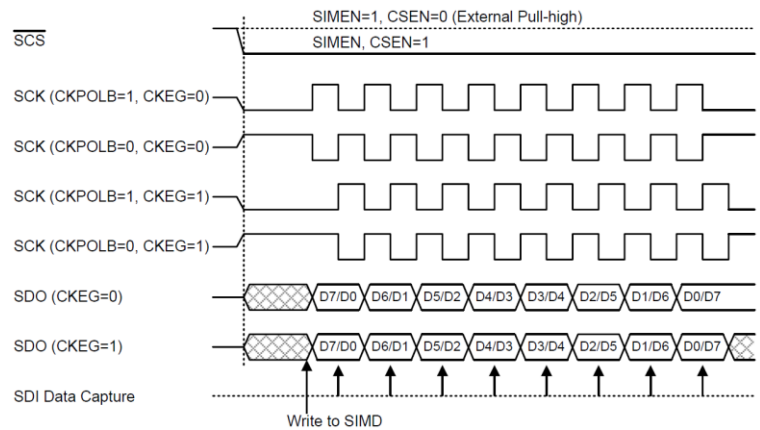
0：資料正在發送

1：資料發送結束

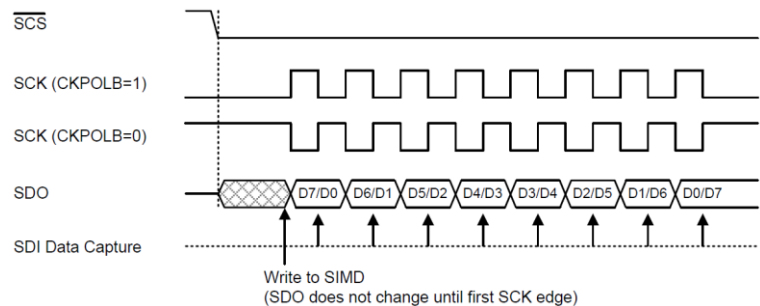
TRF 位元為發送 / 接收結束標誌位元，當 SPI 資料傳輸結束時，此位自動置為高，但需通過應用程式設置為“0”。此位也可用於產生中斷。

SPI 通信

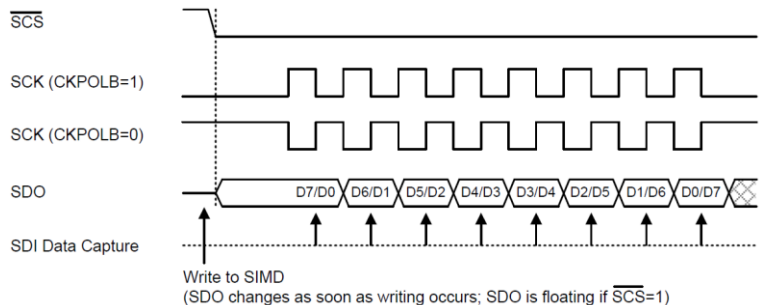
將 SIMEN 設置為高，使能 SPI 功能之後，單片機處於主機模式，當資料寫入到寄存器 SIMD 的同時傳輸 / 接收開始進行。資料傳輸完成時，TRF 位將自動被置位但清除只能通過應用程式完成。單片機處於從機模式時，收到主機發來的信號之後，會傳輸 SIMD 中的資料，而且在 SDI 引腳上的資料也會被移位元到 SIMD 寄存器中。主機應在輸出時鐘信號之前先輸出一個 SCS 信號以使能從機，從機的資料傳輸功能也應在與 SCK 信號相關的適當時候準備就緒，這由CKPOLB 和 CKEG 位決定。所附時序圖表明瞭在 CKPOLB 和 CKEG 位元各種設置情況下從機資料與 SCK 信號的關係。即使在單片機處於空閒模式，如果所選的 SPI 時鐘源有效，SPI 主機功能仍將繼續執行。



SPI 主機模式時序

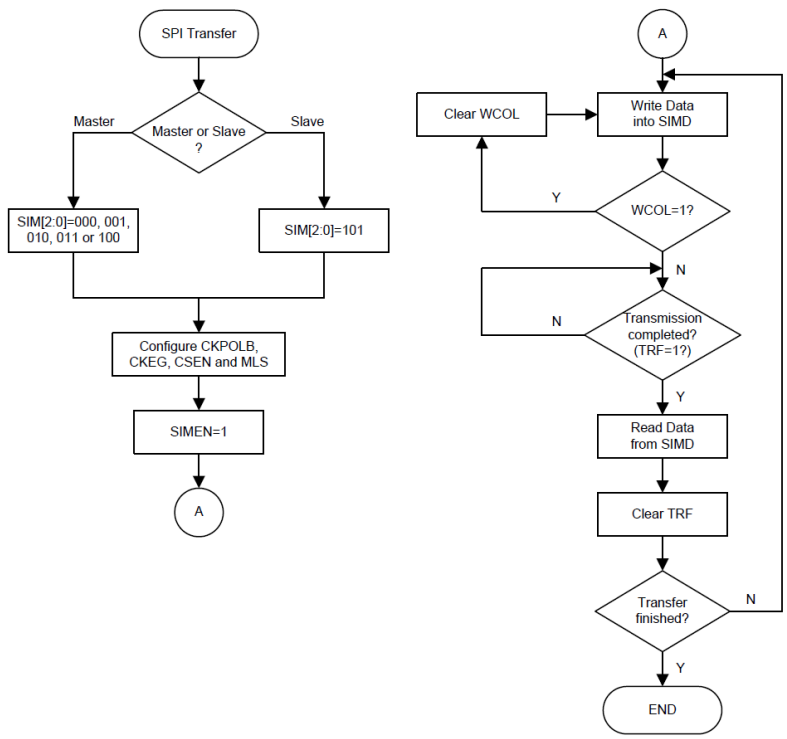


SPI 從機模式時序 - CKEG=0



Note: For SPI slave mode, if SIMEN=1 and CSEN=0, SPI is always enabled and ignores the SCS level.

SPI 從機模式時序 - CKEG=1



SPI 傳輸控制流程圖

SPI 使能 / 除能

設置 CSEN=1、SCS=0 將使能 SPI 匯流排，然後等待寫資料到 SIMD 寄存器(TXRX 暫存器)。單片機處於主機模式，資料寫入 SIMD 寄存器後，自動開始資料傳輸或接收操作。資料傳輸完成時，TRF 位將自動被置位。單片機處於從機模式，SCK 引腳上收到脈衝信號之後，會傳輸 TXRX 中的資料，或將 SDI 引腳上的資料移入當 SPI 匯流排除能時，通過設置相應引腳共用控制位，SCK、SDI、SDO、SCS 可作為 I/O 口或其它功能引腳使用。

SPI 操作步驟

四線制 SPI 介面可完成所有主 / 從模式通信工作。

在 SIMC2 寄存器中，CSEN 位元控制 SPI 介面的所有功能。設置此位元為高，SCS 信號線有效將使能 SPI 介面。設置此位元為低，SPI 介面將除能，SCS 信號線處於浮空狀態因此不能控制 SPI 介面。CSEN 位和 SIMC0 寄存器中的 SIMEN 位設置為高，使得 SDI 信號線處於浮空狀態且 SDO 信號線為高電平。主機模式中，如果 SCK 信號線為高還是低取決於 SIMC2 寄存器中的時鐘極性選擇位元 CKPOLB。從機模式中，SCK 信號線處於浮空狀態。如果 SIMEN 位設置為低，SPI 介面被除能，通過設置相應引腳共用控制位，SCS、SDI、SDO 和 SCK 可作為 I/O 口或其它功能引腳使用。主機模式中，當資料被寫入 SIMD 寄存器後，主機完成所有的資料傳輸初始化，並控制時鐘信號。從機模式中，由外部主機發出資料傳送 / 接收時鐘信號。下面介紹主從模式中資料傳輸步驟。

主機模式

- 步驟 1：設置 SIMC0 控制寄存器中的 UMD 和 SIM2~SIM0 位元，選擇 SPI 主機模式和時鐘源。
- 步驟 2：設置 CSEN 和 MLS 位元元，選擇高位或低位元資料優先傳送，這必須與從機設備一致。
- 步驟 3：設置 SIMC0 控制寄存器中的 SIMEN 位元，使能 SPI 介面功能。
- 步驟 4：對於寫操作：寫資料到 SIMD 寄存器，實際上此時資料會被存儲在 TXRX 暫存器中。再使用 SCK 和 SCS 信號線將資料輸出。跳至步驟 5。對於讀操作：從 SDI 信號線移入的資料將被存儲在 TXRX 暫存器中，直到所有資料接收完畢，此時資料全部鎖存至 SIMD 寄存器。
- 步驟 5：檢測 WCOL 位，若此位為高，則發生資料衝突並跳回至步驟 4；若為低，則繼續執行下麵的步驟。
- 步驟 6：檢測 TRF 位元或等待 USIM SPI 串列匯流排中斷發生。
- 步驟 7：從 SIMD 寄存器中讀數據。
- 步驟 8：清除 TRF。
- 步驟 9：跳回至步驟 4。

從機模式

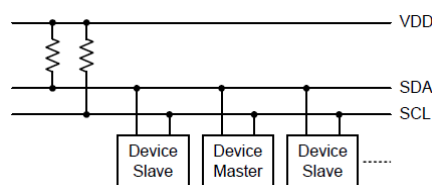
- 步驟 1：設置 SIMC0 控制寄存器中的 UMD 和 SIM2~SIM0 位，選擇 SPI 從機模式。
- 步驟 2：設置 CSEN 和 MLS 位元元，選擇高位或低位元資料優先傳送，這必須與主機設備一致。
- 步驟 3：設置 SIMC0 控制寄存器中的 SIMEN 位元，使能 SPI 介面功能。
- 步驟 4：對於寫操作：寫資料到 SIMD 寄存器，實際上此時資料會被存儲在 TXRX 暫存器中。等待主機時鐘 SCK 信號和 SCS 信號。跳至步驟 5 對於讀操作：從 SDI 信號線移入的資料將被存儲在 TXRX 暫存器中，直到所有資料接收完畢，此時資料全部鎖存至 SIMD 寄存器。
- 步驟 5：檢測 WCOL 位，若此位為高，則發生資料衝突並跳回至步驟 4；若為低，則繼續執行下麵的步驟。
- 步驟 6：檢測 TRF 位元或等待 USIM SPI 串列匯流排中斷發生。
- 步驟 7：從 SIMD 寄存器中讀數據。
- 步驟 8：清除 TRF。
- 步驟 9：跳回至步驟 4。

錯誤偵測

SIMC2 寄存器中的 WCOL 位用於資料傳輸期間監測資料衝突的發生。此位由 SPI 序列介面設置為高，而由應用程式來清除為零。在資料傳輸期間如果寫資料到 SIMD，此位元被置高提示資料衝突發生，並阻止資料繼續被寫入。

I²C 介面

I²C 可以和感測器、EEPROM 記憶體等外部硬體介面進行通信。最初是由飛利浦公司研製，是適用於同步串列資料傳輸的雙線式低速序列介面。I²C 介面具有兩線通信，非常簡單的通信協定和在同一匯流排上和多個設備進行通信的能力的優點，使之在很多的應用場合中大受歡迎。

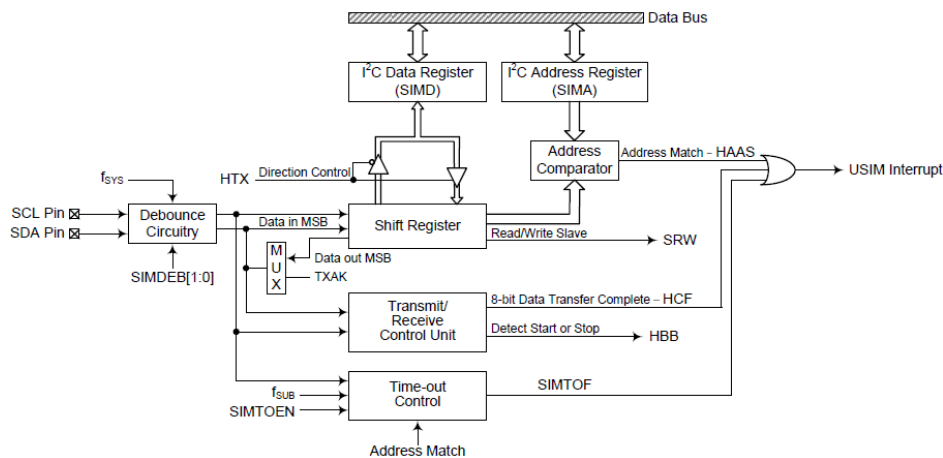


I²C 主從匯流排連接圖

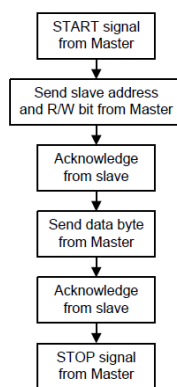
I²C 介面操作

I²C 序列介面是一個雙線的介面，有一條串列資料線 SDA 和一條串列時鐘線 SCL。由於可能有多個設備在同一條匯流排上相互連接，所以這些設備的輸出都是開漏型輸出。因此應在這些輸出口上都應加上拉電阻。應注意的是，I²C 匯流排上的每個設備都沒有選擇線，但分別與唯一的位址一一對應，用於 I²C 通信。如果有兩個設備通過雙向的 I²C 匯流排進行通信，那麼就存在一個主機和一個從機。主機和從機都可以用於發送和接收資料，但只有主機才可以控制匯流排動作。

那些處於從機模式的設備，要在 I²C 匯流排上傳輸資料只有兩種方式，一是從機發送模式，二是從機接收模式。即使 I²C 設備被啟動，與 SCL/SDA 引腳共用的 I/O 口上拉電阻控制功能仍有效，其上拉電阻功能由相應的上拉電阻控制寄存器控制。



I²C 方框圖



I²C 介面操作

SIMDEB1 和 SIMDEB0 位元決定 I²C 介面的去抖時間。這個功能可以使用內部時鐘在外部時鐘上增加一個去抖間隔，會減小時鐘線上毛刺發生的可能性，以避免單片機發生誤動作。如果選擇了這個功能，去抖時間可以選擇 2 個或 4 個系統時鐘。為了達到需要的 I²C 資料傳輸速度，系統時鐘 fSYS 和 I²C 去抖時間之間存在一定的關係。I²C 標準模式或者快速模式下，使用者需注意所選的系統時鐘頻率與標準匹配去抖時間的設置，其具體關係如下表所示。

I ² C 去抖時間選擇	I ² C 標準模式 (100kHz)	I ² C 快速模式 (400kHz)
無去抖時間	fSYS > 2MHz	fSYS > 5MHz
2 個系統時鐘去抖時間	fSYS > 4MHz	fSYS > 10MHz
4 個系統時鐘去抖時間	fSYS > 8MHz	fSYS > 20MHz

I²C 最小 fSYS 頻率要求 I²C 寄存器 I²C 匯流排有三個控制寄存器 SIMC0、SIMC1 和 SIMTOC，及一個從機位址寄存器 SIMA 和一個資料寄存器 SIMD。應注意的是，SIMC1、SIMD、SIMA 和 SIMTOC 寄存器以及它們的 POR 值只有當 I²C 模式被正確配置在 SIMC0 寄存器中的 UMD 和 SIM2~SIM0 位時才可用。

寄存器名稱	Bit							
	7	6	5	4	3	2	1	0
SIMC0	SIM2	SIM1	SIM0	UMD	SIMDEB1	SIMDEB0	SIMEN	SIMICF
SIMC1	HCF	HAAS	HBB	HTX	TXAK	SRW	IAMWU	RXAK
SIMD	D7	D6	D5	D4	D3	D2	D1	D0
SIMA	SIMA6	SIMA5	SIMA4	SIMA3	SIMA2	SIMA1	SIMA0	D0
SIMTOC	SIMTOEN	SIMTOF	SIMTOS5	SIMTOS4	SIMTOS3	SIMTOS2	SIMTOS1	SIMTOS0

I²C 寄存器列表

I²C 資料寄存器

SIMD 用於存儲發送和接收的資料。這個寄存器由 SPI 和 I²C 功能所共用。在單片機將資料寫入到 I²C 匯流排之前，要傳輸的資料應先存在 SIMD 中。I²C 匯流排接收到資料之後，單片機就可以從 SIMD 資料寄存器中讀取。所有通過 I²C 傳輸或接收的資料都必須通過 SIMD 實現。

● SIMD 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0

D7~D0：USIM SPI/I²C 資料寄存器 bit 7 ~ bit 0

I²C 位址寄存器

SIMA 寄存器也在 SPI 介面功能中使用，但其名稱改為 SIMC2。SIMA 寄存器用於存放 7 位從機位址，寄存器 SIMA 中的 bit 7 ~ bit 1 是單片機的從機地址，bit 0 未定義。

如果接至 I²C 的主機發送出的位址和寄存器 SIMA 中存儲的位址相符，那麼就選中了這個從機。

● SIMA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SIMA6	SIMA5	SIMA4	SIMA3	SIMA2	SIMA1	SIMA0	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~1 SIMA6~SIMA0：I²C 從機地址位 SIMA6~SIMA0 是 I²C 從機地址 bit 6 ~ bit 0

Bit 0 D0：保留位元，此位元可通過軟體程式進行讀寫。

I²C 控制寄存器

單片機中有三個控制 I²C 介面功能的寄存器，SIMC0、SIMC1 和 SIMTOC。寄存器 SIMC0 用於控制使能 / 除能功能和設置資料傳輸的時鐘頻率。寄存器 SIMC1 包括多個用於表明 I²C 傳輸狀態的相關標誌位元。SIMTOC 寄存器用於控制 I²C 匯流排超時功能，在 I²C 超時控制章節有描述。

● SIMC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SIM2	SIM1	SIM0	UMD	SIMDEB1	SIMDEB0	SIMEN	SIMICF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	0	0	0	0	0

Bit 7~5

SIM2~SIM0：USIM SPI/I²C 工作模式控制位元元元元元

000：SPI 主機模式；SPI 時鐘為 fSYS/4

001：SPI 主機模式；SPI 時鐘為 fSYS/16

010：SPI 主機模式；SPI 時鐘為 fSYS/64

011：SPI 主機模式；SPI 時鐘為 fSUB

100：SPI 主機模式；SPI 時鐘為 STM CCRP 匹配頻率 / 2

101：SPI 從機模式

110：I²C 從機模式

111：未使用模式

當 UMD 位清除為 0 時，這些位設置了 USIM 功能的 SPI 或 I²C，用於選擇 SPI 的主從模式和 SPI 的主機時鐘頻率及 I²C 或 SPI 功能。SPI 時鐘源可來自於系統時鐘也可以選擇來自 STM 和 fSUB。若選擇的是作為 SPI 從機，則其時鐘源從外部主機而得。

Bit 4

UMD：UART 模式選擇位元元元元元

0：SPI 或 I²C 模式 1：UART 模式

此位元元元元元用於選擇 UART 模式。當此位清除為零，實際的 SPI 或 I²C 模式可以通過 SIM2~SIM0 位選擇。注意，對於 SPI 或 I²C 模式 UMD 必須設置為低。

此位應設置為 “1” 使能 I²C 位址匹配以使系統從休眠或空閒模式中喚醒。若進入休眠或空閒模式前 IAMWU 已經置高以使能 I²C 地址匹配喚醒功能，在系統喚醒後須應用程式清除此位元以確保單片機正確地運行。

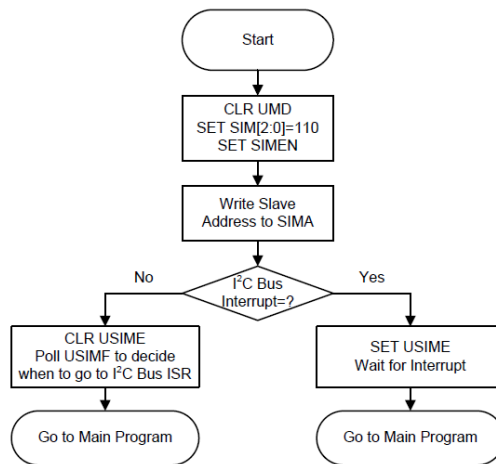
- Bit 0 RXAK : I²C 匯流排接收應答標誌位元
- 0 : 從機接收到應答標誌
 - 1 : 從機沒有接收到應答標誌

RXAK 位元是接收應答標誌位元。如果 RXAK 位為 “0” 即 8 位資料傳輸之後，從機在第九個時鐘有接受到一個正確的應答位。如果從機處於發送狀態，從機會檢查 RXAK 位元來判斷主機是否願意繼續接收下一個位元組。因此直到 RXAK 為 “1” 時，從機傳輸方停止發送資料。這時，從機傳輸方將釋放 SDA 線，主機發出停止信號釋放 I²C 匯流排。

I²C 匯流排通信

I²C 匯流排上的通信需要四步完成，一個起始信號，一個從機位址發送，一個資料傳輸，還有一個停止信號。當起始信號被寫入 I²C 匯流排時，匯流排上的所有從機都會接收到這個起始信號並且被通知匯流排上會即將有資料到達。資料的前 7 位是從機位元元元址，高位在前，低位元元元元在後。如果發出的位址和從機位址匹配，SIMC1 寄存器的 HAAS 位會被置位，同時產生 USIM 中斷。進入中斷服務程式後，系統要檢測 HAAS 位元和 SIMTOF 位，以判斷 I²C 匯流排中斷是來自從機位址匹配，還是來自 8 位元資料傳遞完畢，或是來自 I²C 匯流排超時。在資料傳遞中，注意的是，在 7 位從機位址被發送後，接下來的一位，即第 8 位，是讀 / 寫控制位，該位的值會反映到 SRW 位中。從機通過檢測 SRW 位以確定主控制器是要進入發送模式還是接收模式。在 I²C 匯流排開始傳送資料前，需要先初始化 I²C 匯流排，初始化 I²C 匯流排步驟如下：

- 步驟 1：設置 SIMC0 寄存器中 UMD 位為 “0”，SIM2~SIM0 位為 “110” 和 SIMEN 位為 “1”，以使能 I²C 匯流排。
- 步驟 2：向 I²C 匯流排位址寄存器 SIMA 寫入從機位址。
- 步驟 3：設置中斷控制寄存器中的 USIME 中斷使能位，以使能 USIM 中斷。



I²C 匯流排初始化流程圖

I²C 匯流排起始信號

起始信號只能由連接 I²C 匯流排的主機產生，而不是由從機產生。匯流排上的所有從機都可以偵測到起始信號。如果有從機偵測到起始信號，則表明 I²C 匯流排處於忙碌狀態，並會置位元 HBB。起始信號是指在 SCL 為高電平時，SDA 線上發生從高到低的電平變化。

I²C 從機地址

進行資料傳輸的從機。所有在 I²C 匯流排上的從機接收到 7 位元位址資料後，都會將其與各自內部的位址進行比較。如果從機從主機上接收到的位址與自身內部的位址相匹配，則會產生一個 USIM I²C 匯流排中斷信號。位址位接下來的一位元為讀 / 寫狀態位元（即第 8 位），將被保存到 SIMC1 寄存器的 SRW 位，隨後發出一個低電平應答信號（即第 9 位）。當單片機從機的位址匹配時，會將狀態標誌位元 HAAS 置位元。

USIM I²C 匯流排有三個中斷源，當程式運行至中斷服務副程式時，通過檢測 HAAS 位和 SIMTOF 位，以判斷 I²C 匯流排中斷是來自從機位址匹配，還是來自 8 位元資料傳遞完畢，或是來自 I²C 匯流排超時。當是從機位址匹配發生中斷時，則從機或是用於發送模式並將資料寫進 SIMD 寄存器，或是用於接收模式並從

SIMD 寄存器中讀取空值以釋放 SCL 線。

I²C 匯流排讀 / 寫信號

SIMC1 寄存器的 SRW 位元用來表示主機是要從 I²C 匯流排上讀取資料還是要將資料寫到 I²C 匯流排上。從機則通過檢測該位以確定自己是作為發送方還是接收方。當 SRW 置“1”，表示主機要從 I²C 匯流排上讀取資料，從機則作為發送方，將資料寫到 I²C 匯流排；當 SRW 清“0”，表示主機要寫資料到 I²C 匯流排上，從機則做為接收方，從 I²C 匯流排上讀取資料。

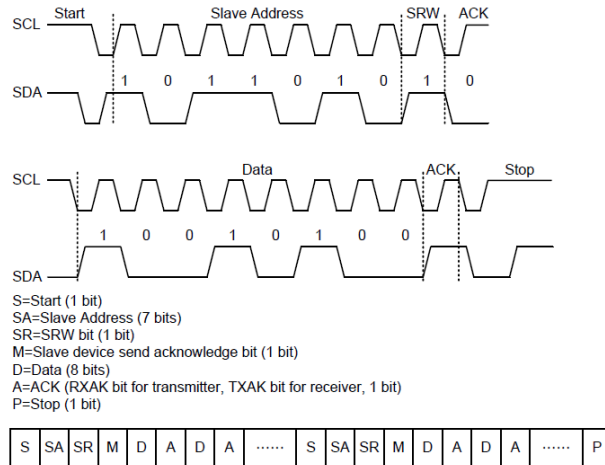
I²C 匯流排從機位址應答信號

主機發送呼叫位址後，當 I²C 匯流排上的任何從機內部位址與其匹配時，會發送一個應答信號。此應答信號會通知主機有從機已經接收到了呼叫位址。如果主機沒有收到應答信號，則主機必須發送停止(STOP) 信號以結束通信。當 HAAS 為高時，表示從機接收到的位址與自己內部位址匹配，則從機需檢查SRW 位，以確定自己是作為發送方還是作為接收方。如果 SRW 位為高，從機須設置成發送方，這樣會置位 SIMC1 寄存器的 HTX 位。如果 SRW 位為低，從機須設置成接收方，這樣會清零 SIMC1 寄存器的 HTX 位。

I²C 匯流排資料和應答信號

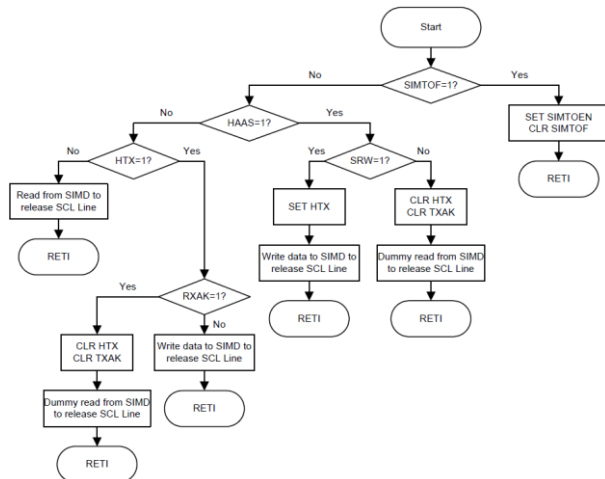
在從機應答接收到從機位址後，會進行 8 位寬度的資料傳輸。這個資料傳輸順序是的高位在前，低位元在後。接收方在接收到 8 位元資料後必須發出一個應答信號 (“0”) 以繼續接收下一個資料。如果發送方沒接收到應答信號，發送方將釋放 SDA 線，同時，主機將發出 STOP 信號以釋放 I²C 匯流排。所傳送的資料存儲在 SIMD 寄存器中。如果設置成發送方，從機必須先將欲傳輸的資料寫到SIMD寄存器中；如果設置成接收方，從機必須從 SIMD寄存器讀取資料。

當從機接收器想要繼續接收下一個資料時，必須在第 9 個時鐘發出應答信號(TXAK)。被設為發送方的從機將檢測寄存器 SIMC1 中的 RXAK 位以判斷是否傳輸下一個位元組的資料，如果單片機不傳輸下一個位元組，那麼它將釋放 SDA 線並等待接收主機的停止信號。



I²C 通信時序圖

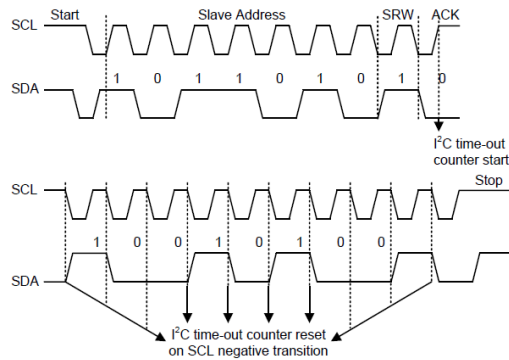
注：當從機位址匹配時，單片機必須選擇設置為發送模式還是接收模式。若設置為發送模式，需寫資料至 SIMD 寄存器；若設置為接收模式，需立即從 SIMD 寄存器中虛讀數據以釋放 SCL 線。



I²C 匯流排 ISR 流程圖

I²C 超時控制

超時功能可減少 I²C 接收錯誤的時鐘源而引起的鎖死問題。如果連接到 I²C 匯流排的時鐘源經過一段時間還未接收到，則在一定的超時週期後，I²C 電路和寄存器將複位。超時計數器在 I²C 匯流排“START”和“位址匹配”條件下開始計數，且在 SCL 下降沿清零。在下一個 SCL 下降沿到來之前，如果超時時間大於 SIMTOC 寄存器指定的超時週期，則超時發生。I²C “STOP”條件發生時超時功能終止。



I²C 超時時序圖

當 I²C 超時計數器溢出時，計數器將停止計數，SIMTOEN 位被清零，且 SIMTOF 位被置高以表明超時計數器中斷發生。超時計數器中斷使用的也是 USIM 中斷向量。當 I²C 超時發生時，I²C 內部電路會被複位，寄存器也將發生如下複位情況。

寄存器	I ² C 超時發生後
SIMD, SIMA, SIMC0	保持不變
SIMC1	復位至 POR

超時發生後的 I²C 寄存器 SIMTOF 標誌位元由應用程式清零。共有 64 個超時週期，可通過 SIMTOC 寄存器的 SIMTOS 位進行選擇。超時週期可通過公式計算： $((1 \sim 64) \times (32 / f_{SUB}))$ 。由此可得超時週期範圍為 1ms~64ms。

● SIMTOC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SIMTOEN	SIMTOF	SIMTOS5	SIMTOS4	SIMTOS3	SIMTOS2	SIMTOS1	SIMTOS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **SIMTOEN** : USIM I²C 超時功能控制位

- 0 : 除能
- 1 : 使能

Bit 6 **SIMTOF** : USIM I²C 超時標誌位元

- 0 : 未發生
- 1 : 發生

當超時發生時，此位設置為 1，並且只能通過應用程式將其清除為零。Bit 5~0 **SIMTOS5~SIMTOS0** : USIM I²C 超時時間選擇位 I²C 超時時鐘源是 $f_{SUB} / 32$ 。I²C 超時時間計算方法： $(SIMTOS[5:0] + 1) \times (32 / f_{SUB})$ 。

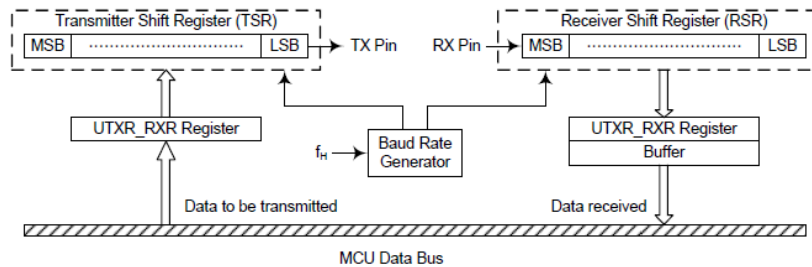
UART 模組序列介面

該單片機具有一個全雙工的非同步串列通信介面 – UART，可以很方便的與其它具有串列口的晶片通信。UART 具有許多功能特性，發送或接收串列資料時，將資料組成一個 8 位或 9 位元的資料塊，連同資料特徵位元一併傳輸。具有檢測資料覆蓋或幀錯誤等功能。UART 功能與 SPI 和 I²C 介面共用一個內部中斷向量，當接收到資料或資料發送結束，觸發中斷。

內置的 UART 功能包含以下特性：

- 全雙工通用非同步接收器 / 發送器
- 8 位或 9 位傳輸格式
- 奇數同位檢查、偶校驗或無校驗
- 1 位或 2 位停止位

- 8 位元預分頻的串列傳輸速率發生器
- 奇偶、幀、雜訊和溢出檢測
- 支持位址匹配中斷（最後一位 = 1）
- 獨立的發送和接收使能
- 2-byte FIFO 接收緩衝器
- RX 引腳喚醒功能
- 發送和接收中斷
- 中斷可由下列條件初始化：
- 發送器為空
- 發送器空間
- 接收完成
- 接收器溢出
- 地址匹配



UART 資料傳輸方框圖

UART 外部引腳

內部 UART 有兩個外部引腳 TX RX，可與外部序列介面進行通信。TX 和 RX 分別為 UART 發送腳和接收腳，與 I/O 口或其它功能共用引腳。在使用 UART 功能前，應先通過相應的引腳共用功能選擇寄存器，選擇 TX 和 RX 引腳功能。當 UMD、UREN、UTXEN 和 URXEN 位置高時，將自動設置這些 I/O 腳或其它共用功能腳作為 TX 輸出和 RX 輸入，並且除能 TX 和 RX 引腳上的上拉電阻功能。當 UMD、UREN、UTXEN 或 URXEN 位清零除能 TX 或 RX 引腳功能後，TX 或 RX 引腳將處於浮空狀態。這時 TX 或 RX 引腳是否連接內部上拉電阻是由相應的 I/O 上拉電阻控制位決定的。

UART 資料傳輸方案

前面方框圖顯示了 UART 的整體結構。需要發送的資料首先寫入 UTXR_RXR 寄存器，接著此資料被傳輸到發送移位暫存器 TSR 中，然後在串列傳輸速率發生器的控制下將 TSR 寄存器中資料一位元一位元地移到 TX 引腳上，低位在前。UTXR_RXR 寄存器被映射到單片機的資料記憶體中，而發送移位暫存器沒有實際位址，所以發送移位暫存器不可直接操作。資料在串列傳輸速率發生器的控制下，低位元在前高位在後，從外部引腳 RX 進入接收移位暫存器 RSR。當資料接收完成，資料從接收移位暫存器移入可被使用者程式操作的 UTXR_RXR 寄存器中。UTXR_RXR 寄存器被映射到單片機資料記憶體中，而接收移位暫存器沒有實際位址，所以接收移位暫存器不可直接操作。需要注意的是，發送和接收都是共用同一個位址的資料寄存器，即 UTXR_RXR 寄存器。

UART 狀態和控制寄存器

與 UART 功能相關的有六個寄存器，SIMC0 寄存器中的 UMD 位用於選擇 UART 模式。其它包括控制 UART 模組整體功能的 UUSR、UUCR1 和 UUCR2 寄存器，控制串列傳輸速率的 UBRG 寄存器，管理發送和接收資料的資料寄存器 UTXR_RXR。注意，只有在 SIMC0 寄存器中的 UMD 位設置為“1”後，UART 相關的寄存器以及它們的上電復位值才有效。

寄存器名稱	位							
	7	6	5	4	3	2	1	0
SIMC0	SIM2	SIM1	SIM0	UMD	SIMDEB1	SIMDEB0	SIMEN	SIMICF
UUSR	UPERR	UNF	UFERR	UOERR	URIDLE	URXIF	UTIDLE	UTXIF
UUCR1	UREN	UBNO	UPREN	UPRT	USTOPS	UTXBRK	URX8	UTX8
UUCR2	UTXEN	URXEN	UBRGH	UADDEN	UWAKE	URIE	UTIIE	UTEIE
UTXR_RXR	UTXR7	UTXR6	UTXR5	UTXR4	UTXR3	UTXR2	UTXR1	UTXR0
UBRG	UBRG7	UBRG6	UBRG5	UBRG4	UBRG3	UBRG2	UBRG1	UBRG0

UART 寄存器列表

● **SIMC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	SIM2	SIM1	SIM0	UMD	SIMDEB1	SIMDEB0	SIMEN	SIMICF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	0	0	0	0	0

Bit 7~5 **SIM2~SIM0** : USIM SPI/I²C 工作模式控制位元

當 UMD 位清零時，這幾位用於設置 USIM SPI/I²C 功能的工作模式。更多細節詳見 SPI 或 I²C 寄存器章節。

Bit 4 **UMD** : UART 模式選擇位元

- 0 : SPI 或 I²C 模式
- 1 : UART 模式

此位元為 UART 模式選擇位元。當此位清零時，實際SPI或 I²C 模式是通過SIM2~SIM0位選擇。當選擇SPI或 I²C 模式時，此位元必須清零。

Bit 3~2 **SIMDEB1~SIMDEB0** : I²C 去抖時間選擇位詳見 I²C 寄存器章節。

Bit 1 **SIMEN** : USIM SPI/I²C 控制位

- 0 : 除能
- 1 : 使能

此位僅當 UMD 位設置為 “1” 選擇 SPI 或 I²C 模式時才有效。詳見 SPI 或 I²C 寄存器章節。

Bit 0 **SIMICF** : USIM SPI 未完成標誌位元詳見 SPI 寄存器章節。

● **UUSR 寄存器**

寄存器 UUSR 是 UART 的狀態寄存器，可以通過程式讀取。所有 UUSR 位是唯讀的。詳細解釋如下：

Bit	7	6	5	4	3	2	1	0
Name	PERR	UNF	UFERR	UOERR	URIDLE	URXIF	UTIDLE	UTXIF
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	1	0	1	1

Bit 7 **UPERR** : 同位出錯標誌位元

- 0 : 同位正確
- 1 : 同位出錯

UPERR 是同位出錯標誌位元。若 UPERR=0，同位正確；若 UPERR=1，接收到的資料同位出錯。只有使能了同位此位才有效。可使用軟體清除該標誌位元，即先讀取 UUSR 寄存器再讀 UTXR_RXR 寄存器來清除此位。

Bit 6 **UNF** : 雜訊干擾標誌位元

- 0 : 沒有受到雜訊干擾
- 1 : 受到雜訊干擾

UNF 是雜訊干擾標誌位元。若 UNF=0，沒有受到雜訊干擾；若 UNF=1，UART 接收資料時受到雜訊干擾。它與 URXIF 在同週期內置位，但不會與溢出標誌位元同時置位元。可使用軟體清除該標誌位元，即先讀取 UUSR 寄存器再讀 UTXR_RXR 寄存器將清除此標誌位元。

Bit 5 **UFERR** : 幀錯誤標誌位元

- 0 : 無幀錯誤發生
- 1 : 有幀錯誤發生

UFERR 是幀錯誤標誌位元。若 UFERR=0，沒有幀錯誤發生；若 UFERR=1，當前的資料發生了幀錯誤。可使用軟體清除該標誌位元，即先讀取 UUSR 寄存器再讀 UTXR_RXR 寄存器來清除此位。

Bit 4 **UOERR** : 溢出錯誤標誌位元

- 0 : 無溢出錯誤發生
- 1 : 有溢出錯誤發生

UOERR 是溢出錯誤標誌位元，表示接收緩衝器是否溢出。若 UOERR=0，沒有溢出錯誤；若 UOERR=1，發生了溢出錯誤，它將禁止下一組資料的接收。可通過軟體清除該標誌位元，即先讀取 UUSR 寄存器再讀 UTXR_RXR 寄存器將清除此標誌位元。

Bit 3 **URIDLE** : 接收狀態標誌位元

- 0 : 正在接收資料
- 1 : 接收器空閒

URIDLE 是接收狀態標誌位元。若 URIDLE=0，正在接收資料；若 URIDLE=1，接收器空閒。在接收到停止位元和下一個資料的起始位元之間，URIDLE 被置位，表明 UART 空閒，RX 腳處於邏輯高狀態。

Bit 2 **URXIF** : 接收寄存器狀態標誌位元

- 0 : UTXR_RXR 寄存器為空

1: UTXR_RXR 寄存器含有有效資料

URXIF是接收寄存器狀態標誌位元。當URXIF=0，UTXR_RXR寄存器為空；當URXIF=1，UTXR_RXR寄存器接收到新資料。當數據從移位暫存器載入到UTXR_RXR寄存器中，如果UUCR2寄存器中的URIE=1，則會觸發中斷。當接收資料時檢測到一個或多個錯誤時，相應的標誌位元 UNF、UFERR或UPERR會在同一週期內置位。讀取 UUSR 寄存器再讀UTXR_RXR寄存器，如果UTXR_RXR寄存器中沒有新的資料，那麼將清除URXIF標誌。

Bit 1 **UTIDLE**：資料發送完成標誌位元

0：資料傳輸中

1：無資料傳輸

UTIDLE是資料發送完成標誌位元。若 UTIDLE=0，資料傳輸中。當UTXIF=1且資料發送完畢或者暫停字被發送時，UTIDLE置位。UTIDLE=1，TX引腳空間且處於邏輯高狀態。讀取UUSR寄存器再寫UTXR_RXR寄存器將清除UTIDLE 位。資料字元或暫停字就緒時，不會產生該標誌位元。

Bit 0 **UTXIF**：發送資料寄存器 UTXR_RXR 狀態位元

0：資料還沒有從緩衝器載入到移位暫存器中

1：資料已從緩衝器載入到移位暫存器中（UTXR_RXR 資料寄存器為空）

UTXIF是發送資料寄存器為空標誌位元。若 UTXIF=0，資料還沒有從緩衝器載入到移位暫存器中；若 UTXIF=1，資料已從緩衝器中載入到移位暫存器中。讀取UUSR 寄存器再寫 UTXR_RXR 寄存器將清除 UTXIF。當 UTXEN 被置位，由於發送緩衝器未滿，UTXIF 也會被置位。

● UUCR1 寄存器

UUCR1 和 UUCR2 是 UART 的兩個控制寄存器，用來定義各種 UART 功能，例如 UART 的使能與除能、同位控制和傳輸資料的長度等等。詳細解釋如下：

Bit	7	6	5	4	3	2	1	0
Name	UREN	UBNO	UPREN	UPRT	USTOPS	UTXBRK	URX8	UTX8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R	W
POR	0	0	0	0	0	0	x	0

“x”：未知

Bit 7 **UREN**：UART 功能使能位

0：UART 除能，TX 和 RX 腳處於浮空狀態

1：UART 使能，TX 和 RX 腳作為 UART 功能引腳

此位為 UART 的使能位。UREN=0，UART 除能，RX 和 TX 處於浮空狀態；UREN=1，若 UMD 位置高，UART 使能，TX 和 RX 將分別由 UTXEN 和 URXEN 控制。當 UART 被除能將清除緩衝器，所有緩衝器中的資料將被忽略，另外串列傳輸速率計數器、錯誤和狀態標誌位元被重定，UTXEN、URXEN、UTXBRK、URXIF、UOERR、UFERR、UPERR 和 UNF 清零，而 UTIDLE、UTXIF 和 URIDLE 置位，UUCR1、UUCR2 和 UBRG 寄存器中的其它位保持不變。若 UART 工作時 UREN 清零，所有發送和接收將停止，模組也將重定成上述狀態。當 UART 再次使能時，它將在上次配置下重新工作。

Bit 6 **UBNO**：發送資料位元數選擇位元

0：8-bit 傳輸資料

1：9-bit 傳輸資料

UBNO 是發送資料位元數選擇位元。UBNO=1，傳輸資料為 9 位元；UBNO=0，傳輸資料為 8 位元。若選擇了 9 位資料傳輸格式，URX8 和 UTX8 將分別存儲接收和發送資料的第 9 位。

Bit 5 **UPREN**：同位使能位

0：同位除能

1：同位使能

此位為同位使能位。UPREN=1，使能同位；UPREN=0，除能同位。

Bit 4 **UPRT**：同位選擇位

0：偶校驗

1：奇數同位檢查

同位選擇位。UPRT=1，奇數同位檢查；UPRT=0，偶校驗。

Bit 3 **USTOPS**：停止位的長度選擇位

0：有一位停止位

1：有兩位停止位

此位用來設置停止位的長度。USTOP=1，有兩位停止位；USTOP=0，只有一位停止位。

Bit 2 **UTXBRK**：暫停字發送控制位

0：沒有暫停字要發送

1：發送暫停字

UTXBRK 是暫停字發送控制位。UTXBRK=0，沒有暫停字要發送，TX 引腳正常操作；UTXBRK=1，將會發送暫停字，發送器將發送邏輯“0”。若 UTXBRK 為高，緩衝器中資料發送完畢後，發送器輸出將至少保持 13 位寬的低電平直至 UTXBRK 復位。

Bit 1 **URX8**：接收 9-bit 資料傳輸格式中的第 9 位（唯讀）

USIM 插斷要求標誌 USIMF 不受 UTXIF 的影響。

● **UTXR_RXR 寄存器**

UTXR_RXR 是一個資料寄存器，用來存儲 TX 引腳將要發送或 RX 引腳正在接收的資料。

Bit	7	6	5	4	3	2	1	0
Name	UTXR7	UTXR6	UTXR5	UTXR4	UTXR3	UTXR2	UTXR1	UTXR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

x" : 未知

Bit 7~0 UTXR7~UTXR0 : UART 發送 / 接收資料位

● **UBRG 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	UBRG7	UBRG6	UBRG5	UBRG4	UBRG3	UBRG2	UBRG1	UBRG0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

x" : 未知

Bit 7~0 UBRG7~UBRG0 : 串列傳輸速率值

軟體設置 UUCR2 寄存器中的 UBRGH 位 (設置串列傳輸速率發生器的速度) 和 UBRG 寄存器 (設置串列傳輸速率的值)，一起控制 UART 的串列傳輸速率。

注：若 UBRGH=0，串列傳輸速率 = fH/[64×(N+1)]；

若 UBRGH=1，串列傳輸速率 = fH/[16×(N+1)]。

波特率發生器

UART 自身具有一個串列傳輸速率發生器，通過它可以設定資料傳輸速率。串列傳輸速率是由一個獨立的內部 8 位元數目器產生，它由 UBRG 寄存器和 UUCR2 寄存器的 UBRGH 位來控制。UBRGH 是決定串列傳輸速率發生器處於高速模式還是低速模式，從而決定計算公式的選用。UBRG 寄存器的值 N 可根據下表中的公式計算，N 的範圍是 0 到 255。

UUCR2 的 UBRGH 位	0	1
串列傳輸速率 (BR)	fH/[64×(N+1)]	fH/[16×(N+1)]

為得到相應的串列傳輸速率，首先需要設置 UBRGH 來選擇相應的計算公式從而算出 UBRG 的值。由於 UBRG 的值不連續，所以實際串列傳輸速率和理論值之間有一個偏差。

下面舉例怎樣計算 UBRG 寄存器中的值 N 和誤差。

串列傳輸速率和誤差的計算

若選用 4MHz 時鐘頻率且 UBRGH=0，若期望的串列傳輸速率為 4800，計算它的 UBRG 寄存器的值 N，實際串列傳輸速率和誤差。根據上表，串列傳輸速率 BR=fH / [64 (N+1)]

轉換後的公式 N=[fH / (BR×64)] - 1

帶入參數 N=[4000000 / (4800×64)] - 1=12.0208

取最接近的值，十進位 12 寫入 UBRG 寄存器，實際串列傳輸速率如下

BR=4000000 / [64 × (12+1)]=4808

因此，誤差 = (4808 - 4800) / 4800=0.16%

UART 模組的設置與控制

UART 採用標準的不歸零碼傳輸資料，這種方法通常被稱為 NRZ 法。它由 1 位起始位，8 位或 9 元資料位元和 1 位或者兩位停止位組成。同位是由硬體自動完成的，可設置成奇數同位檢查、偶校驗和無校驗三種格式。常用的資料傳輸格式由 8 位元資料位元，1 位元停止位，無校驗組成，用 8、N、1 表示，它是系統上電的預設格式。資料位元數、停止位元數和同位由 UUCR1 寄存器的 UBNO、UPRT、UPREN 和 USTOPS 設定。用於資料發送和接收的串列傳輸速率由一個內部的位串列傳輸速率發送器產生，資料傳輸時低位元在前高位元在後。儘管 UART 發送器和接收器在功能上相互獨立，但它們使用相同的資料傳輸格式和串列傳輸速率，在任何情況下，停止位元是必須的。

UART 的使能和除能

UART 是由 UUCR1 寄存器的 UREN 位來使能和除能的。當 UART 模式通過在 SIMCO 寄存器中設置 UMD 位為“1”選擇時，若 UREN、UTXEN 和 URXEN 都為高，則 TX 和 RX 分別為 UART 的發送埠和接收埠。若沒有資料發送，TX 引腳預設狀態為高電平。

UREN 清零將除能 TX 和 RX，這兩個引腳通過配置相應的共用引腳控制位可用作普通 I/O 口或其它引腳共用功能。當 UART 功能被除能時將清空緩衝器，所有緩衝器中的資料將被忽略，另外一些使能控制、錯誤標誌和狀態標誌將被復位，如 UTXEN、URXEN、UTXBRK、URXIF、UOERR、UFERR、UPERR 和 UNF 清零，而 UTIDLE、UTXIF 和 URIDLE 置位，UUCR1、UUCR2 和 UBRG 寄存器中的其它位保持不變。若 UART 工作時 UAREN 清零，所有發送和接收將停止，模組也將復位成上述狀態。當 UART 再次使能時，它將在上次配置下重新工作。

UART 是由 UUCR1 寄存器的 UREN 位來使能和除能的。當 SIMCO 寄存器中的 UMD 位元已設置為“1”選擇 UART 模式，若 UREN、UTXEN 和 URXEN 都為高，則 TX 和 RX 分別為 UART 的發送埠和接收埠。若沒有資料發送，TX 引腳預設狀態為高電平。

UREN 清零將除能 TX 和 RX，通過設置相關引腳共用控制位，這兩個引腳可用作普通 I/O 口或其它引腳共用功能。當 UART 被除能時將清空緩衝器，所有緩衝器中的資料將被忽略，另外一些使能控制、錯誤標誌和狀態標誌將被重定，如 UTXEN、URXEN、UTXBRK、URXIF、UOERR、UFERR、UPERR 和 UNF 清零，而 UTIDLE、UTXIF 和 URIDLE 置位，UUCR1、UUCR2 和 UBRG 寄存器中的其它位保持不變。若 UART 工作時 UREN 清零，所有發送和接收將停止，模組也將重定成上述狀態。當 UART 再次使能時，它將在上次配置下重新工作。

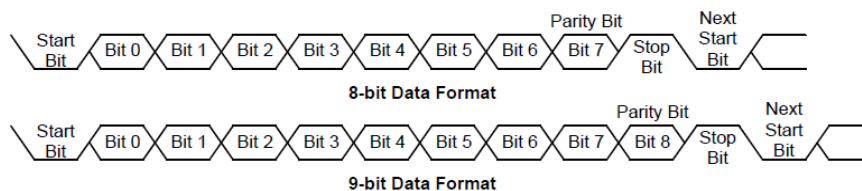
資料位元、停止位元位元數以及同位的選擇

資料傳輸格式由資料長度、是否校驗、校驗類型、位址位以及停止位長度組成。它們都是由 UUCR1 寄存器的各個位控制的。UBNO 決定資料傳輸是 8 位還是 9 位；UPRT 決定校驗類型；UPREN 決定是否選擇同位；而 USTOPS 決定選用 1 位還是 2 位停止位。下表列出了各種資料傳輸格式。若位址檢測功能使能，位址位元，即資料位元組的最高位元，用來確定此幀是位址還是資料。停止位元的長度和資料位元的長度無關，且只有發送器需設置停止位長度。接收器只接收一個停止位。

起始位	數據位元	地址位	校驗位	停止位
8 位元數據位元				
1	8	0	0	1
1	7	0	1	1
1	7	1	0	1
9 位元數據位元				
1	9	0	0	1
1	8	0	1	1
1	8	1	0	1

發送和接收資料格式

下圖是傳輸和接收 8 位和 9 位元資料的波形。



UART 發送器

UUCR1 寄存器的 UBNO 位是控制資料傳輸的長度。UBNO=1 其長度為 9 位，第 9 位元 MSB 存儲在 UUCR1 寄存器的 UTX8 中。發送器的核心是發送移位暫存器 TSR，它的資料由發送寄存器 UTXR_RXR 提供，應用程式只須將發送資料寫入 UTXR_RXR 寄存器。上組資料的停止位元發出前，TSR 寄存器禁止寫入。如果還有新的資料要發送，一旦停止位元發出，待發資料將會從 UTXR_RXR 寄存器載入到 TSR 寄存器。TSR 不像其它寄存器一樣映射到資料記憶體，所以應用程式不能對其進行讀寫操作。UTXEN=1，發送使能，但若 UTXR_RXR 寄存器沒有資料或者串列傳輸速率沒有設置，發送器將不會工作。先寫 UTXR_RXR 寄存器再置高 UTXEN 也會觸發發送。當發送器使能，若 TSR 寄存器為空，資料寫入 UTXR_RXR 寄存器將會直接載入到 TSR 寄存器中。發送器工作時，UTXEN 清零，發送器將立刻停止工作並且復位，此時通過設置相關引腳共用控制位，TX 引腳用作普通 I/O 口或其它引腳共用功能。

發送資料

當UART發送資料時，資料從移位暫存器中移到TX引腳上，其低位元在前高位在後。在發送模式中，UTXR_RXR寄存器在內部匯流排和發送移位暫存器間形成一個緩衝。如果選擇9位資料傳輸格式，最高位MSB取自UUCR1寄存器的UTX8。

發送器初始化可由如下步驟完成：

- 正確地設置 UBNO、UPRT、UPREN 和 USTOPS 位元以確定資料長度、校驗類型和停止位長度。
- 設置 UBRG 寄存器，選擇期望的串列傳輸速率。
- 置高 UTXEN，使能 UART 發送器且使 TX 作為 UART 的發送端。
- 讀取 UUSR 寄存器，然後將待發資料寫入 UTXR_RXR 寄存器。注意，此步驟會清除 UTXIF 標誌位元。

如果要發送多個資料只需重複上一步驟。

當 UTXIF=0 時，資料將禁止寫入 UTXR_RXR 寄存器。可以通過以下步驟來清除 UTXIF：

- 1、讀取 UUSR 寄存器
- 2、寫 UTXR_RXR 寄存器

唯讀標誌位元UTXIF由UART硬體置位元。若UTXIF=1，UTXR_RXR寄存器為空，其它資料可以寫入而不會覆蓋之前的資料。若UTEIE=1，UTXIF標誌位元會產生中斷。在資料傳輸時，寫UTXR_RXR指令會將待發資料暫存在UTXR_RXR寄存器中，當前資料發送完畢後，待發資料被載入到發送移位暫存器中。當發送器空閒時，寫UTXR_RXR指令會將資料直接載入到TSR 寄存器中，資料傳輸立刻開始且UTXIF置位。當發送完停止位或暫停幀後，表示一幀資料已發送完畢，此時UTIDLE位將被置位。

可以通過以下步驟來清除 UTIDLE：

- 1、讀取 UUSR 寄存器
- 2、寫 UTXR_RXR 寄存器

清除 UTXIF 和 UTIDLE 軟體執行次序相同。

發送暫停字

若UTXBRK=1，下一幀將會發送暫停字。它是由一個起始位、13×N (N=1, 2,.....) 位元邏輯0組成。置位UTXBRK將會發送暫停字，而清除UTXBRK將產生停止位，傳輸暫停字不會產生中斷。需要注意的是，暫停字至少13位寬。若UTXBRK持續為高，那麼發送器會一直發送暫停字；當應用程式將UTXBRK清零後，發送器結束最後一幀暫停字的發送後接著發送一位或兩位停止位。最後一幀暫停字的結尾自動為高電平，以確保下一幀資料起始位元的檢測。

UART 接收器

UART 接收器支援8位或者9 位元資料接收。若UBNO=1，資料長度為9位，而最高位MSB存放在UUCR1寄存器的URX8中。接收器的核心是串列移位暫存器 RSR。RX 引腳上的資料送入資料恢復器中，它在16倍串列傳輸速率的頻率下工作，而串列移位元器工作在正常串列傳輸速率下。當在RX引腳上檢測到停止位，若UTXR_RXR寄存器為空，資料從 RSR 寄存器中載入到UTXR_RXR 寄存器。RX引腳上的每一位元資料會被採樣三次以判斷其邏輯狀態。RSR不像其它寄存器一樣映射在資料記憶體，所以應用程式不能對其進行讀寫操作。

接收資料

當UART接收資料時，資料低位元在前高位在後，連續地從 RX 引腳進入移位暫存器。UTXR_RXR 寄存器在內部匯流排和接收移位暫存器間形成一個緩衝。UTXR_RXR 寄存器是一個兩層的 FIFO 緩衝器，它能保存兩幀資料的同時接收第三幀資料，應用程式必須保證在接收完第三幀前讀取 UTXR_RXR 寄存器，否則忽略第三幀資料並且發生溢出錯誤。

接收器的初始化可由如下步驟完成：

- 正確地設置 UBNO、UPRT 和 UPREN 位元以確定資料長度和校驗類型。
- 設置 UBRG 寄存器，選擇期望的串列傳輸速率。
- 置高 URXEN，使能 UART 發送器且使 RX 作為 UART 的接收端。此時接收器被使能並檢測起始位。

接收資料將會發生如下事件：

- 當 UTXR_RXR 寄存器中包含有效資料時，UUSR 寄存器中的 URXIF 位將會置位元，溢出錯誤發生之前至多還有一幀資料可讀。
- 若 URIE=1，資料從 RSR 寄存器載入到 UTXR_RXR 寄存器中將產生中斷。
- 若接收器檢測到幀錯誤、雜訊干擾錯誤、奇偶出錯或溢出錯誤，那麼相應的錯誤標誌位置位元。

可以通過如下步驟來清除 URXIF：

1. 讀取 UUSR 寄存器
2. 讀取 UTXR_RXR 寄存器
- 3.

接收暫停字

UART 接收任何暫停字都會當作幀錯誤處理。接收器只根據 UBNO 位元的設置外加一個停止位元來確定一幀資料的長度。若暫停字位數大於 UBNO 位指定的長度外加一個停止位，接收器認為接收已完畢，URXIF 和 UFERR 置位，UTXR_RXR 寄存器清 0，若相應的中斷允許且 URIDLE 為高將會產生中斷。暫停字只會被認為包含資訊 0 且會置位元 UFERR 標誌位元。如果檢測到較長的暫停信號，接收器會將此信號視為包含一個起始位元、資料位元和無效的停止位元的資料幀並且置位元 UFERR 標誌位元。在下個開始位到來之前，接收器必須等待一個有效的停止位。接收器不會假定線上的暫停信號是下一個開始位元。暫停字將會載入到緩衝器中，在接收到停止位元前不會再接收資料，沒有檢測到停止位也會置位元唯讀標誌位元 URIDLE。

UART 接收到暫停字會產生以下事件：

- 幀錯誤標誌位元 UFERR 置位元。
- UTXR_RXR 寄存器清零。
- UOERR、UNF、UPERR、URIDLE 或 URXIF 可能會置位。

空間狀態

當 UART 接收資料時，即在起初位和停止位之間，UUSR 寄存器的接收狀態標誌位元 URIDLE 清零。在停止位元和下一幀資料的起始位元之間，URIDLE 被置位，表示接收器空間。

接收中斷

UUSR 寄存器的唯讀標誌位元 URXIF 由接收器的邊沿觸發置位。若 URIE=1，資料從移位暫存器 RSR 載入到 UTXR_RXR 寄存器時產生中斷，同樣地，溢出也會產生中斷。

接收錯誤處理

UTXR_RXR 寄存器是一個兩層的 FIFO 緩衝器，它能保存兩幀資料的同時接收第三幀資料，應用程式必須保證在接收完第三幀前讀取 UTXR_RXR 寄存器，否則發生溢出錯誤。

產生溢出錯誤時將會發生以下事件：

- UUSR 寄存器中 UOERR 被置位。
- UTXR_RXR 寄存器中資料不會丟失。
- RSR 寄存器資料將會被覆蓋。
- 若 URIE=1，將會產生中斷。

先讀取 UUSR 寄存器再讀取 UTXR_RXR 寄存器可將 UOERR 清零。

雜訊干擾 – UNF 標誌

資料恢復時多次採樣可以有效的鑒別出雜訊干擾。當檢測到資料受到雜訊干擾時將會發生以下事件：

- 在 URXIF 上升沿，UUSR 寄存器中唯讀標誌位元 UNF 置位元。
- 資料從 RSR 寄存器載入到 UTXR_RXR 寄存器中。
- 不產生中斷，但此位置位發生在 URXIF 置位產生中斷的同週期內。先讀取 UUSR 寄存器再讀取 UTXR_RXR 寄存器可將 UNF 清零。

幀錯誤 – UFERR 標誌

若在停止位上檢測到 0，UUSR 寄存器中唯讀標誌 UFERR 置位元。若選擇兩位停止位，此兩位都必須為高，否則將置位 UFERR。此標誌位元同接收的資料分別記錄在 UUSR 寄存器和 UTXR_RXR 寄存器中，此標誌位元可被任何重定清零。

同位錯誤 – UPERR 標誌

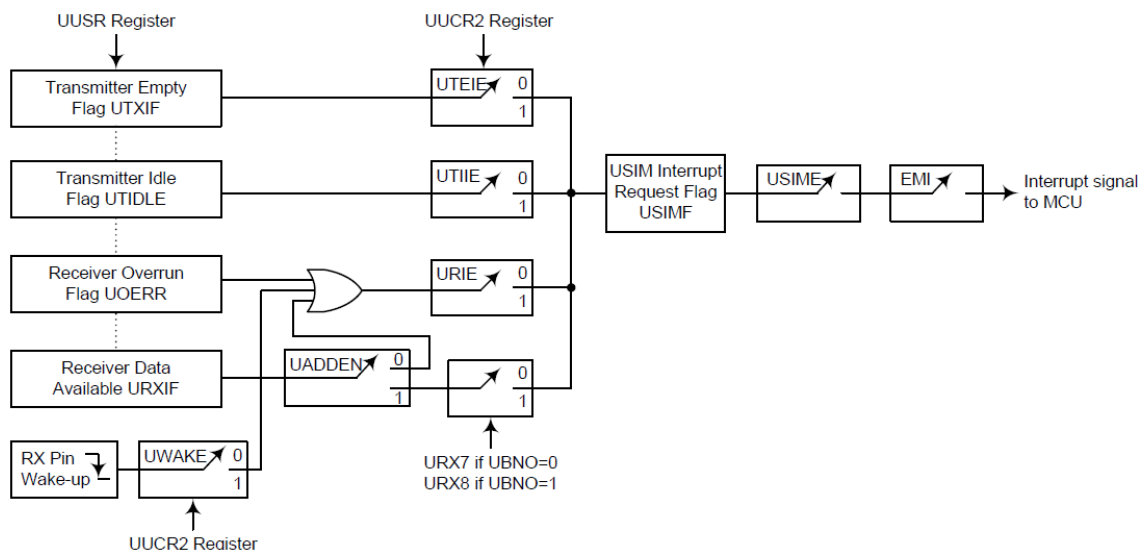
若接收到資料出現同位錯誤，UUSR 寄存器中唯讀標誌 UPERR 置位元。只有使能了同位，選擇了校驗類型，此標誌位元才有效。此標誌位元同接收的資料分別記錄在 UUSR 寄存器和 UTXR_RXR 寄存器中，此標誌位元可被任何重定清零。注意，在讀取相應的資料之前必須先訪問 UUSR 寄存器中的 UFERR 和 UPERR 錯誤標誌位元。

UART 模組中斷結構

幾個獨立的 UART 條件可以產生一個 USIM 中斷。當條件滿足時，會產生一個低脈衝信號。發送寄存器為空、發送器空間、接收器資料有效、溢出和位址檢測和 RX 引腳喚醒都會產生中斷。若總中斷使能、USIM 中斷允許且堆疊未滿，程式將會跳轉到相應的中斷向量執行中斷服務程式，而後再返回主程序。其中四種情況，若其 UUCR2 寄存器中相應中斷允許位被置位，則 UUSR 寄存器中對應中斷標誌位元將產生 USIM 中斷。發送器相關的兩個中斷情況有各自對應的中斷允許位，而接收器相關的兩個中斷情況共用一個中斷允許位。這些允許位元可用於禁止個別 USIM UART 模式中斷源。

位址檢測也是 USIM UART 模式的中斷源，它沒有相應的標誌位元，若 UUCR2 寄存器中 UADDEN=1，當檢測到位址將會產生 USIM 中斷。RX 引腳喚醒也可以產生 USIM 中斷，它沒有相應的標誌位元，當 UART 時鐘源 fH 關閉且 UUCR2 中的 UWAKE 和 URUE 位被置位，RX 引腳上有下降沿時會產生 USIM 中斷。應注意 RX 喚醒中斷發生時將會有一定時間的延遲，即系統上電時間，從而允許振盪器在系統恢復正常操作之前重啟並達到穩定。

注意，UUSR 寄存器標誌位元為唯讀狀態，軟體不能對其進行設置，和其它一些中斷一樣，在進入相應中斷服務程式時也不能清除這些標誌位元。這些標誌位元僅在 UART 特定動作發生時才會自動被清除，詳細解釋見 UART 寄存器章節。整體 UART 中斷的使能或除能可由中斷控制寄存器中的 USIM 中斷使能控制位控制，其插斷要求由 UART 模組決定。



UART 中斷框圖

位址檢測模式

置位 UUCR2 寄存器中的 UADDEN 將啟動位址檢測模式。若此位元為“1”，可產生接收資料有效中斷，其請求標誌位元為 URXIF。若 UADDEN 有效，只有在接收到資料最高位元為 1 才會產生中斷，中斷允許位 USIME 和 EMI 也要使能才會產生中斷。地址的最高位為第 9 位 (UBNO=1) 或第 8 位 (UBNO=0)，若此位為高，則接收到的是位址而非資料。只有接收的資料的最後一位元為高才會產生中斷。若 UADDEN 除能，每接收到一個有效資料便會置位元 URXIF，而不用考慮資料的最後一位元。位址檢測和同位在功能上相互排斥，若位址檢測模式使能，為了確保操作正確，必須將同位使能位清零以除能同位。

UADDEN	Bit 9 (UBNO=1) Bit 8 (UBNO=0)	產生 USIM 中斷
0	0	√
	1	√
1	0	×
	1	√

UADDEN 位功能

UART 模組暫停和喚醒

UART 時鐘 fH 關閉後 UART 模組將停止運行。當傳送資料時 UART 時鐘 fH 關閉，發送將停止直到 UART 模組時鐘再次使能。同樣地，當接收資料時單片機進入空閒或休眠模式，資料接收也會停止。當單片機進入空閒或休眠模式，UUSR、UUCR1、UUCR2、接收/發送寄存器以及 UBRG 寄存器都不會受到影響。建議在單片機進入空閒或休眠模式前，先確保資料發送或接收已完成。

UART 功能中包括了 RX 引腳的喚醒功能，由 UUCR2 寄存器中 UWAKE 位控制。當 UART 時鐘 fH 關閉時，若 UWAKE 位元與 UART 模式選擇位元 UMD、UART 允許位 UREN、接收器允許位 URXEN 和接收器中斷允許位 URUE 都被置位，則 RX 引腳的下降沿可觸發產生 RX 引腳喚醒 UART 的中斷。喚醒後系統需延時一段時間才能正常工作，在此期間，RX 引腳上的任何資料將被忽略。

若要產生喚醒 UART 的中斷，除了喚醒使能控制位和接收中斷使能控制位需置位外，全域中斷允許位 EMI 和 USIM 中斷使能控制位 USIME 也必須置位；若這兩控制位沒有被置位，那麼，可發生喚醒事件但不會產生中斷。喚醒後系統需一定的延時才能正常工作，然後才會產生 USIM 中斷。

低電壓檢測 – LVD

該單片機具有低電壓檢測功能，即 LVD。該功能使能用於監測電源電壓 VDD，或 LVDIN 輸入電壓，若低於一定值可提供一個警告信號。此功能在電池類產品中非常有用，在電池電壓較低時產生警告信號。低電壓檢測也可產生中斷信號。

LVD 寄存器

低電壓檢測功能由 LVDC 寄存器控制。VLVD2~VLVD0 位用於選擇 8 個固定電壓中的一個參考點。LVDO 位元被置位元時低電壓情況發生，若 LVDO 位元為低表明 VDD 電壓或 LVDIN 輸入電壓工作在當前所設置低電壓水準值之上。LV DEN 位元用於控制低電壓檢測功能的開啟 / 關閉，設置此位為高使能此功能，反之，關閉內部低電壓檢測電路。低電壓檢測會有一定的功耗，在不使用時可考慮關閉此功能，此舉在功耗要求嚴格的電池供電應用中值得考慮。

● LVDC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	LVDO	LV DEN	VBGEN	VLVD2	VLVD1	VLVD0
R/W	—	—	R	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

Bit 7~6 未定義，讀為“0”

Bit 5 LVDO : LVD 輸出標誌位元

0 : 未檢測到低電壓

1 : 檢測到低電壓

Bit 4 LV DEN : 低電壓檢測控制位元

0 : 除能

1 : 使能

Bit 3 VBGEN : Bandgap 電壓輸出使能控制位元

0 : 除能

1 : 使能

當 LVD 或 LVR 使能或者 VBGEN 位置高時，Bandgap 電路使能。

Bit 2~0 VLVD2~VLVD0 : 選擇 LVD 電壓位元

000 : VLVDIN ≤ 1.04V

001 : 2.2V

010 : 2.4V

011 : 2.7V

100 : 3.0V

101 : 3.3V

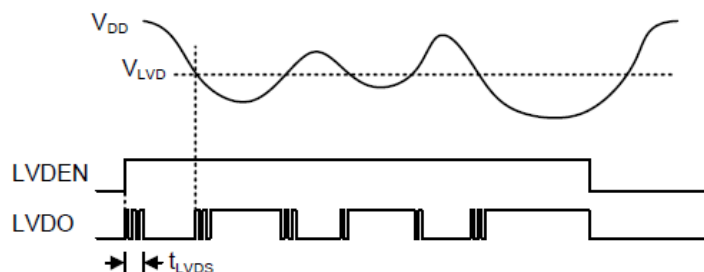
110 : 3.6V

111 : 4.0V

當這些位設置為 000 時，LVD 將 LVDIN 引腳輸入電壓和參考電壓進行比較以監測 LVDIN 輸入電壓。當這些位設為 000 以外的的其它值時，LVD 將電源電壓跟所選參考電壓進行比較以監測電源電壓值。

LVD 操作

通過比較電源電壓 VDD 或 LVDIN 輸入電壓與存儲在 LVDC 寄存器中的預置電壓值的結果，低電壓檢測功能工作。其設置的範圍為 1.04V~4.0V。當電源電壓 VDD 低於預置電壓值時，LVDO 位元被置為高，表明低電壓產生。低電壓檢測功能由一個自動使能的參考電壓提供。當單片機進入休眠模式時，即使 LV DEN 位元為高，低電壓檢測器除能。低電壓檢測器使能後，讀取 LVDO 位元前，電路穩定需要一定的延時 t_{LVDS}。注意，VDD 或 VLVDIN 電壓可能上升或下降比較緩慢，在 VLVD 電壓值附近時，LVDO 位可能有多種變化。



LVD 操作

低電壓檢測器也有自己的中斷功能，也是屬於多功能中斷的一種，它是除了輪詢LVDO位之外的另一種檢測低電壓的方法。中斷條件產生置位LVDO並延時tLVD後，中斷產生。此種情況下，若VDD或VLVDIN降至小於LVD預置電壓值時，插斷要求標誌位元LVF將被置位，中斷產生，單片機將從空間模式中被喚醒。若不要求低電壓檢測的喚醒功能使能，在單片機進入空間模式前應將LVF標誌置為高。

中斷

中斷是單片機一個重要功能。當外部事件或內部功能如計時器模組或 A/D 轉換器有效，並且產生中斷時，系統會暫時中止當前的程式而轉到執行相對應的中斷服務程式。此單片機提供多個外部中斷和內部中斷功能，外部中斷由 INT0 和 INT1 引腳動作產生，而內部中斷由各種內部功能產生，如計時器模組、LVD 和 A/D 轉換器等等。

中斷寄存器

中斷控制基本上是在一定單片機條件發生時設置請求標誌位元，應用程式中中斷使能位元的設置是通過位於專用資料記憶體中的一系列寄存器控制的。寄存器總的分為三類。第一類是INTC0~INTC2寄存器，用於設置基本的中斷；第二類是MFI0~MFI1寄存器，用於設置多功能中斷；最後一種有INTEG寄存器，用於設置外部中斷邊沿觸發類型。

寄存器中含有中斷控制位元和插斷要求標誌位元。中斷控制位用於使能或除能各種中斷，插斷要求標誌位元用於存放當前插斷要求的狀態。它們都按照特定的模式命名，前面表示中斷類型的縮寫，緊接著的字母“E”代表使能/除能位，“F”代表請求標誌位元。

功能	使能位	請求標誌	注釋
總中斷	EMI	—	—
INTn 引腳	INTnE	INTnF	n=0 或 1
USIM	USIME	USIMF	—
時基	TBnE	TBnF	n=0 或 1
A/D 轉換器	ADE	ADF	—
多功能中斷	MFnE	MFnF	n=0~1
EEPROM	DEE	DEF	—
LVD	LVE	LVF	—
CTM	CTMPE	CTMPF	—
	CTMAE	CTMAF	—
PTM	PTMPE	PTMPF	—
	PTMAE	PTMAF	—

中斷寄存器位元命名模式

寄存器名稱	位							
	7	6	5	4	3	2	1	0
INTEG	—	—	—	—	INT1S1	INT1S0	INT0S1	INT0S0
INTC0	—	ADF	INT1F	INT0F	ADE	INT1E	INT0E	EMI
INTC1	TB0F	USIMF	MF1F	MF0F	TB0E	USIME	MF1E	MF0E
INTC2	—	—	TB1F	—	—	—	TB1E	—
MFI0	PTMAF	PTMPF	CTMAF	CTMPF	PTMAE	PTMPE	CTMAE	CTMPE
MFI1	—	—	DEF	LVF	—	—	DEE	LVE

中斷寄存器列表

● INTEG 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	INT1S1	INT1S0	INT0S1	INT0S0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定義，讀為“0”

Bit 3~2 INT1S1~INT1S0：INT1 腳中斷邊沿控制位

00：除能

01：上升沿

10 : 下降沿

11 : 雙沿

Bit 1~0

INTOS1~INTOS0 : INTO 腳中斷邊沿控制位

00 : 除能

01 : 上升沿

10 : 下降沿

11 : 雙沿

● **INTC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	ADF	INT1F	INT0F	ADE	INT1E	INT0E	EMI
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未定義·讀為“0”

Bit 6 **ADF** : A/D 轉換器插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 5 **INT1F** : INT1 請求標誌位元

0 : 無請求

1 : 插斷要求

Bit 4 **INT0F** : INTO 插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 3 **ADE** : A/D 轉換器中斷控制位

0 : 除能

1 : 使能

Bit 2 **INT1E** : INT1 控制位

0 : 除能

1 : 使能

Bit 1 **INT0E** : INTO 中斷控制位

0 : 除能

1 : 使能

Bit 0 **EMI** : 總中斷控制位

0 : 除能

1 : 使能

● **INTC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	TB0F	USIMF	MF1F	MF0F	TB0E	USIME	MF1E	MF0E
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **TB0F** : 時基 0 插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 6 **USIMF** : USIM 插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 5 **MF1F** : 多功能中斷 1 請求標誌位元

0 : 無請求

1 : 插斷要求

Bit 4 **MF0F** : 多功能中斷 0 請求標誌位元

0 : 無請求

1 : 插斷要求

Bit 3 **TB0E** : 時基 0 中斷控制位

0 : 除能

1 : 使能

Bit 2 **USIME** : USIM 中斷控制位

0 : 除能

1 : 使能

Bit 1 **MF1E** : 多功能中斷 1 控制位

0 : 除能

1 : 使能

Bit 0 **MF0E** : 多功能中斷 0 控制位

0 : 除能

1 : 使能

● **INTC2 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	TB1F	—	—	—	TB1E	—
R/W	—	—	R/W	—	—	—	R/W	—
POR	—	—	0	—	—	—	0	—

Bit 7~6 未定義，讀為 "0"

Bit 5 **TB1F** : 時基 1 插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 4~2 未定義，讀為 "0"

Bit 1 **TB1E** : 時基 1 中斷控制位

0 : 除能

1 : 使能

Bit 0 未定義，讀為 "0"

● **MFIO 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PTMAF	PTMPF	CTMAF	CTMPF	PTMAE	PTMPE	CTMAE	CTMPE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **PTMAF** : PTM 比較器 A 匹配插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 6 **PTMPF** : PTM 比較器 P 匹配插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 5 **CTMAF** : CTM 比較器 A 匹配插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 4 **CTMPF** : CTM 比較器 P 匹配插斷要求標誌位元

0 : 無請求

1 : 插斷要求

Bit 3 **PTMAE** : PTM 比較器 A 匹配中斷控制位

0 : 除能

1 : 使能

Bit 2 **PTMPE** : PTM 比較器 P 匹配中斷控制位

0 : 除能

1 : 使能

Bit 1 **CTMAE** : CTM 比較器 A 匹配中斷控制位

0 : 除能

1 : 使能

Bit 0 **CTMPE** : CTM 比較器 P 匹配中斷控制位

0：除能
1：使能

● MF11 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	DEF	LVF	—	—	DEE	LVE
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

Bit 7~6 未定義，讀為“0”
 Bit 5 DEF：資料 EEPROM 插斷要求標誌位元
 0：無請求
 1：插斷要求
 Bit 4 LVF：LVD 插斷要求標誌位元
 0：無請求
 1：插斷要求
 Bit 3~2 未定義，讀為“0”
 Bit 1 DEE：資料 EEPROM 中斷控制位元
 0：除能
 1：使能
 Bit 0 LVE：LVD 中斷控制位元
 0：除能
 1：使能

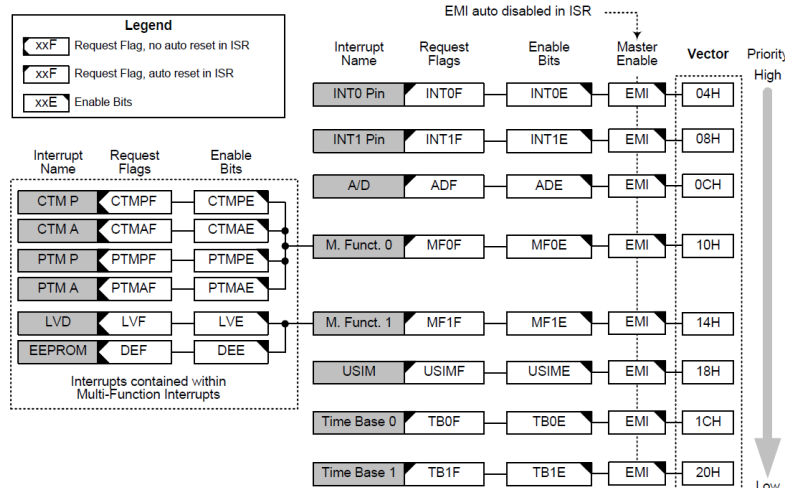
中斷操作

若中斷事件條件產生，如一個TM比較器P、比較器A匹配或A/D轉換結束等等，相關插斷要求標誌將置起。中斷標誌產生後程式是否會跳轉至相關中斷向量執行是由中斷使能位的條件決定的。若使能位元為“1”，程式將跳至相關中斷向量中執行；若使能位元為“0”，即使插斷要求標誌置起中斷也不會發生，程式也不會跳轉至相關中斷向量執行。若總中斷使能位為“0”，所有中斷都將除能。

當中斷發生時，下條指令的位址將被壓入堆疊。相應的中斷向量位址載入至PC中。系統將從此向量取下條指令。中斷向量處通常為“JMP”指令，以跳轉到相應的中斷服務程式。中斷服務程式必須以“RETI”指令返回至主程序，以繼續執行原來的程式。

各個中斷使能位元以及相應的請求標誌位元，以優先順序的次序顯示在下圖。一些中斷源有自己的向量，但是有些中斷卻共用多功能中斷向量。一旦中斷副程式被回應，系統將自動清除EMI位元，所有其它的中斷將被遮罩，這個方式可以防止任何進一步的中斷嵌套。其它插斷要求可能發生在此期間，雖然中斷不會立即回應，但是插斷要求標誌位元會被記錄。

如果某個中斷服務副程式正在執行時，有另一個中斷要求立即回應，那麼EMI位元應在程式進入中斷副程式後置位元，以允許此中斷嵌套。如果堆疊已滿，即使此中斷使能，插斷要求也不會被回應，直到SP減少為止。如果要求立刻動作，則堆疊必須避免成為儲滿狀態。請求同時發生時，執行優先順序如下流程圖所示。所有被置起的插斷要求標誌都可把單片機從休眠或空閒模式中喚醒，若要防止喚醒動作發生，在單片機進入休眠或空閒模式前應將相應的標誌置起。



中斷結構

外部中斷

通過INT0~INT1引腳上的信號變化可控制外部中斷。當觸發沿選擇位設置好觸發類型，INT0~INT1引腳的狀態發生變化，外部插斷要求標誌INT0F~INT1F被置位時外部插斷要求產生。若要跳轉到相應中斷向量位址，總中斷控制位EMI和相應中斷使能位INT0E~INT1E需先被置位。

此外，必須使用INTEG寄存器使能外部中斷功能並選擇觸發沿類型。外部中斷引腳和普通I/O口共用，如果相應寄存器中的中斷使能位被置位，並且通過引腳共用寄存器選擇外部中斷腳，此引腳將被作為外部中斷腳使用。此時該引腳必須通過設置控制寄存器，將該引腳設置為輸入口。當中斷使能，堆疊未滿並且外部中斷腳狀態改變，將調用外部中斷向量子程式。當回應外部中斷服務副程式時，插斷要求標誌位元INT0F~INT1F會自動復位且EMI位會被清零以除能其它中斷。

注意，即使此引腳被用作外部中斷輸入，其上拉電阻仍保持有效。寄存器INTEG被用來選擇有效的邊沿類型，來觸發外部中斷。可以選擇上升沿還是下降沿或雙沿觸發都產生外部中斷。注意INTEG也可以用來除能外部中斷功能。

USIM 中斷

通用序列介面模組中斷，即USIM中斷。當USIM介面中斷標誌位元USIMF置位元時，產生插斷要求。由於USIM介面可工作在三個模式下：SPI模式、I²C模式和UART模式，USIMF標誌位置位元可由不同情況觸發，取決於所選擇的介面模式。

若選擇SPI或I²C模式，當一個位元組資料已由SPI/I²C介面接收或發送完，或I²C從機位址匹配，或I²C超時，插斷要求標誌USIMF被置位元，USIM插斷要求產生。若選擇UART模式，USIM中斷由幾種UART傳輸條件控制。當發送器為空、發送器空閒、接收器資料有效、接收器溢出、位址檢測和RX引腳喚醒，USIM插斷要求標誌USIMF被置位元，USIM插斷要求產生。

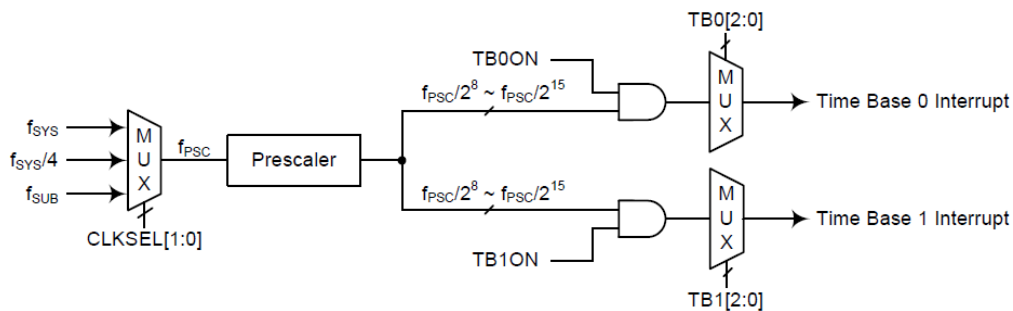
若要程式跳轉到相應中斷向量位址，總中斷控制位EMI和通用序列介面中斷使能位USIME需先被置位。當中斷使能，堆疊未滿且以上任一種情況發生時，可跳轉至相關中斷向量子程式中執行。當回應中斷服務副程式時，通用序列介面中斷標誌位元USIMF會自動重定且EMI將被自動清零以除能其它中斷。

注意，當USIM中斷是由UART介面觸發產生的，當中斷響應後，UUSR寄存器裡的標誌位元只有在對UART執行特定動作時才會被清零，詳細參考UART章節。

時基中斷

時基中斷提供一個固定週期的中斷信號，由各自的計時器功能產生溢出信號控制。當各自的插斷要求標誌TB0F或TB1F被置位時，插斷要求發生。當總中斷使能位EMI和時基使能位TBOE或TB1E被置位元，允許程式跳轉到各自的中斷向量位址。當中斷使能，堆疊未滿且時基溢出時，將調用它們各自的中斷向量子程式。當回應中斷服務副程式時，相應的插斷要求標誌位元TB0F或TB1F會自動復位且EMI位會被清零以除能其它中斷。

時基中斷的目的是提供一個固定週期的中斷信號。其時鐘源fPSC來自內部時鐘源fSYS、fSYS/4或fSUB。fPSC輸入時鐘首先經過分頻器，分頻率由程式設置TBOC和TB1C寄存器相關位獲取合適的分頻值以提供更長的時基中斷週期。相應的控制時基中斷週期的時鐘源可通過PSCR寄存器的CLKSEL1和CLKSEL0位選擇



時基中斷

● PSCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	CLKSEL1	CLKSEL0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2

未定義，讀為“0”

Bit 1~0 CLKSEL1~CLKSEL0 : 分頻器時鐘源選擇

00 : fSYS

01 : fSYS/4

1x : fSUB

● TB0C 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TB0ON	—	—	—	—	TB02	TB01	TB00
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

Bit 7 TB0ON : 時基 0 控制位

0 : 除能

1 : 使能

Bit 6~3 未定義，讀為 "0"

Bit 2~0 TB02~TB00 : 選擇時基 0 溢出週期位

 000 : 2^8 /fPSC

 001 : 2^9 /fPSC

 010 : 2^{10} /fPSC

 011 : 2^{11} /fPSC

 100 : 2^{12} /fPSC

 101 : 2^{13} /fPSC

 110 : 2^{14} /fPSC

 111 : 2^{15} /fPSC

● TB1C 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TB1ON	—	—	—	—	TB12	TB11	TB10
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

Bit 7 TB1ON : 時基 1 控制位

0 : 除能

1 : 使能

Bit 6~3 未定義，讀為 "0"

Bit 2~0 TB12~TB10 : 選擇時基 1 溢出週期位

 000 : 2^8 /fPSC

 001 : 2^9 /fPSC

 010 : 2^{10} /fPSC

 011 : 2^{11} /fPSC

 100 : 2^{12} /fPSC

 101 : 2^{13} /fPSC

 110 : 2^{14} /fPSC

 111 : 2^{15} /fPSC

A/D 轉換器中斷

當A/D轉換器插斷要求標誌ADF被置位元，即A/D轉換過程完成時，插斷要求發生。若要跳轉到相應中斷向量位址，總中斷控制位EMI和A/D轉換器中斷使能位ADE需先被置位。當中斷使能，堆疊未滿且A/D轉換動作結束時，將調用A/D轉換器中斷向量子程式。當回應中斷服務副程式時，相應的插斷要求標誌位元 ADF 會自動重定且 EMI 位會被清零以除能其它中斷。

多功能中斷

此單片機中有兩種多功能中斷，與其它中斷不同，它沒有獨立源，但由其它現有的中斷源構成，即TM中斷、LVD中斷和EEPROM 中斷。當多功能中斷中任何一種插斷要求標誌 MFnF 被置位元，多功能插斷要求產生。當中斷使能，堆疊未滿，包括在多功能中斷中的任意一個中斷發生時，將調用多功能中斷向量中的一個子程式。當回應中斷服務副程式時，相關的多功能請求標誌位元會自動重定且 EMI 位會自動清零以除能其它中斷。

但必須注意的是，在中斷回應時，雖然多功能中斷標誌會自動重定，但多功能中斷源的請求標誌位元，即 TM 中斷、LVD 中斷和 EEPROM 寫中斷的請求標誌位元不會自動重定，必須由應用程式清零。

EEPROM 中斷

EEPROM 中斷屬於多功能中斷。當寫週期結束，EEPROM 插斷要求標誌 DEF 被置位元，EEPROM 插斷要求產生。若要程式跳轉到相應中斷向量位址，總中斷控制位 EMI、EEPROM 中斷使能位 DEE 和相應多功能中斷使能位需先被置位。當中斷使能，堆疊未滿且 EEPROM 寫週期結束時，可跳轉至相關多功能中斷向量子程式中執行。當 EEPROM 中斷回應，EMI 將被自動清零以除能其它中斷，多功能插斷要求標誌也可自動清除，但 DEF 標誌需在應用程式中手動清除。

LVD 中斷

LVD中斷屬於多功能中斷。當低電壓檢測功能檢測到一個低電源電壓或低 LVDIN輸入電壓時，LVD插斷要求標誌 LVF被置位元，LVD插斷要求產生。若要程式跳轉到相應中斷向量位址，總中斷控制位元 EMI、低電壓中斷使能位元LVE和相應多功能中斷使能位需先被置位。當中斷使能，堆疊未滿且低電壓條件發生時，可跳轉至相關多功能中斷向量子程式中執行。當LVD中斷回應，EMI將被自動清零以除能其它中斷，多功能插斷要求標誌也可自動清除，但LVF標誌需在應用程式中手動清除。

TM 中斷

簡易型和週期型TM有兩個中斷，分別來自比較器P、A匹配，都屬於多功能中斷。所有類型的TM都有兩個插斷要求標誌位元及兩個使能位。當TM比較器P、A匹配情況發生時，相應 TM 插斷要求標誌被置位元，TM 插斷要求產生。

若要程式跳轉到相應中斷向量位址，總中斷控制位EMI、相應 TM 中斷使能位和相關多功能中斷使能位 MFnE 需先被置位。當中斷使能，堆疊未滿且 TM 比較器匹配情況發生時，可跳轉至相關多功能中斷向量子程式中執行。當TM中斷回應，EMI將被自動清零以除能其它中斷，相關 MFnF 標誌也可自動清除，但 TM 插斷要求標誌需在應用程式中手動清除。

中斷喚醒功能

每個中斷都具有將處於休眠或空閒模式的單片機喚醒的能力。當插斷要求標誌由低到高轉換時喚醒動作產生，其與中斷是否使能無關。因此，儘管單片機處於休眠或空閒模式且系統振盪器停止工作，如有外部中斷腳上產生外部邊沿跳變或低電壓都可能導致其相應的中斷標誌被置位元，由此產生中斷，因此必須注意避免偽喚醒情況的發生。若中斷喚醒功能被除能，單片機進入休眠或空閒模式前相應插斷要求標誌應被置起。中斷喚醒功能不受中斷使能位的影響。

程式設計注意事項

通過禁止相關中斷使能位，可以遮罩插斷要求，然而，一旦插斷要求標誌位元被設定，它們會被保留在中斷控制寄存器內，直到相應的中斷服務副程式執行或請求標誌位元被軟體指令清除。

多功能中斷中所含中斷相應程式執行時，多功能插斷要求標誌 MFnF 可以自動清零，但各自的請求標誌需在應用程式中手動清除。

建議在中斷服務副程式中不要使用“CALL 副程式”指令。中斷通常發生在不可預料的情況或是需要立刻執行的某些應用。假如只剩下一層堆疊且沒有控制好中斷，當“CALL副程式”在中斷服務副程式中執行時，將破壞原來的控制序列。

所有中斷在休眠或空閒模式下都具有喚醒功能，當插斷要求標誌發生由低到高的轉變時都可產生喚醒功能。若要避免相應中斷產生喚醒動作，在單片機進入休眠或空閒模式前需先將相應請求標誌置為高。

當進入中斷服務程式，系統僅將程式計數器的內容壓入堆疊，如果中斷服務程式會改變狀態寄存器或其它的寄存器的內容而破壞控制流程，應事先將這些資料保存起來。若從中斷副程式中返回可執行 RET 或 RETI 指令。除了能返回至主程序外，RETI 指令還能自動設置 EMI 位為高，允許進一步中斷。RET 指令只能返回至主程序，清除 EMI 位，除能進一步中斷。

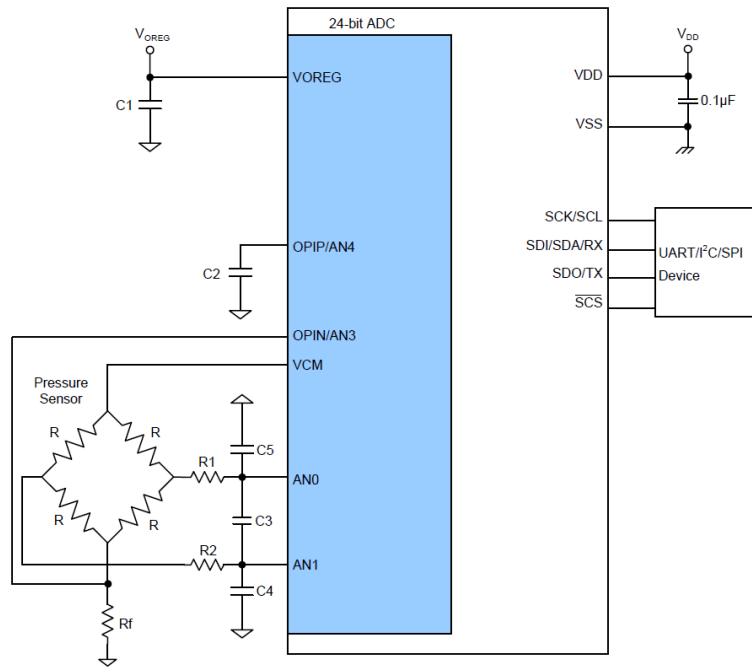
配置選項

配置選項在燒寫程式時寫入晶片。通過 HT-IDE 的軟體發展環境，使用者在開發過程中可以選擇配置選項。當配置選項燒入單片機後，無法再通過應用程式修改。所有位元必須按系統的需要定義，具體內容可參考下表：

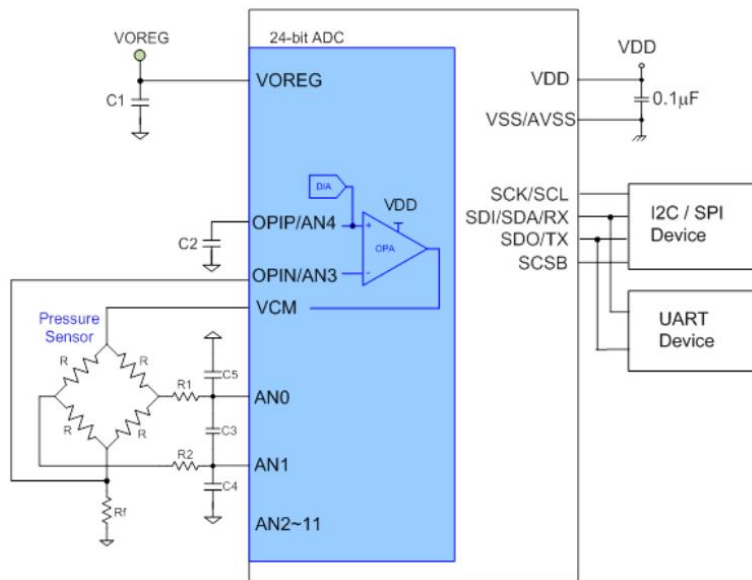
序號	選項
振盪器選項	
1	HIRC 頻率選擇： 4MHz / 8MHz / 12MHz

注：當 HIRC 配置選項已選定上表中的一個頻率，HIRC1 和 HIRC0 位元選擇的頻率應與其保持一致，以確保能夠達到交流電氣特性中標示的 HIRC 頻率精度。

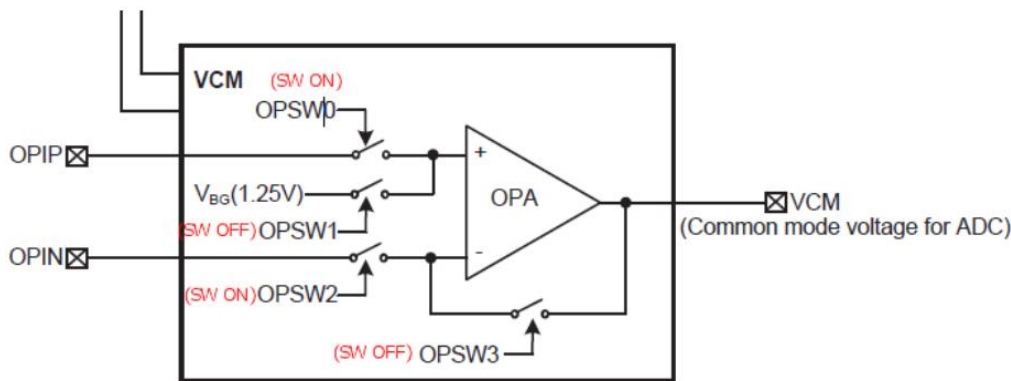
應用電路



以上為恆壓源應用



以上為恆流源應用時 OPA 的 SW 設定, OPSW0 及 OPSW2 為 turn ON, OPSW1 及 OPSW3 為 turn OFF, OPIP+ 的參考電壓可以從 12-bit D/A 設定



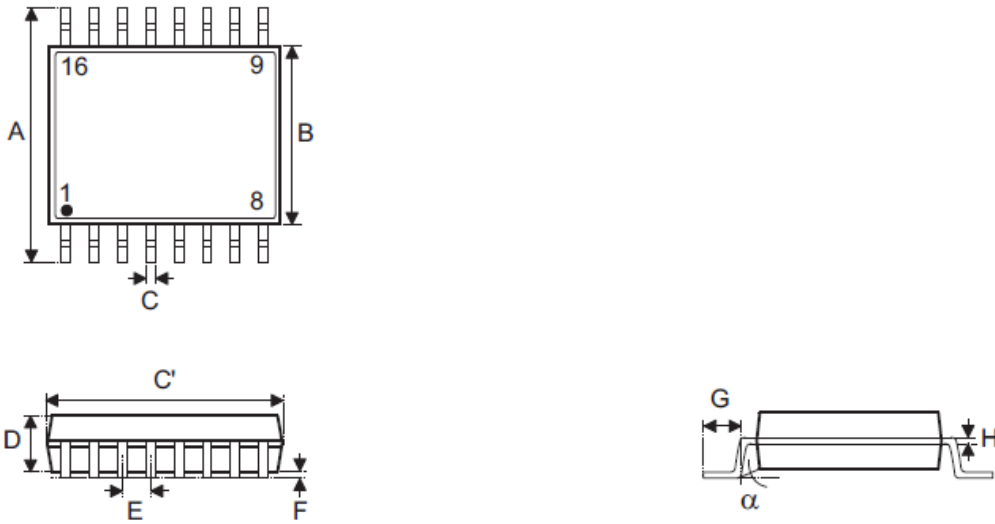
封裝信息

請注意，這裡提供的封裝資訊僅作為參考。由於這個資訊經常更新，提醒使用者諮詢 [Holtek 網站](#) 以獲取最新版本的封裝信息。

封裝資訊的相關內容如下所示，點擊可連結至 Holtek 網站相關資訊頁面。

- 封裝資訊 (包括外形尺寸、包裝帶和卷軸規格)
- 封裝材料資訊
- 紙箱信息

16-pin SSOP (150mil) 外形尺寸



符號	尺寸 (單位 : inch)		
	最小值	典型值	最大值
A	—	0.236 BSC	—
B	—	0.154 BSC	—
C	0.008	—	0.012
C'	—	0.193 BSC	—
D	—	—	0.069
E	—	0.025 BSC	—
F	0.004	—	0.010
G	0.016	—	0.050
H	0.004	—	0.010
α	0°	—	8°

符號	尺寸 (單位 : mm)		
	最小值	典型值	最大值
A	—	6.00 BSC	—
B	—	3.90 BSC	—
C	0.20	—	0.30
C'	—	4.90 BSC	—
D	—	—	1.75
E	—	0.635 BSC	—
F	0.10	—	0.25
G	0.41	—	1.27
H	0.10	—	0.25
α	0°	—	8°