



TinyPower™ 24-Bit Delta Sigma A/D
Flash LCD & EEPROM 单片机

HT67F5630

版本 : V1.20 日期 : 2016-12-08

www.holtek.com

目录

特性	6
CPU 特性	6
周边特性	6
概述	7
方框图	7
引脚图	8
引脚说明	8
极限参数	11
直流电气特性	11
交流电气特性	13
LDO+PGA+ADC+VCM 电气特性	14
比较器电气特性	16
LCD 电气特性	17
上电复位特性	17
系统结构	18
时序和流水线结构	18
程序计数器	19
堆栈	19
算术逻辑单元 – ALU	20
Flash 程序存储器	20
结构	20
特殊向量	21
查表	21
查表范例	21
在线烧录	22
片上调试	23
数据存储器	24
结构	24
特殊功能寄存器	26
间接寻址寄存器 – IAR0, IAR1	26
间接寻址指针 – MP0, MP1	26
存储区指针 – BP	27
累加器 – ACC	27
程序计数器低字节寄存器 – PCL	27
查表寄存器 – TBLP, TBHP, TBLH	27
状态寄存器 – STATUS	28
EEPROM 数据存储器	30
EEPROM 数据存储器结构	30
EEPROM 寄存器	30

从 EEPROM 中读取数据	32
写数据到 EEPROM	32
写保护	32
EEPROM 中断	32
编程注意事项	32
振荡器	34
振荡器概述	34
系统时钟配置	34
外部晶体 / 陶瓷振荡器 – HXT	35
内部 RC 振荡器 – HIRC	36
内部 32kHz 振荡器 – LIRC	36
辅助振荡器	36
工作模式和系统时钟	37
系统时钟	37
系统工作模式	38
控制寄存器	39
快速唤醒	40
工作模式切换	41
静态电流的注意事项	45
唤醒	45
编程注意事项	45
看门狗定时器	46
看门狗定时器时钟源	46
看门狗定时器控制寄存器	46
看门狗定时器操作	47
复位和初始化	49
复位功能	49
复位初始状态	51
输入 / 输出端口	54
上拉电阻	55
PA 口唤醒	56
输入 / 输出端口控制寄存器	56
输入 / 输出引脚结构	58
编程注意事项	58
定时器模块 – TM	59
简介	59
TM 操作	59
TM 时钟源	59
TM 中断	59
TM 外部引脚	60
TM 输入 / 输出引脚控制寄存器	60
编程注意事项	61

简易型 TM – CTM	62
简易型 TM 操作	62
简易型 TM 寄存器介绍	63
简易型 TM 工作模式	66
周期型 TM – PTM	72
周期型 TM 操作	72
周期型 TM 寄存器介绍	73
周期型 TM 工作模式	77
内部电源	86
A/D 转换器	88
A/D 简介	88
A/D 数据传输率的定义	88
A/D 转换寄存器	89
A/D 操作	95
A/D 转换步骤	96
编程注意事项	97
A/D 转换功能	97
A/D 转换数据	98
A/D 转换数据转为电压值	98
A/D 转换应用范例	99
温度传感器	100
比较器	100
比较器操作	100
比较器寄存器	100
比较器中断	102
编程注意事项	102
中断	102
中断寄存器	102
中断操作	108
外部中断	109
比较器中断	110
A/D 转换器中断	110
多功能中断	110
时基中断	110
EEPROM 中断	111
LVD 中断	112
TM 中断	112
中断唤醒功能	112
编程注意事项	112
低电压检测 – LVD	113
LVD 寄存器	113
LVD 操作	113
LCD 驱动	114
LCD 显示存储器	115

时钟源	115
LCD 寄存器	115
LCD 驱动输出	118
LCD 波形时序图	118
LCD 充电泵	118
编程注意事项	119
配置选项	120
应用电路	121
指令集	122
简介	122
指令周期	122
数据的传送	122
算术运算	122
逻辑和移位运算	122
分支和控制转换	123
位运算	123
查表运算	123
其它运算	123
指令集概要	124
惯例	124
指令定义	127
封装信息	139
48-pin LQFP (7mm×7mm) 外形尺寸	140

特性

CPU 特性

- 工作电压：
 - ◆ $f_{SYS}=8\text{MHz}$: 2.2V ~ 5.5V
 - ◆ $f_{SYS}=12\text{MHz}$: 2.7V ~ 5.5V
 - ◆ $f_{SYS}=20\text{MHz}$: 4.5V ~ 5.5V
- $V_{DD}=5\text{V}$, 系统时钟为 20MHz 时, 指令周期为 0.2 μs
- 提供暂停和唤醒功能, 以降低功耗
- 3 种振荡器选项:
 - ◆ 外部晶振 – HXT
 - ◆ 内部 RC – HIRC
 - ◆ 内部 32kHz RC – LIRC
- 多种工作模式: 正常、低速、空闲和休眠
- 内建 4.9152MHz, 4.9152 \times 2MHz 和 4.9152 \times 3MHz 振荡器, 无需外部元件
- 所有指令都可在 1 或 2 个指令周期内完成
- 查表指令
- 63 条功能强大的指令系统
- 6 层堆栈
- 位操作指令

周边特性

- Flash 程序存储器: 2K \times 16
- RAM 数据存储器: 128 \times 8
- True EEPROM 存储器: 32 \times 8
- 看门狗定时器功能
- 1/3 偏压的 LCD COM 驱动器
- 35 个双向 I/O 口
- 2 个引脚与外部中断口共用
- 多个定时器模块用于时间测量、捕捉输入、比较匹配输出、PWM 输出及单脉冲输出
- 双时基功能, 可提供固定时间的中断信号
- 2 差分通道 24-bit 分辨精度的 Delta Sigma A/D 转换器
- 低电压复位功能
- 低电压检测功能
- 内建一组 LDO, 可提供电源给 PGA、A/D 转换器或外部传感器
- 比较器功能
- 封装类型: 48-pin LQFP

概述

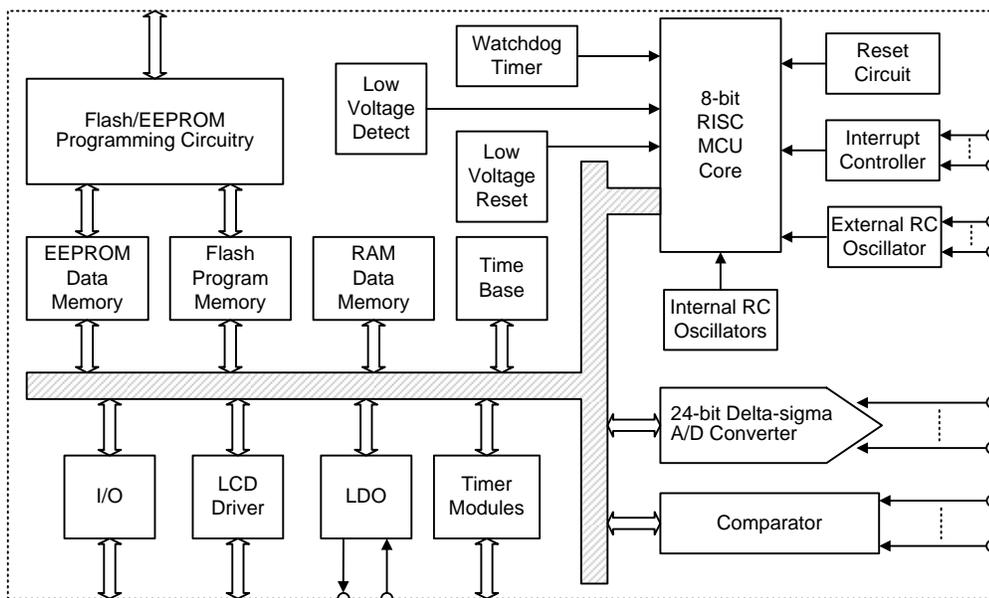
HT67F5630 单片机是一款 A/D 型具有 8 位高性能精简指令集的 Flash 单片机，内置的多通道 24-bit Delta Sigma A/D ($\Delta\Sigma$ A/D) 转换器专门为需要直接接入模拟信号且要进行低噪声和高准确度的 A/D 转换的产品而设计。该单片机具有一系列功能和特性，其 Flash 存储器可多次编程的特性给用户提供了极大的方便。存储器方面，还包含了一个 RAM 数据存储器和一个可用于存储序号、校准数据等非易失性数据的 True EEPROM 存储器。

在模拟特性方面，该单片机包含一个多通道 24-bit $\Delta\Sigma$ A/D 转换器和可编程增益放大器功能。还带有多个使用灵活的定时器模块，可提供定时功能、脉冲产生功能及 PWM 产生功能。另外，内部 LDO 功能为内部和外部设备提供了各种电源选项。内部看门狗定时器、低电压复位和低电压检测等内部保护特性，外加优秀的抗干扰和 ESD 保护性能，确保单片机在恶劣的电磁干扰环境下可靠地运行。

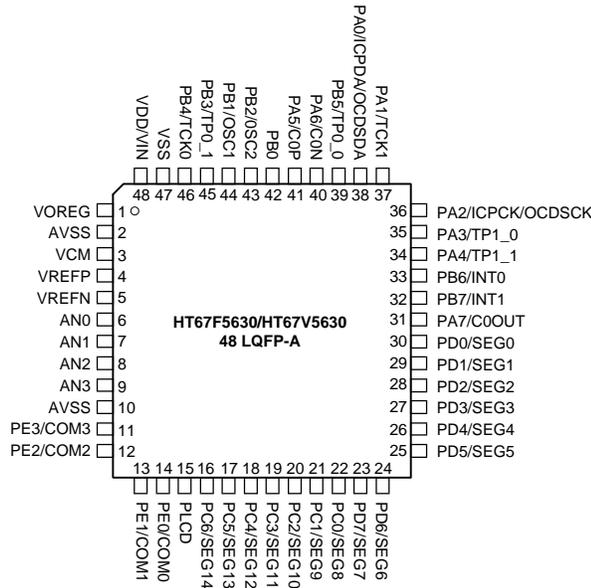
该单片机提供了各种外部和内部，高速和低速振荡器功能选项，包含完全内建的系统振荡器，无需外接元件。其在不同工作模式之间动态切换的能力，为用户提供了一个优化单片机操作和减少功耗的手段。

外加时基功能、I/O 使用灵活等其它特性，使这款单片机可以广泛应用于各种产品中，例如体重秤、电子测量仪器、环境监控、手持式测量工具、家庭应用、电子控制工具、马达控制等方面。

方框图



引脚图



注：OCSDSA 和 OCDSCK 引脚为 OCDS 专用引脚，仅存在于 HT67F5630 的 OCDS EV 芯片，即 HT67V5630。

引脚说明

每个引脚的功能如下表所述，而引脚配置的详细内容见规格书其它章节。

引脚名称	功能	OPT	I/T	O/T	说明
PA0/ICPDA/ OCSDSA	PA0	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	ICPDA	—	ST	CMOS	ICP 数据 / 地址
	OCSDSA	—	ST	CMOS	OCDS 数据 / 地址，仅用于 EV 芯片
PA1/TCK1	PA1	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	TCK1	—	ST	—	TM1 时钟输入
PA2/ICPCK/ OCDSCK	PA2	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	ICPCK	—	ST	—	ICP 时钟引脚
	OCDSCK	—	ST	—	OCDS 时钟引脚，仅用于 EV 芯片
PA3/TP1_0	PA3	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	TP1_0	CTRL0 PTM1C0	ST	CMOS	TM1 输入 / 输出
PA4/TP1_1	PA4	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	TP1_1	CTRL0 PTM1C0	ST	CMOS	TM1 输入 / 输出

引脚名称	功能	OPT	I/T	O/T	说明
PA5/C0P	PA5	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	C0P	CP0C	AN	—	比较器 0 正相输入
PA6/C0N	PA6	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	C0N	CP0C	AN	—	比较器 0 反相输入
PA7/C0OUT	PA7	PAPU PAWU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	C0OUT	CP0C	—	CMOS	比较器 0 输出
PB0	PB0	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
PB1/OSC1	PB1	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	OSC1	CO	HXT	—	HXT 输入
PB2/OSC2	PB2	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	OSC2	CO	—	HXT	HXT 输出
PB3/TP0_1	PB3	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	TP0_1	CTRL0 TM0C0	ST	CMOS	TM0 输入 / 输出
PB4/TCK0	PB4	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	TCK0	—	ST	—	TM0 时钟输入
PB5/TP0_0	PB5	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	TP0_0	CTRL0 TM0C0	ST	CMOS	TM0 输入 / 输出
PB6/INT0	PB6	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	INT0	—	ST	—	外部中断 0 输入
PB7/INT1	PB7	PBPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	INT1	—	ST	—	外部中断 1 输入
PC0/SEG8	PC0	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG8	LCD2	—	CMOS	LCD SEG 输出
PC1/SEG9	PC1	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG9	LCD2	—	CMOS	LCD SEG 输出
PC2/SEG10	PC2	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG10	LCD2	—	CMOS	LCD SEG 输出
PC3/SEG11	PC3	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG11	LCD2	—	CMOS	LCD SEG 输出
PC4/SEG12	PC4	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG12	LCD2	—	CMOS	LCD SEG 输出
PC5/SEG13	PC5	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG13	LCD2	—	CMOS	LCD SEG 输出
PC6/SEG14	PC6	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG14	LCD2	—	CMOS	LCD SEG 输出
VOREG	VOREG	—	PWR	—	ADC, VCM 及 PGA 电源

极限参数

电源供应电压	$V_{SS}-0.3V \sim V_{SS}+6.0V$
输入电压	$V_{SS}-0.3V \sim V_{DD}+0.3V$
储存温度	$-50^{\circ}C \sim 150^{\circ}C$
工作温度	$-40^{\circ}C \sim 85^{\circ}C$
I_{OH} 总电流	-100mA
I_{OL} 总电流	150mA
总功耗	500mW

注：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

直流电气特性

$T_a=25^{\circ}C$

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{DD}	工作电压 (HXT)	—	$f_{SYS}=8MHz$	2.2	—	5.5	V
			$f_{SYS}=12MHz$	2.7	—	5.5	V
			$f_{SYS}=20MHz$	4.5	—	5.5	V
	工作电压 (HIRC)	—	$f_{SYS}=4.9152MHz$	2.2	—	5.5	V
I_{DD}	工作电流 (HXT)	3V	$f_{SYS}=f_H=8MHz$	—	1.0	1.5	mA
		5V	无负载, 所有外设关闭	—	2.5	4	mA
		3V	$f_{SYS}=f_H=12MHz$	—	1.5	2.5	mA
		5V	无负载, 所有外设关闭	—	3.5	5.5	mA
		5V	$f_{SYS}=f_H=20MHz$ 无负载, 所有外设关闭	—	5.5	8.5	mA
	工作电流 (HIRC)	3V	$f_{SYS}=f_H=4.9152 \times 3MHz$	—	1.8	3.0	mA
		5V	无负载, 所有外设关闭	—	4.0	6.0	mA
	工作电流 (HXT)	3V	$f_{SYS}=f_H/2, f_H=12MHz$	—	0.9	1.5	mA
		5V	无负载, 所有外设关闭	—	2.1	3.3	mA
		3V	$f_{SYS}=f_H/64, f_H=12MHz$	—	0.36	0.55	mA
		5V	无负载, 所有外设关闭	—	1.0	1.5	mA
	工作电流 (LIRC)	3V	$f_{SYS}=f_{SUB}=f_{LIRC}=32kHz$	—	10	20	μA
		5V	无负载, 所有外设关闭	—	30	50	μA

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{STB}	静态电流 (IDLE0)	3V	f _{sys} off, f _{sub} on,	—	1.3	3.0	μA
		5V	无负载, 所有外设关闭	—	2.2	5.0	μA
	静态电流 (IDLE1)	3V	f _{sys} =12MHz on, f _{sub} on,	—	0.6	1.0	mA
		5V	无负载, 所有外设关闭	—	1.2	2.0	mA
	静态电流 (SLEEP0)	3V	f _{sys} =12MHz/64 on, f _{sub} on,	—	0.34	0.6	mA
		5V	无负载, 所有外设关闭	—	0.85	1.2	mA
	静态电流 (SLEEP1)	3V	f _{sys} off, f _{sub} off, WDT 除能,	—	0.1	1	μA
		5V	无负载, 所有外设关闭	—	0.3	2	μA
	静态电流 (SLEEP1)	3V	f _{sys} off, f _{sub} on, WDT 使能	—	1.3	5	μA
		5V	无负载, 所有外设关闭	—	2.2	10	μA
—	f _{sys} off, f _{sub} on, WDT 除能 无负载, 所有外设关闭, LVD 使能	—	—	—	90	120	μA
		—	—	—	—	—	—
V _{IL}	I/O 口低电平输入电压	5V	—	0	—	1.5	V
		—	—	0	—	0.2V _{DD}	V
V _{IH}	I/O 口高电平输入电压	5V	—	3.5	—	5	V
		—	—	0.8V _{DD}	—	V _{DD}	V
V _{LVR}	低电压复位电压	—	LVR 使能, 选择 2.1V	-5%	2.1	+5%	V
			LVR 使能, 选择 2.55V		2.55		V
			LVR 使能, 选择 3.15V		3.15		V
			LVR 使能, 选择 3.8V		3.8		V
I _{LVR}	低电压复位电流	—	LVR 使能, LVD 除能	—	60	90	μA
V _{LVD}	低电压检测电压	—	LVD 使能, 选择 2.0V	-5%	2.0	+5%	V
			LVD 使能, 选择 2.2V		2.2		V
			LVD 使能, 选择 2.4V		2.4		V
			LVD 使能, 选择 2.7V		2.7		V
			LVD 使能, 选择 3.0V		3.0		V
			LVD 使能, 选择 3.3V		3.3		V
			LVD 使能, 选择 3.6V		3.6		V
			LVD 使能, 选择 4.0V		4.0		V
I _{LVD}	低电压检测电流	—	LVR 除能, LVD 使能	—	75	120	μA
			LVR 使能, LVD 使能	—	90	150	μA
I _{OL}	I/O 口灌电流	—	V _{DD} =3V, V _{OL} =0.1V _{DD}	4	8	—	mA
		—	V _{DD} =5V, V _{OL} =0.1V _{DD}	10	20	—	mA
	LCD 引脚灌电流	—	V _{LCD} =3V, V _{OL} =0.1V _{LCD}	210	420	—	μA
		—	V _{LCD} =5V, V _{OL} =0.1V _{LCD}	350	700	—	μA
I _{OH}	I/O 口源电流	—	V _{DD} =3V, V _{OH} =0.9V _{DD}	-2	-4	—	mA
		—	V _{DD} =5V, V _{OH} =0.9V _{DD}	-5	-10	—	mA
	LCD 引脚源电流	—	V _{LCD} =3V, V _{OH} =0.9V _{LCD}	-80	-160	—	μA
		—	V _{LCD} =5V, V _{OH} =0.9V _{LCD}	-180	-360	—	μA

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
R _{PH}	I/O 口上拉电阻	3V	—	20	60	100	kΩ
		5V	—	10	30	50	kΩ

交流电气特性

T_a=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
f _{SYS}	系统时钟 (HXT)	2.2V~5.5V	—	0.4	—	8	MHz
		2.7V~5.5V		0.4	—	12	MHz
		4.5V~5.5V		0.4	—	20	MHz
	系统时钟 (HIRC)	5V	T _a =25°C	-2%	4.9152×2	+2%	MHz
	系统时钟 (LIRC)	5V	T _a =25°C	-10%	32	+10%	kHz
2.2V~5.5V		T _a = -40°C~+85°C	-50%	32	+60%	kHz	
t _{INT}	中断输入脉宽	—	—	10	—	—	μs
t _{TCK}	TCKn 和 TPn 引脚输入脉宽	—	—	0.3	—	—	μs
t _{SST}	系统启动时间 (从 Power down 模式唤醒, f _{SYS} off)	—	f _{SYS} =f _{HXT}	—	1024	—	t _{SYS}
			f _{SYS} =f _{HIRC}	—	16	—	
			f _{SYS} =f _{LIRC}	—	1~2	—	
t _{RSTD}	系统复位延迟时间 (上电复位)	—	—	25	50	100	ms
	系统复位延迟时间 (其它复位, 除上电复位)	—	—	8.3	16.7	33.3	ms
t _{LVR}	最小低电压复位脉宽	—	—	120	240	480	μs
t _{LVD}	最小低电压中断脉宽	—	—	60	120	240	μs
t _{LVDS}	LVDO 稳定时间	—	LVR 使能, LVD 除能→使能	—	—	15	μs
			LVR 除能 LVD 除能→使能	—	—	150	μs
t _{EERD}	EEPROM 读周期	—	—	—	—	4	t _{SYS}
t _{EEWR}	EEPROM 写周期	—	—	1	2	4	ms

注: t_{SYS}=1/f_{SYS}

LDO+PGA+ADC+VCM 电气特性

Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{IN}	LDO 电源电压	—	—	2.6	—	5.5	V
I _{VOREG}	LDO 工作电流	—	无负载, LDOVS[1:0]=00	—	400	520	μA
V _{OREG}	LDO 输出电压 (I _L =0.1mA, V _{IN} >V _{OREG} +0.2V)	—	LDOVS[1:0]=00	-5%	2.4	+5%	V
		—	LDOVS[1:0]=01		2.6		
		—	LDOVS[1:0]=10		2.9		
		—	LDOVS[1:0]=11		3.3		
	压降 (I _L =10mA)	—	LDOVS[1:0]=00	—	—	100	mV
		—	LDOVS[1:0]=01	—	—	130	
		—	LDOVS[1:0]=10	—	—	180	
		—	LDOVS[1:0]=11	—	—	200	
温度漂移	LDOVS[1:0]=11 I _L =100μA	—	Ta=-40°C~85°C	—	—	200	ppm/°C
V _{OREG} 电压漂移		2.7V ~5.5V	—	-0.3	—	+0.3	%/V
ΔV _{LOAD}	负载调节率	2.6V	负载 =0mA~10mA, 单片机 Halt, LDO=2.4V, LDO 使能, 其它功能除能	—	25	50	mV
V _{CM}	V _{CM} 输出电压	—	无负载	-5%	1.05	+5%	V
		—	I _L =200μA	0.98	1.25	1.02	V _{CM}
	温度漂移	—	I _L =10μA, Ta=-40°C~85°C	—	—	200	ppm/°C
	AV _{DD} 电压漂移	—	无负载, AV _{DD} =2.5V~3.3V	—	100	—	μV/V
t _{VCM}	V _{CM} 打开稳定时间	—	—	10	—	—	ms
I _{CMSRC}	V _{CM} 源电流	—	V _{CM} 下降 2%	1	—	—	mA
I _{CMSNK}	V _{CM} 灌电流	—	V _{CM} 上升 2%	1	—	—	mA
ADC & ADC 内部参考电压 (Delta Sigma ADC)							
AV _{DD}	VCM、PGA 和 ADC 电源电压	—	—	2.4	—	3.3	V
I _{CM} +I _{PGA} +I _{ADC}	VCM、PGA 和 ADC 工作电流	—	VCM 使能, VRBUF _P =1, VRBUF _N =1	—	—	900	μA
			VCM 使能, VRBUF _P =0, VRBUF _N =0	—	600	750	
			VCM 除能, VRBUF _P =0, VRBUF _N =0	—	500	650	

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{ADSTB}	静态电流	—	系统 Halt, 无负载	—	—	1	μA
RS _{AD}	ADC 分辨率	—	—	—	—	24	Bit
NNFC	无噪声码	—	PGA 增益 =128 数据传输速率 =12.5Hz	—	15.4	—	Bit
ENOB	有效位数	—	PGA 增益 =128 数据传输速率 =12.5Hz	—	18.1	—	Bit
f _{AD}	A/D 时钟频率 (f _{MCLK})	—	—	—	4.9152	—	MHz
f _{ADO}	ADC 输出数据传输速率	—	f _{MCLK} = 4.9152MHz FLMS[2:0]=000, ADC CLK= f _{MCLK} /30	5	—	640	Hz
			f _{MCLK} = 4.9152MHz FLMS[2:0]=010, ADC CLK= f _{MCLK} /12	12.5	—	1600	
V _{REF+}	参考输入电压	—	VREFS=1, VRBUF=0, VRBUFN=0	0.96	1.25	2.2	V
V _{REF-}				0	0	1.0	
V _{REF}				V _{REF} = (V _{REF+}) - (V _{REF-})	0.96	1.25	
PGA							
V _{DI+} , V _{DI-}	绝对 / 共模输入电压	—	—	0.4	—	A _{VDD} - 1.3	V
ΔDI±	差分输入电压范围	—	Gain=PGS×AGS	ΔVR- /Gain	—	ΔVR+ /Gain	V
TC _{PGA}	增益温度漂移	—	Ta= -40°C~85°C	—	5	—	ppm /°C
温度传感器							
T _{CS}	传感器温度漂移	—	Ta= -40°C~85°C, ΔVR=1.25V, VGS[1:0]=00 (Gain=1), RBUF=0, VRBUFN=0	—	175	—	μV /°C

有效位数 (ENOB)

$AV_{DD}=3.3V, V_{REF}=1.25V, f_{MCLK}=4.9152MHz, FLMS[2:0]=000$

数据传输速率 (SPS)	PGA 增益							
	1	2	4	8	16	32	64	128
5	19.7	19.8	19.6	19.7	19.7	19.6	19.2	18.6
10	19.4	19.3	19.3	19.3	19.3	19.1	18.7	18.1
20	19.0	18.8	18.7	18.9	18.8	18.6	18.2	17.5
40	18.4	18.3	18.3	18.3	18.3	18.1	17.7	17.0
80	18.1	17.9	18.0	17.9	17.9	17.6	17.2	16.5
160	17.6	17.4	17.4	17.4	17.3	17.1	16.6	15.9
320	15.8	15.8	15.9	15.8	15.9	15.9	15.8	15.3
640	14.1	14.0	14.0	14.1	14.1	14.0	14.1	14.4

$AV_{DD}=3.3V, V_{REF}=1.25V, f_{MCLK}=4.9152MHz, FLMS[2:0]=010$

数据传输速率 (SPS)	PGA 增益							
	1	2	4	8	16	32	64	128
12.5	19.4	18.8	18.7	18.8	18.8	18.7	18.9	18.1
25	19.0	18.3	18.3	18.3	18.3	18.2	17.9	17.3
50	18.5	17.8	17.8	17.8	17.9	17.7	17.4	16.8
100	18.2	18.2	18.1	18.2	18.1	17.8	17.2	16.4
200	17.9	17.8	17.8	17.8	17.6	17.3	16.7	15.9
400	17.4	17.2	17.2	17.2	17.1	16.8	16.2	15.4
800	16.2	16.1	16.1	16.1	16.1	15.9	15.5	14.8
1600	14.5	14.5	14.5	14.4	14.5	14.5	14.3	14.0

比较器电气特性

$T_a=25^{\circ}C$

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{DD}	比较器工作电压	—	—	2.2	—	5.5	V
I_{CMP}	比较器工作电流	3V	—	—	37	56	μA
		5V	—	—	130	200	
V_{OS}	比较器输入偏置电压	—	—	-10	—	10	mV
V_{HYS}	迟滞宽度	—	—	20	40	80	mV
V_{CM}	比较器共模电压范围	—	—	V_{SS}	—	$V_{DD}-1.4V$	V
A_{OL}	比较器开环增益	—	—	60	80	—	dB
t_{PD}	比较器响应时间	—	100mV 偏置 (注)	—	200	450	ns

注：测量方式为：当一只输入脚的输入电压为 $V_{CM}=(V_{DD}-1.4)/2$ 时，另一只输入脚的输入电压从 V_{SS} 到 $(V_{CM}+100mV)$ 或从 V_{DD} 到 $(V_{CM}-100mV)$ 转变。

LCD 电气特性

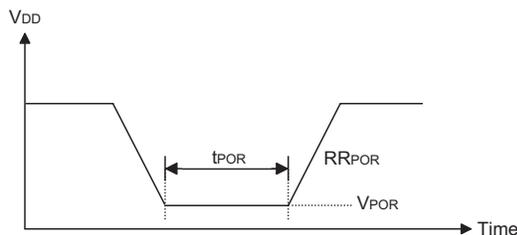
Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{LCD}	LCD 工作电流 (R type)	5V	V _{LCD} =5V, LCD 时钟 =4kHz 1/3 偏压, 无负载	—	25	37.5	μA
					50	75	
					100	150	
					200	300	
V _{PLCD}	LCD 电源电压	—	LCDPR=0	—	—	V _{DD}	V
		2.6V~5.5V	LCDPR=1, CPVS[1:0]=00	-10%	3.3	+10%	
		2.3V~5.5V	LCDPR=1, CPVS[1:0]=01		3.0		
		2.2V~5.5V	LCDPR=1, CPVS[1:0]=10		2.7		
		3.8V~5.5V	LCDPR=1, CPVS[1:0]=11		4.5		
I _{PUMP}	充电泵工作电流	3V	LCDPR=1, CPVS[1:0]=00, LCDIS[1:0]=01	—	150	200	μA

上电复位特性

Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{POR}	上电复位电压	—	—	—	—	100	mV
RR _{POR}	上电复位电压速率	—	—	0.035	—	—	V/ms
t _{POR}	V _{DD} 保持为 V _{POR} 的最小时间	—	—	1	—	—	ms

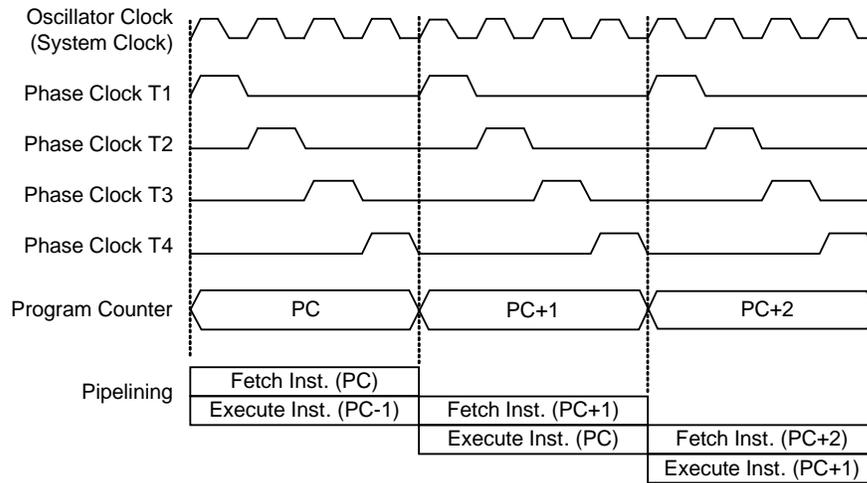


系统结构

内部系统结构是盛群单片机具有良好性能的主要因素。由于采用 RISC 结构，此单片机具有高运算速度和高性能的特点。通过流水线的方式，指令的取得和执行同时进行，此举使得除了跳转和调用指令外，其它指令都能在一个指令周期内完成。8 位 ALU 参与指令集中所有的运算，它可完成算术运算、逻辑运算、移位、递增、递减和分支等功能，而内部的数据路径则是以通过累加器和 ALU 的方式加以简化。有些寄存器在数据存储中被实现，且可以直接或间接寻址。简单的寄存器寻址方式和结构特性，确保了在提供具有最大可靠性和灵活性的 I/O 和 A/D 控制系统时，仅需要少数的外部器件。使得这些单片机适用于低成本和批量生产的控制应用。

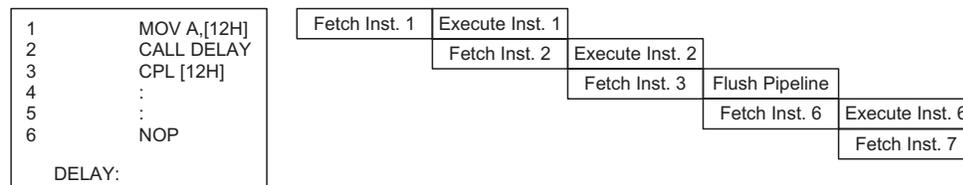
时序和流水线结构

主系统时钟由 HXT、HIRC 或 LIRC 振荡器提供，它被细分为 T1~T4 四个内部产生的非重叠时序。在 T1 时间，程序计数器自动加一并抓取一条新的指令。剩下的时间 T2~T4 完成译码和执行功能，因此，一个 T1~T4 时钟周期构成一个指令周期。虽然指令的抓取和执行发生在连续的指令周期，但单片机流水线结构会保证指令在一个指令周期内被有效执行。除非程序计数器的内容被改变，如子程序的调用或跳转，在这种情况下指令将需要多一个指令周期的时间去执行。



系统时序和流水线

如果指令牵涉到分支，例如跳转或调用等指令，则需要两个指令周期才能完成指令执行。需要一个额外周期的原因是程序先用一个周期取出实际要跳转或调用的地址，再用另一个周期去实际执行分支动作，因此用户需要特别考虑额外周期的问题，尤其是在执行时间要求较严格的时候。



指令捕捉

程序计数器

在程序执行期间，程序计数器用来指向下一个要执行的指令地址。除了“JMP”和“CALL”指令需要跳转到一个非连续的程序存储器地址之外，它会在每条指令执行完成以后自动加一。只有较低的 8 位，即所谓的程序计数器低字节寄存器 PCL，可以被用户直接读写。

当执行的指令要求跳转到不连续的地址时，如跳转指令、子程序调用、中断或复位等，单片机通过加载所需要的地址到程序寄存器来控制程序，对于条件跳转指令，一旦条件符合，在当前指令执行时取得的下一条指令将会被舍弃，而由一个空指令周期来取代。

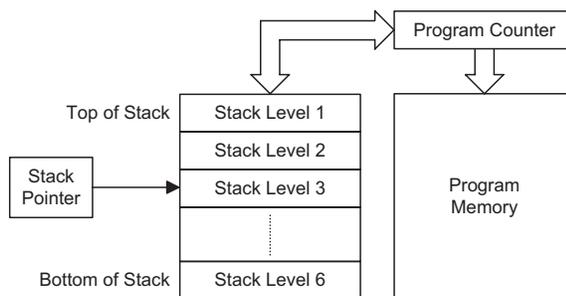
程序计数器	
程序计数器高字节	PCL 寄存器
PC10~PC8	PCL7~PCL0

程序计数器

程序计数器的低字节，即程序计数器的低字节寄存器 PCL，可以通过程序控制，且它是可以读取和写入的寄存器。通过直接写入数据到这个寄存器，一个程序短跳转可直接执行，然而只有低字节的操作是有效的，跳转被限制在存储器的当前页中，即 256 个存储器地址范围内，当这样一个程序跳转要执行时，会插入一个空指令周期。PCL 的使用可能引起程序跳转，因此需要额外的指令周期。

堆栈

堆栈是一个特殊的存储空间，用来存储程序计数器中的内容。该单片机有 6 层堆栈，堆栈既不是数据部分也不是程序空间部分，而且它既不是可读取也不是可写入的。当前层由堆栈指针 (SP) 加以指示，同样也是不可读写的。在子程序调用或中断响应服务时，程序计数器的内容被压入到堆栈中。当子程序或中断响应结束时，返回指令 (RET 或 RETI) 使程序计数器从堆栈中重新得到它以前的值。当一个芯片复位后，堆栈指针将指向堆栈顶部。



如果堆栈已满，且有非屏蔽的中断发生，中断请求标志会被置位，但中断响应将被禁止。当堆栈指针减少 (执行 RET 或 RETI)，中断将被响应。这个特性提供程序设计者简单的方法来预防堆栈溢出。然而即使堆栈已满，CALL 指令仍然可以被执行，而造成堆栈溢出。使用时应避免堆栈溢出的情况发生，因为这可能导致不可预期的程序分支指令执行错误。

若堆栈溢出，则首个存入堆栈的程序计数器数据将会丢失。

算术逻辑单元 – ALU

算术逻辑单元是单片机中很重要的部分，执行指令集中的算术和逻辑运算。ALU 连接到单片机的数据总线，在接收相关的指令码后执行需要的算术与逻辑操作，并将结果存储在指定的寄存器，当 ALU 计算或操作时，可能导致进位、借位或其它状态的变化，而相关的状态寄存器会因此更新内容以显示这些改变，ALU 所提供的功能如下：

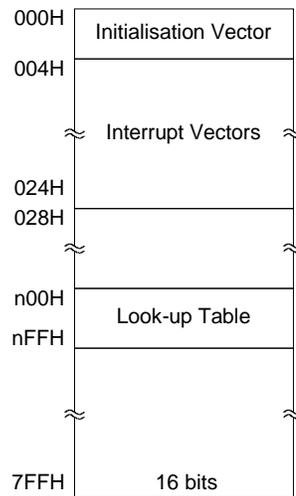
- 算术运算：ADD, ADDM, ADC, ADCM, SUB, SUBM, SBC, SBCM, DAA
- 逻辑运算：AND, OR, XOR, ANDM, ORM, XORM, CPL, CPLA
- 移位运算：RRA, RR, RRCA, RRC, RLA, RL, RLCA, RLC
- 递增和递减：INCA, INC, DECA, DEC
- 分支判断：JMP, SZ, SZA, SNZ, SIZ, SDZ, SIZA, SDZA, CALL, RET, RETI

Flash 程序存储器

程序存储器用来存放用户代码即储存程序。程序存储器为 FLASH 类型意味着可以多次重复编程，方便用户使用同一芯片进行程序的修改。使用适当的单片机编程工具，此单片机提供用户灵活便利的调试方法和项目开发规划及更新。

结构

程序存储器的容量为 2K×16 位，程序存储器用程序计数器来寻址，其中也包含数据、表格和中断入口。数据表格可以设定在程序存储器的任何地址，由表格指针来寻址。



程序存储器结构

特殊向量

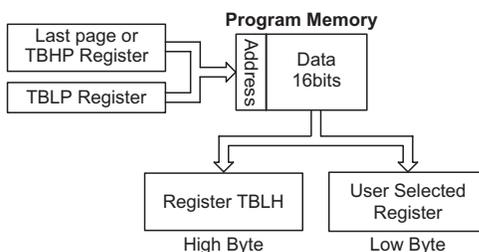
程序存储器内部某些地址保留用做诸如复位和中断入口等特殊用途。地址 000H 是芯片复位后的程序起始地址。在芯片复位之后，程序将跳到这个地址并开始执行。

查表

程序存储器中的任何地址都可以定义成一个表格，以便储存固定的数据。使用表格时，表格指针必须先行设定，其方式是将表格的地址放在表格指针寄存器 TBLP 和 TBHP 中。这些寄存器定义表格总的地址。

在设定完表格指针后，可以使用“TABRD [m]”或“TABRDL [m]”指令从程序存储器查表读取表格数据。当这些指令执行时，程序存储器中表格数据低字节，将被传送到使用者所指定的数据存储器 [m]，程序存储器中表格数据的高字节，则被传送到 TBLH 特殊寄存器，而高字节中未使用的位将被读取为“0”。

下图是查表中寻址 / 数据流程：



查表范例

以下范例说明表格指针和表格数据如何被定义和执行。这个例子使用的表格数据用 ORG 伪指令储存在存储器中。ORG 指令的值“700H”指向的地址是 2K 程序存储器中最后一页的起始地址。表格指针的初始值设为 06H，这可保证从数据表格读取的第一笔数据位于程序存储器地址 706H，即最后一页起始地址后的第六个地址。值得注意的是，假如“TABRD [m]”指令被使用，则表格指针指向 TBHP 和 TBLP 指定的地址。在这个例子中，表格数据的高字节等于零，而当“TABRD [m]”指令被执行时，此值将会自动的被传送到 TBLH 寄存器。

TBLH 寄存器为只读寄存器，不能重新储存，若主程序和中断服务程序都使用表格读取指令，应该注意它的保护。使用表格读取指令，中断服务程序可能会改变 TBLH 的值，若随后在主程序中再次使用这个值，则会发生错误，因此建议避免同时使用表格读取指令。然而在某些情况下，如果同时使用表格读取指令是不可避免的，则在执行任何主程序的表格读取指令前，中断应该先除能，另外要注意的是所有与表格相关的指令，都需要两个指令周期去完成操作。

表格读取程序举例

```

tempreg1 db ?      ; temporary register #1
tempreg2 db ?      ; temporary register #2
:
:
mov a,06h          ; initialise low table pointer - note that this address
                  ; is referenced

mov tblp,a
mov a,07h          ; initialise high table pointer
mov tbhp,a
:
:
tabrdl tempreg1    ; transfers value in table referenced by table pointer
                  ; data at program memory address "706H" transferred to
                  ; tempreg1 and TBLH

dec tblp           ; reduce value of table pointer by one
tabrdl tempreg2    ; transfers value in table referenced by table pointer
                  ; data at program memory address "705H" transferred to
                  ; tempreg2 and TBLH in this example the data "1AH" is
                  ; transferred to tempreg1 and data "0FH" to register
                  ; tempreg2

:
:
org 700h           ; sets initial address of program memory
dc 00Ah, 00Bh, 00Ch, 00Dh, 00Eh, 00Fh, 01Ah, 01Bh
:
:

```

在线烧录

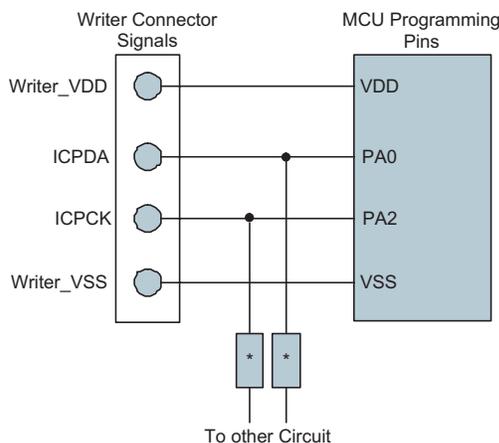
Flash 型程序存储器提供用户便利地对同一芯片进行程序的更新和修改。

另外，HOLTEK 单片机提供 4 线接口的在线烧录方式。用户可将进行过烧录或未经过烧录的单片机芯片连同电路板一起制成，最后阶段进行程序的更新和程序的烧写，在无需去除或重新插入芯片的情况下方便地保持程序为最新版。

Holtek 烧录器引脚名称	MCU 在线烧录引脚名称	功能
ICPDA	PA0	串行数据输入 / 输出
ICPCK	PA2	串行时钟
VDD	VDD	电源
VSS	VSS	地

芯片内部程序存储器和 EEPROM 存储器都可以通过 4 线的接口在线进行烧录。其中 PA0 用于数据串行下载或上传，PA2 用于串行时钟，两条用于提供电源。芯片在线烧写的详细使用说明超出此文档的描述范围，将由专门的参考文献提供。

在烧录过程中，烧录器会控制 PA0 和 PA2 脚进行数据和时钟烧录，用户必须确保这两个引脚没有连接至其它输出脚。



注：* 可能为电阻或电容。若为电阻则其值必须大于 1kΩ，若为电容则其必须小于 1nF。

片上调试

EV 芯片 HT67V5630 提供片上调试功能 (OCDS—On-Chip Debug Support) 用于开发过程中的单片机 HT67F5630 调试。除了片上调试功能方面，EV 芯片和实际 MCU 在功能上几乎是兼容的。用户可将 OCSDA 和 OCDSCK 引脚连接至 Holtek HT-IDE 开发工具，从而实现 EV 芯片对实际 IC 的仿真。OCSDA 引脚为 OCDS 数据 / 地址输入 / 输出脚，OCDSCK 引脚为 OCDS 时钟输入脚。当用户用 EV IC 进行调试时，实际单片机 OCSDA 和 OCDSCK 引脚上的其它共用功能无效。由于这两个 OCDS 引脚与 ICP 引脚共用，因此在线烧录时仍用作 Flash 存储器烧录引脚。关于 OCDS 功能的详细描述，请参考“Holtek e-Link for 8-bit MCU OCDS User's Guide”文件。

Holtek e-Link 引脚名称	EV IC 引脚名称	功能
OCSDA	OCSDA	片上调试串行数据 / 地址输入 / 输出
OCDSCK	OCDSCK	片上调试时钟输入
VDD	VDD	电源
VSS	VSS	地

数据存储

数据存储是内容可更改的 8 位 RAM 内部存储器，用来储存临时数据。

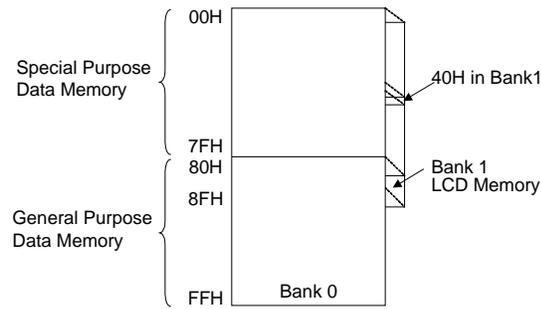
数据存储分为 3 个部分，第一部分是特殊功能数据存储。这些寄存器有固定的地址且与单片机的正确操作密切相关。大多特殊功能寄存器都可在程序控制下直接读取和写入，但有些被加以保护而不对用户开放。第二部分数据存储器是做一般用途使用，都可在程序控制下进行读取和写入。第三部分是为 LCD 存储器保留的。这个特殊数据存储器的地址直接映射到 LCD 显示器，写入这部分存储器的数据将直接影响显示的数据。LCD 存储器区和通用数据存储器区的地址重叠，可以通过设定正确的存储区指针值，对这个区域进行切换。

结构

总的存储器被分为几个区，都位于 8 位存储器中。每个数据存储器 Bank 分为两类，特殊功能数据存储器和通用数据存储器。LCD 存储器区位于 Bank 1 的 80H~8FH。

数据存储器起始地址为 00H，通用数据存储器及 LCD 存储器起始地址为 80H。特殊功能数据存储分布于各个区 00H~7FH 范围。大部分特殊功能数据寄存器均可在所有 Bank 被访问，处于“40H”地址的 EEC 寄存器却只能在 Bank 1 中被访问到。切换不同区域可通过设置区域指针 (BP) 实现。所有单片机的数据寄存器的起始地址都是“00H”。

容量	Banks
通用数据存储器: 128×8	0: 80H~FFH 1: 80H~8FH (LCD 存储器)



数据存储结构

Bank 0~1		Bank 0	Bank 1
00H	IAR0	40H	Unused
01H	MP0	41H	EEA
02H	IAR1	42H	EED
03H	MP1	43H	Unused
04H	BP	44H	Unused
05H	ACC	45H	Unused
06H	PCL	46H	Unused
07H	TBLP	47H	Unused
08H	TBLH	48H	Unused
09H	TBHP	49H	CTRL0
0AH	STATUS	4AH	PTM1RPL
0BH	SMOD	4BH	PTM1RPH
0CH	LVDC	4CH	Unused
0DH	INTEG	4DH	Unused
0EH	WDTC	4EH	Unused
0FH	TBC	4FH	CP0C
10H	INTC0	50H	PWRC
11H	INTC1	51H	PGAC0
12H	INTC2	52H	PGAC1
13H	Unused	53H	PGACS
14H	MFI0	54H	Unused
15H	MFI1	55H	Unused
16H	MFI2	56H	Unused
17H	Unused	57H	Unused
18H	PAWU	58H	Unused
19H	PAPU	59H	Unused
1AH	PA	5AH	LCDCP
1BH	PAC	5BH	LCDC
1CH	PBPU	5CH	LCD1
1DH	PB	5DH	LCD2
1EH	PBC	5EH	LCD3
1FH	PCPU	5FH	Unused
20H	PC	60H	Unused
21H	PCC	61H	Unused
22H	PDPU	62H	Unused
23H	PD	63H	Unused
24H	PDC	64H	Unused
25H	PEPU	65H	Unused
26H	PE	66H	Unused
27H	PEC	67H	Unused
28H	Unused	68H	Unused
29H	Unused	69H	Unused
2AH	Unused	6AH	Unused
2BH	LVRC	6BH	Unused
2CH	CTRL	6CH	Unused
2DH	Unused	6DH	Unused
2EH	ADRL	6EH	Unused
2FH	ADRH	6FH	Unused
30H	ADCR0	70H	Unused
31H	ADCR1	71H	Unused
32H	ADCS	72H	Unused
33H	ADRM	73H	Unused
34H	PTM1C0	74H	Unused
35H	PTM1C1	75H	Unused
36H	PTM1DL	76H	Unused
37H	PTM1DH	77H	Unused
38H	PTM1AL	78H	Unused
39H	PTM1AH	79H	Unused
3AH	TM0C0	7AH	Unused
3BH	TM0C1	7BH	Unused
3CH	TM0DL	7CH	Unused
3DH	TM0DH	7DH	Unused
3EH	TM0AL	7EH	Unused
3FH	TM0AH	7FH	Unused

■: unused, read as 00H

特殊功能数据存储器结构

特殊功能寄存器

大部分特殊功能寄存器的细节将在相关功能章节描述，但有几个寄存器需在此章节单独描述。

间接寻址寄存器 – IAR0, IAR1

间接寻址寄存器 IAR0 和 IAR1 的地址虽位于数据存储区，但其并没有实际的物理地址。间接寻址的方法准许使用间接寻址指针做数据操作，以取代定义实际存储器地址的直接存储器寻址方法。在间接寻址寄存器 (IAR0 和 IAR1) 上的任何动作，将对间接寻址指针 (MP0 和 MP1) 所指定的存储器地址产生对应的读/写操作。它们总是成对出现，IAR0 和 MP0 可以访问 Bank 0，而 IAR1 和 MP1 可以访问所有的 Bank。因为这些间接寻址寄存器不是实际存在的，直接读取将返回“00H”的结果，而直接写入此寄存器则不做任何操作。

间接寻址指针 – MP0, MP1

该单片机提供两个间接寻址指针，即 MP0 和 MP1。由于这些指针在数据存储区中能像普通的寄存器一般被操作，因此提供了一个寻址和数据追踪的有效方法。当对间接寻址寄存器进行任何操作时，单片机指向的实际地址是由间接寻址指针所指定的地址。MP0、IAR0 用于访问 Bank 0，而 MP1 和 IAR1 可通过 BP 寄存器访问所有的 Bank。直接寻址仅可以用在 Bank 0 中，所有 Bank 都可使用 MP1 和 IAR1 进行间接寻址。

以下例子说明如何清除一个具有 4 RAM 地址的区块，它们已事先定义成地址 adres1 到 adres4。

间接寻址程序举例

```
data .section `data`
adres1    db ?
adres2    db ?
adres3    db ?
adres4    db ?
block     db ?
code .section at 0 `code`
org 00h
start:
    mov a,04h           ; setup size of block
    mov block,a
    mov a,offset adres1 ; Accumulator loaded with first RAM address
    mov mp0,a          ; setup memory pointer with first RAM address
loop:
    clr IAR0           ; clear the data at address defined by mp0
    inc mp0            ; increment memory pointer
    sdz block          ; check if last memory location has been cleared
    jmp loop
continue:
```

在上面的例子中有一点值得注意，即并没有确定 RAM 地址。

存储区指针 – BP

数据存储器被分为几个部分，可以通过设置存储区指针 (Bank Pointer) 值来访问不同的数据存储器。BP 指针的 Bit 0 用于选择数据存储器的 Bank 0 或 Bank 1。

复位后，数据存储器会初始化到 Bank 0，但是在 Power Down 模式下的 WDT 溢出复位，不会改变通用数据存储器的存储区号。应该注意的是特殊功能数据存储器不受存储区的影响，也就是说，不论是在哪一个存储区，都能对特殊功能寄存器进行读写操作。数据存储器的直接寻址总是访问 Bank 0，不影响存储区指针的值。要访问 Bank 0 之外的存储区，则必须要使用间接寻址方式。

BP 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	DMBP0
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	0

Bit 7~1 未使用，读为“0”

Bit 0 **DMBP0**: 数据存储器选择位
0: Bank 0
1: Bank 1

累加器 – ACC

对任何单片机来说，累加器是相当重要的，且与 ALU 所完成的运算有密切关系，所有 ALU 得到的运算结果都会暂时存在 ACC 累加器里。若没有累加器，ALU 必须在每次进行如加法、减法和移位的运算时，将结果写入到数据存储器，这样会造成程序编写和时间的负担。另外数据传送也常常牵涉到累加器的临时储存功能，例如在使用者定义的一个寄存器和另一个寄存器之间传送数据时，由于两寄存器之间不能直接传送数据，因此必须通过累加器来传送数据。

程序计数器低字节寄存器 – PCL

为了提供额外的程序控制功能，程序计数器低字节设置在数据存储器的特殊功能区域内，程序员可对此寄存器进行操作，很容易的直接跳转到其它程序地址。直接给 PCL 寄存器赋值将导致程序直接跳转到程序存储器的某一地址，然而由于寄存器只有 8 位长度，因此只允许在本页的程序存储器范围内进行跳转，而当使用这种运算时，要注意会插入一个空指令周期。

查表寄存器 – TBLP, TBHP, TBLH

这三个特殊功能寄存器对存储在程序存储器中的表格进行操作。TBLP 和 TBHP 为表格指针，指向表格数据存储的地址。它们的值必须在任何表格读取指令执行前加以设定，由于它们的值可以被如“INC”或“DEC”的指令所改变，这就提供了一种简单的方法对表格数据进行读取。表格读取数据指令执行之后，表格数据高字节存储在 TBLH 中。其中要注意的是，表格数据低字节会被传送到使用者指定的地址。

状态寄存器 – STATUS

这 8 位的状态寄存器由零标志位 (Z)、进位标志位 (C)、辅助进位标志位 (AC)、溢出标志位 (OV)、暂停标志位 (PDF) 和看门狗定时器溢出标志位 (TO) 组成。这些算术 / 逻辑操作和系统运行标志位是用来记录单片机的运行状态。

除了 PDF 和 TO 标志外，状态寄存器中的位像其它大部分寄存器一样可以被改变。任何数据写入到状态寄存器将不会改变 TO 或 PDF 标志位。另外，执行不同的指令后，与状态寄存器有关的运算可能会得到不同的结果。TO 标志位只会受系统上电、看门狗溢出或执行“CLR WDT”或“HALT”指令影响。PDF 标志位只会受执行“HALT”或“CLR WDT”指令或系统上电影响。

Z、OV、AC 和 C 标志位通常反映最近运算的状态。

- C: 当加法运算的结果产生进位，或减法运算的结果没有产生借位时，则 C 被置位，否则 C 被清零，同时 C 也会被带进位的移位指令所影响。
- AC: 当低半字节加法运算的结果产生进位，或低半字节减法运算的结果没有产生借位时，AC 被置位，否则 AC 被清零。
- Z: 当算术或逻辑运算结果是零时，Z 被置位，否则 Z 被清零。
- OV: 当运算结果高两位的进位状态异或结果为 1 时，OV 被置位，否则 OV 被清零。
- PDF: 系统上电或执行“CLR WDT”指令会清零 PDF，而执行“HALT”指令则会置位 PDF。
- TO: 系统上电或执行“CLR WDT”或“HALT”指令会清零 TO，而当 WDT 溢出则会置位 TO。

另外，当进入一个中断程序或执行子程序调用时，状态寄存器不会自动压入到堆栈保存。假如状态寄存器的内容是重要的且子程序可能改变状态寄存器的话，则需谨慎的去做正确的储存。

STATUS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	TO	PDF	OV	Z	AC	C
R/W	—	—	R	R	R/W	R/W	R/W	R/W
POR	—	—	0	0	x	x	x	x

“x”：未知

- Bit 7~6 未使用，读为“0”
- Bit 5 **TO**: 看门狗溢出标志位
 0: 系统上电或执行“CLR WDT”或“HALT”指令后
 1: 看门狗溢出发生
- Bit 4 **PDF**: 暂停标志位
 0: 系统上电或执行“CLR WDT”指令后
 1: 执行“HALT”指令
- Bit 3 **OV**: 溢出标志位
 0: 无溢出
 1: 运算结果高两位的进位状态异或结果为 1
- Bit 2 **Z**: 零标志位
 0: 算术或逻辑运算结果不为 0
 1: 算术或逻辑运算结果为 0
- Bit 1 **AC**: 辅助进位标志位
 0: 无辅助进位
 1: 在加法运算中低四位产生了向高四位进位，或减法运算中低四位不发生从高四位借位
- Bit 0 **C**: 进位标志位
 0: 无进位
 1: 如果在加法运算中结果产生了进位，或在减法运算中结果不发生借位
 C 也受循环移位指令的影响。

EEPROM 数据存储

此单片机的一个特性是内建 EEPROM 数据存储。 “Electrically Erasable Programmable Read Only Memory” 为电可擦可编程只读存储器，由于其非易失的存储结构，即使在电源掉电的情况下存储器内的数据仍然保存完好。这种存储区扩展了 ROM 空间，对设计者来说增加了许多新的应用机会。EEPROM 可以用来存储产品编号、校准值、用户特定数据、系统配置参数或其它产品信息等。EEPROM 的数据读取和写入过程也会变的更简单。

EEPROM 数据存储结构

EEPROM 数据存储容量为 32×8。由于映射方式与程序存储器和数据存储器不同，因此不能像其它类型的存储器一样寻址。使用一个地址和数据寄存器以及 Bank 1 中的一个控制寄存器，可以实现对 EEPROM 的单字节读写操作。

容量	地址
32×8	00H~1FH

EEPROM 寄存器

有三个寄存器控制内部 EEPROM 数据存储总的操作，地址寄存器 EEA、数据寄存器 EED 及控制寄存器 EEC。EEA 和 EED 位于所有 Bank 中，它们能像其它特殊功能寄存器一样直接被访问。EEC 仅位于 Bank 1 中，不能被直接访问，只能通过 MP1 和 IAR1 进行间接读取或写入。由于 EEC 控制寄存器位于 Bank 1 中的“40H”，在 EEC 寄存器上的任何操作被执行前，MP1 必须先设为“40H”，BP 被设为“01H”。

寄存器名称	位							
	7	6	5	4	3	2	1	0
EEA	D7	D6	D5	EEA4	EEA3	EEA2	EEA1	EEA0
EED	D7	D6	D5	D4	D3	D2	D1	D0
EEC	—	—	—	—	WREN	WR	RDEN	RD

EEPROM 寄存器列表

EEA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	EEA4	EEA3	EEA2	EEA1	EEA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~5 未定义，用作通用数据位

Bit 4~0 **EEA4~EEA0**: 数据 EEPROM 地址
 数据 EEPROM 地址 Bit 4~Bit 0

EED 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 数据 EEPROM 数据
 数据 EEPROM 数据 Bit 7~Bit 0

EEC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	WREN	WR	RDEN	RD
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定义，读为“0”

Bit 3 **WREN**: 数据 EEPROM 写使能位

0: 除能
 1: 使能

此位为数据 EEPROM 写使能位，向数据 EEPROM 写操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 写操作。

Bit 2 **WR**: EEPROM 写控制位

0: 写周期结束
 1: 写周期有效

此位为数据 EEPROM 写控制位，由应用程序将此位置高将激活写周期。写周期结束后，硬件自动将此位清零。当 WREN 未先置高时，此位置高无效。

Bit 1 **RDEN**: 数据 EEPROM 读使能位

0: 除能
 1: 使能

此位为数据 EEPROM 读使能位，向数据 EEPROM 读操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 读操作。

Bit 0 **RD**: EEPROM 读控制位

0: 读周期结束
 1: 读周期有效

此位为数据 EEPROM 读控制位，由应用程序将此位置高将激活读周期。读周期结束后，硬件自动将此位清零。当 RDEN 未首先置高时，此位置高无效。

注：在同一条指令中 WREN、WR、RDEN 和 RD 不能同时置为“1”。WR 和 RD 不能同时置为“1”。

从 EEPROM 中读取数据

从 EEPROM 中读取数据，EEC 寄存器中的读使能位 RDEN 先置为高以使能读功能，EEPROM 中读取数据的地址要先放入 EEA 寄存器中。若 EEC 寄存器中的 RD 位被置高，一个读周期将开始。若 RD 位已置为高而 RDEN 位还未被设置则不能开始读操作。若读周期结束，RD 位将自动清除为“0”，数据可以从 EED 寄存器中读取。数据在其它读或写操作执行前将一直保留在 EED 寄存器中。应用程序将轮询 RD 位以确定数据可以有效地被读取。

写数据到 EEPROM

写数据至 EEPROM，EEPROM 中写入数据的地址要先放入 EEA 寄存器中，写入的数据需存入 EED 寄存器中。EEC 寄存器中的写使能位 WREN 先置为高以使能写功能，然后 EEC 寄存器中的 WR 位需立即置高以开始写操作，这两条指令必须连续执行。总中断位 EMI 在写周期开始前应当被清零，写周期开始后将其使能。若 WR 位已置为高而 WREN 位还未被设置则不能开始写操作。由于控制 EEPROM 写周期是一个内部时钟，与单片机的系统时钟异步，所以数据写入 EEPROM 的时间将有所延迟。可通过轮询 EEC 寄存器中的 WR 位或判断 EEPROM 中断以侦测写周期是否完成。若写周期完成，WR 位将自动清除为“0”，通知用户数据已写入 EEPROM。因此，应用程序将轮询 WR 位以确定写周期是否结束。

写保护

防止误写入的写保护有以下几种。单片机上电后控制寄存器中的写使能位将被清除以杜绝任何写入操作。上电后 BP 将重置为“0”，这意味着数据存储区 Bank 0 被选中。由于 EEPROM 控制寄存器位于 Bank 1 中，这增加了对写操作的保护措施。在正常程序操作中确保控制寄存器中的写使能位被清除将能防止不正确的写操作。

EEPROM 中断

EEPROM 写周期结束后将产生 EEPROM 写中断，需先通过设置相关中断寄存器的 DEE 位使能 EEPROM 中断。由于 EEPROM 中断包含在多功能中断中，相应的多功能中断使能位需被设置。当 EEPROM 写周期结束，DEF 请求标志位及其相关多功能中断请求标志位将被置位。若 EEPROM 和多功能中断使能且堆栈未满的情况下将跳转到相应的多功能中断向量中执行。当中断被响应，只有多功能中断标志位将自动复位，而 EEPROM 中断标志将通过应用程序手动复位。更多细节将在中断章节讲述。

编程注意事项

必须注意的是数据不会无意写入 EEPROM。在没有写动作时写使能位被正常清零可以增强保护功能。BP 指针也可以正常清零以阻止进入 EEPROM 控制寄存器存在的 Bank 1。尽管没有必要，写一个简单的读回程序以检查新写入的数据是否正确还是应该考虑的。

当 WREN 位被置为高以后，写数据位 WR 必须立刻置为高，以确保写循环正确执行。总中断位 EMI 在写循环开始前应当被清零，写循环开始后将其使能。注意，单片机不应在 EEPROM 读或写操作完全完成之前进入空闲或休眠模式，否则 EEPROM 读或写操作将失败。

程序举例

从 EEPROM 中读取数据 — 轮询法

```
MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, 040H              ; setup memory pointer MP1
MOV MP1, A               ; MP1 points to EEC register
MOV A, 01H               ; setup Bank Pointer
MOV BP, A
SET IAR1.1               ; set RDEN bit, enable read operations
SET IAR1.0               ; start Read Cycle - set RD bit
BACK:
SZ IAR1.0                ; check for read cycle end
JMP BACK
CLR IAR1                  ; disable EEPROM read/write
CLR BP
MOV A, EED                ; move read data to register
MOV READ_DATA, A
```

写数据到 EEPROM — 轮询法

```
MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, EEPROM_DATA       ; user defined data
MOV EED, A
MOV A, 040H              ; setup memory pointer MP1
MOV MP1, A               ; MP1 points to EEC register
MOV A, 01H               ; setup Bank Pointer
MOV BP, A
CLR EMI
SET IAR1.3               ; set WREN bit, enable write operations
SET IAR1.2               ; start Write Cycle - set WR bit
SET EMI
BACK:
SZ IAR1.2                ; check for write cycle end
JMP BACK
CLR IAR1                  ; disable EEPROM read/write
CLR BP
```

振荡器

不同的振荡器选择可以让使用者在不同的应用需求中实现更大范围的功能。振荡器的灵活性使得在速度和功耗方面可以达到最优化。振荡器选择是通过配置选项和寄存器共同完成的。

振荡器概述

振荡器除了作为系统时钟源，还作为看门狗定时器和时基功能的时钟源。外部振荡器需要一些外围器件，而集成的两个内部振荡器不需要任何外围器件。它们提供的高速和低速系统振荡器具有较宽的频率范围。所有振荡器选择通过配置选项选择。较高频率的振荡器提供更高的性能，但要求有更高的功率，反之亦然。动态切换快慢系统时钟的能力使单片机具有灵活而优化的性能/功耗比，此特性对功耗敏感的应用领域尤为重要。

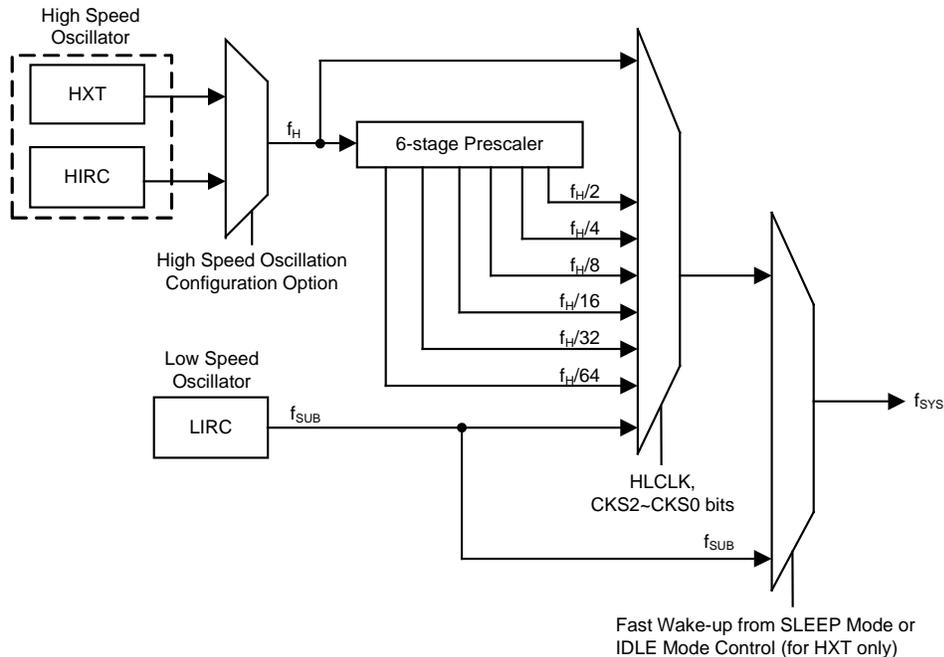
类型	名称	频率	引脚
外部高速晶振	HXT	400kHz~20MHz	OSC1/OSC2
内部高速 RC	HIRC	4.9152, 4.9152×2 或 4.9152×3MHz	—
内部低速 RC	LIRC	32kHz	—

振荡器类型

系统时钟配置

此单片机有三个系统振荡器，包括两个高速振荡器和一个低速振荡器。高速振荡器有外部晶体/陶瓷振荡器 – HXT 和内部 4.9152MHz/4.9152×2MHz /4.9152×3MHz RC 振荡器 – HIRC，低速振荡器为内部 32kHz 低速振荡器 – LIRC。使用高速或低速振荡器作为系统时钟的选择是通过设置 SMOD 寄存器中的 HLCLK 位及 CKS2~CKS0 位决定的，系统时钟可动态选择。

高速振荡器的实际时钟源经由配置选项选择。低速或高速系统时钟频率由 SMOD 寄存器的 HLCLK 位及 CKS2~CKS0 位决定的。请注意，两个振荡器必须做出选择，即一个高速和一个低速振荡器。

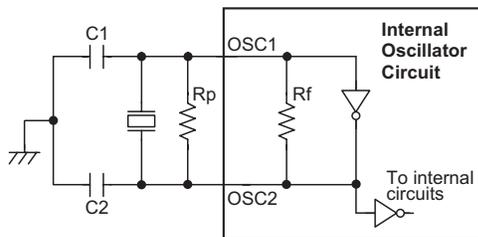


系统时钟配置

外部晶体 / 陶瓷振荡器 – HXT

外部高频晶体 / 陶瓷振荡器可通过配置选项选择。对于晶体振荡器，只要简单地将晶体连接至 OSC1 和 OSC2，则会产生振荡所需的相移及反馈，而不需其它外部器件。为保证某些低频率的晶体振荡和陶瓷谐振器的振荡频率更精准，建议连接两个小容量电容 C1 和 C2 到 VSS，具体数值与客户选择的晶体 / 陶瓷晶振有关。

为了确保振荡器的稳定性及减少噪声和串扰的影响，晶体振荡器及其相关的电阻和电容以及它们之间的连线都应尽可能的接近单片机。



Note: 1. Rp is normally not required. C1 and C2 are required.
 2. Although not shown OSC1/OSC2 pins have a parasitic capacitance of around 7pF.

晶体 / 陶瓷振荡器 – HXT

晶体振荡器 C1 和 C2 值		
晶体频率	C1	C2
20MHz	0pF	0pF
12MHz	0pF	0pF
8MHz	0pF	0pF
4MHz	0pF	0pF
1MHz	100pF	100pF
注：C1 和 C2 数值仅作参考用		

晶体振荡器电容推荐值

内部 RC 振荡器 – HIRC

内部 RC 振荡器是一个集成的系统振荡器，不需其它外部器件。内部 RC 振荡器具有三种固定的频率：4.9152MHz，4.9152×2MHz，4.9152×3MHz。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡频率因 V_{DD}、温度以及芯片制成工艺不同的影响减至最低程度。在电源电压为 5V 及温度为 25°C 的条件下，4.9152×2MHz 这个固定频率的容差为 2%。如果选择了该内部时钟，无需额外的引脚。PB1 和 PB2 作为普通 I/O 引脚。

内部 32kHz 振荡器 – LIRC

内部 32kHz 系统振荡器是一个低频振荡器，经由配置选项选择。这种单片机有一个完全集成 RC 振荡器，它在 5V 电压下运行的典型频率值为 32kHz 且无需外部元件。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡器因电源电压、温度及芯片制成工艺不同的影响减至最低。因此，内部 32kHz 振荡器频率在 25°C 温度 5V 电压下的精度保持在 10% 以内。

辅助振荡器

低速振荡器除了提供一个系统时钟源外，也用来为看门狗定时器、时基中断和 LCD 驱动提供时钟来源。

工作模式和系统时钟

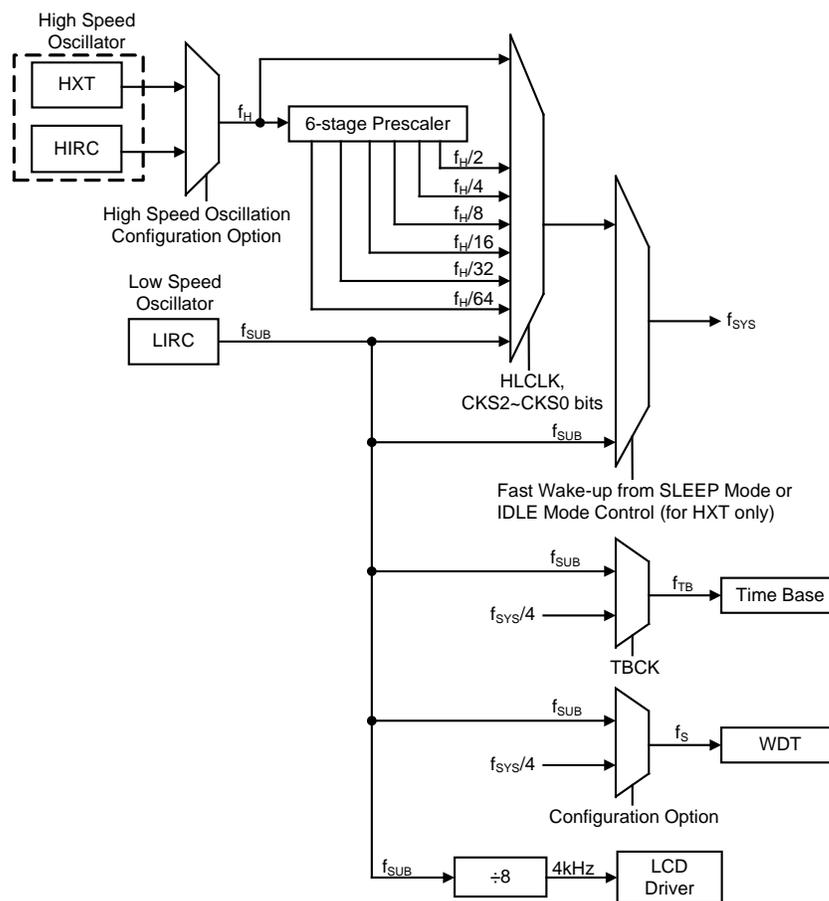
现今的应用要求单片机具有较高的性能及尽可能低的功耗，这种矛盾的要求在便携式电池供电的应用领域尤为明显。高性能所需要的高速时钟将增加功耗，反之亦然。此单片机提供高、低速两种时钟源，它们之间可以动态切换，用户可通过优化单片机操作来获得最佳性能 / 功耗比。

系统时钟

单片机为 CPU 和外围功能操作提供了多种不同的时钟源。用户使用配置选项和寄存器编程可获取多种时钟，进而使系统时钟获取最大的应用性能。

主系统时钟可来自高频时钟源 f_H 或低频时钟源 f_{SUB} ，通过 SMOD 寄存器中的 HLCLK 位及 CKS2~CKS0 位进行选择。高频时钟来自 HXT 或 HIRC 振荡器，可通过配置选项选择，低频系统时钟源来自内部时钟 f_{SUB} ，若 f_{SUB} 被选择，低频时钟来自 LIRC 振荡器。其它系统时钟还有高速系统振荡器的分频 $f_H/2 \sim f_H/64$ 。

当唤醒发生后， f_{SUB} 提供次时钟源以更快实现唤醒。 f_{SUB} 用于看门狗定时器、时基中断功能、TM 和 LCD 的时钟源。



系统时钟选项

注：当系统时钟源 f_{SYS} 由 f_H 到 f_{SUB} 转换时，高速振荡器将停止以节省耗电。因此，没有为外围电路提供 $f_H \sim f_H/64$ 的频率。

系统工作模式

单片机有 6 种不同的工作模式，每种有它自身的特性，根据应用中不同的性能和功耗要求可选择不同的工作模式。单片机正常工作有两种模式：正常模式和低速模式。剩余的 4 种工作模式：休眠模式 0、休眠模式 1、空闲模式 0 和空闲模式 1 用于单片机 CPU 关闭时以节省耗电。

工作模式	说明			
	CPU	f _{sys}	f _{sub}	f _s
正常模式	On	f _H ~f _H /64	On	On
低速模式	On	f _{sub}	On	On
空闲模式 0	Off	Off	On	On/Off
空闲模式 1	Off	On	On	On
休眠模式 0	Off	Off	Off	Off
休眠模式 1	Off	Off	On	On

正常模式

顾名思义，这是主要的工作模式之一，单片机的所有功能均可在此模式中实现且系统时钟由一个高速振荡器提供。该模式下单片机正常工作的时钟源来自 HXT 或 HIRC 振荡器。高速振荡器频率可被分为 1~64 的不等比率，实际的比率由 SMOD 寄存器中的 CKS2~CKS0 位及 HLCLK 位选择的。单片机使用高速振荡器分频作为系统时钟可减少工作电流。

低速模式

此模式的系统时钟虽为较低速时钟源，但单片机仍能正常工作。该低速时钟源来自 LIRC 振荡器。单片机在此模式中运行所耗工作电流较低。在低速模式下，f_H 关闭。

休眠模式 0

在 HALT 指令执行后且 SMOD 寄存器中 IDLEN 位为低时，系统进入休眠模式。在休眠模式 0 中，CPU、f_{sub} 及 f_s 停止运行，看门狗定时器功能除能。在该模式中 LVDEN 位需清为“0”，否则将不能进入休眠模式 0 中。

休眠模式 1

在 HALT 指令执行后且 SMOD 寄存器中 IDLEN 位为低时，系统进入休眠模式。在休眠模式 1 中，CPU 停止运行。然而当 WDT 功能使能且时钟源经配置选项选择为 f_{sub} 时，或 LVDEN 位为“1”，f_{sub} 及 f_s 继续运行。

空闲模式 0

执行 HALT 指令后且 SMOD 寄存器中 IDLEN 位为高，CTRL 寄存器中 FSYSON 位为低时，系统进入空闲模式 0。在空闲模式 0 中，CPU 停止，但一些外围功能如看门狗定时器、TM 和 LCD 驱动将继续工作。在空闲模式 0 中，系统振荡器停止，看门狗定时器时钟 f_s 开启或关闭由 f_s 所选时钟源决定。若时钟源为 f_{sys}/4，f_s 关闭；若时钟源为 f_{sub}，f_s 开启。

空闲模式 1

执行 HALT 指令后且 SMOD 寄存器中 IDLEN 位为高, CTRL 寄存器中 FSYSON 位为高时, 系统进入空闲模式 1。在空闲模式 1 中, CPU 停止, 但会提供一个时钟源给一些外围功能如看门狗定时器、TM 和 LCD 驱动。在空闲模式 1 中, 系统振荡器继续运行, 该系统振荡器可以为高速或低速系统振荡器。在该模式中, 无论看门狗定时器时钟源来自 $f_{SYS}/4$ 还是 f_{SUB} , f_S 开启。

控制寄存器

寄存器 SMOD 和 CTRL 用于控制单片机内部时钟。

SMOD 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CKS2	CKS1	CKS0	FSTEN	LTO	HTO	IDLEN	HLCLK
R/W	R/W	R/W	R/W	R/W	R	R	R/W	R/W
POR	0	0	0	0	0	0	1	1

Bit 7~5 **CKS2~CKS0:** 当 HLCLK 为“0”时系统时钟选择位

000: f_{SUB} (f_{LIRC})
 001: f_{SUB} (f_{LIRC})
 010: $f_H/64$
 011: $f_H/32$
 100: $f_H/16$
 101: $f_H/8$
 110: $f_H/4$
 111: $f_H/2$

这三位用于选择系统时钟源。除 LIRC 振荡器提供的系统时钟源外, 也可使用高频振荡器的分频作为系统时钟。

Bit 4 **FSTEN:** 快速唤醒控制位 (仅用于 HXT)

0: 除能
 1: 使能

此位为快速唤醒控制位, 用于决定单片机被唤醒后 f_{SUB} 是否开始工作。若此位为高, 当 f_{SUB} 有效时, 此时钟源可作为暂用系统时钟以提供一个较快的唤醒时间。

Bit 3 **LTO:** 低速振荡器就绪标志位

0: 未就绪
 1: 就绪

此位为低速系统振荡器就绪标志位, 用于表明低速系统振荡器在系统上电复位或经唤醒后何时稳定下来。当系统处于 SLEEP0 模式时, 该标志为低。系统时钟来自 LIRC 振荡器, 该位转换为高需 1~2 个时钟周期。

Bit 2 **HTO:** 高速振荡器就绪标志位

0: 未就绪
 1: 就绪

此位为高速系统振荡器就绪标志位, 用于表明高速系统振荡器何时稳定下来。此标志在系统上电后经硬件清零, 高速系统振荡器稳定后变为高电平。因此, 此位在单片机上电后由应用程序读取的总为“1”。该标志由休眠模式或空闲模式 0 中唤醒后会处于低电平状态, 若使用 HXT 振荡器, 该位将在 1024 个时钟周期后变为高电平状态, 若使用 HIRC 振荡器则只需 15~16 个时钟周期即可。

- Bit 1 **IDLEN**: 空闲模式控制位
 0: 除能
 1: 使能
 此位为空闲模式控制位，用于决定 HALT 指令执行后发生的动作。若此位为高，当指令 HALT 执行后，单片机进入空闲模式。若 FSYSON 位为高，在空闲模式 1 中 CPU 停止运行，系统时钟将继续工作以保持外围功能继续工作；若 FSYSON 为低，在空闲模式 0 中 CPU 和系统时钟都将停止运行。若此位为低，单片机将在 HALT 指令执行后进入休眠模式。
- Bit 0 **HLCLK**: 系统时钟选择位
 0: $f_H/2 \sim f_H/64$ 或 f_{SUB}
 1: f_H
 此位用于选择 f_H 或 $f_H/2 \sim f_H/64$ 还是 f_{SUB} 作为系统时钟。该位为高时选择 f_H 作为系统时钟，为低时则选择 $f_H/2 \sim f_H/64$ 或 f_{SUB} 作为系统时钟。当系统时钟由 f_H 时钟向 f_{SUB} 时钟转换时， f_H 将自动关闭以降低功耗。

CTRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSYSON	—	—	—	—	LVRF	LRF	WRF
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	x	0	0

“x”：未知

- Bit 7 **FSYSON**: IDLE 模式下 f_{SYS} 控制位
 0: 除能
 1: 使能
- Bit 6~3 未使用，读为“0”
- Bit 2 **LVRF**: LVR 复位标志位
 详见其它章节
- Bit 1 **LRF**: LVRC 控制的复位标志位
 详见其它章节
- Bit 0 **WRF**: WDTC 控制的复位标志位
 详见其它章节

快速唤醒

单片机进入休眠模式或空闲模式 0 后，系统时钟将停止以降低功耗。然而单片机再次唤醒，原来的系统时钟重新起振、稳定且恢复正常工作需要一定的时间。为确保单片机能够尽快的开始工作，系统提供了一个快速唤醒功能。需提供一个临时时钟源 f_{SUB} 先驱动系统直至原系统振荡器稳定，这个临时时钟来自 LIRC 振荡器。快速启动功能的时钟源为 f_{SUB} ，该功能仅在休眠模式 1 和空闲模式 0 中有效。当单片机由休眠模式 0 唤醒时，因 f_{SUB} 已停止，故快速唤醒功能无效。快速唤醒功能使能 / 除能由 SMOD 寄存器中 FSTEN 位控制的。

若 HXT 振荡器作为正常模式的系统时钟，且快速唤醒功能使能，系统唤醒将需 1~2 个 t_{SUB} 时钟周期。系统开始在 f_{SUB} 时钟源下运行直至 1024 个 HXT 时钟周期后 HTO 标志转换为高，系统将切换到 HXT 振荡器运行。

若系统振荡器选用 HIRC，将系统从休眠模式或空闲模式 0 中唤醒需 15~16 个时钟周期；若选用 LIRC，则需 1~2 个周期。快速唤醒位 FSTEN 在这些情况下不受影响。

系统振荡器	FSTEN 位	唤醒时间 (休眠模式 0)	唤醒时间 (休眠模式 1)	唤醒时间 (空闲模式 0)	唤醒时间 (空闲模式 1)
HXT	0	1024 个 HXT 周期	1024 个 HXT 周期		1~2 个 HXT 周期
	1	1024 个 HXT 周期	1~2 个 f_{SUB} 周期 (系统在 f_{SUB} 下运行 1024 个 HXT 周期后切换到 HXT 振荡器运行)		1~2 个 HXT 周期
HIRC	×	15~16 个 HIRC 周期	15~16 个 HIRC 周期		1~2 个 HIRC 周期
LIRC	×	1~2 个 LIRC 周期	1~2 个 LIRC 周期		1~2 个 LIRC 周期

“×”表示未知

唤醒时间

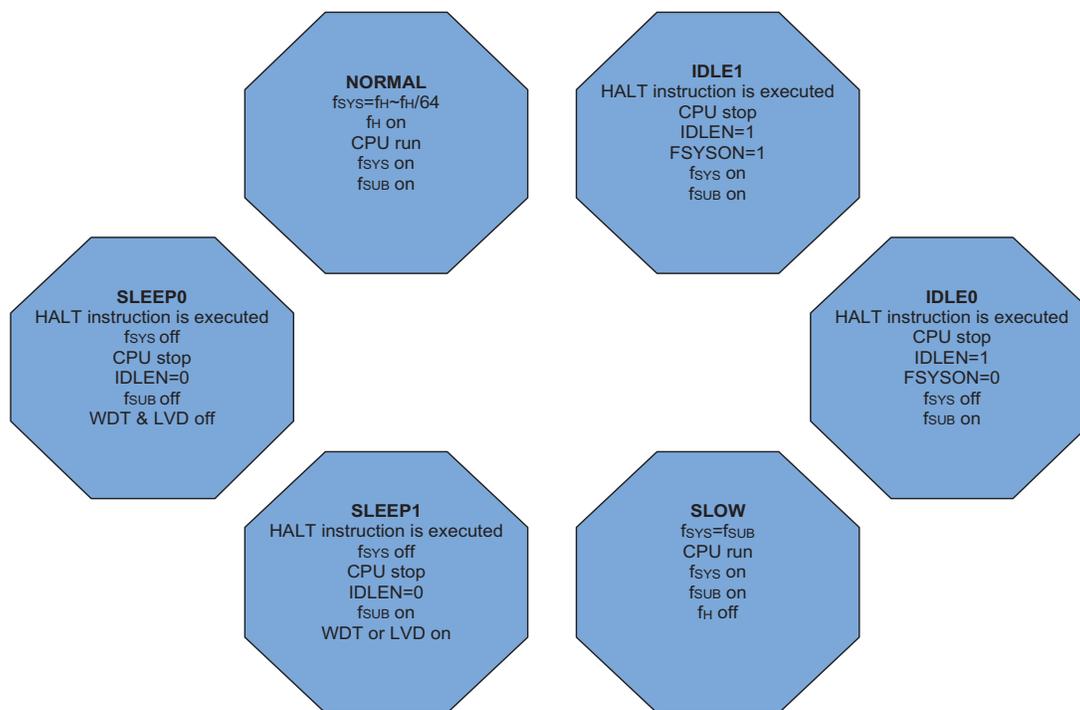
注：若看门狗定时器除能，意味着 LIRC 关闭，当单片机由休眠模式 0 中唤醒时，快速唤醒功能不可用。

工作模式切换

单片机可在各个工作模式间自由切换，使得用户可根据所需选择最佳的性能 / 功耗比。用此方式，对单片机工作的性能要求不高的情况下，可使用较低频时钟以减少工作电流，在便携式应用上延长电池的使用寿命。

简单来说，正常模式和低速模式间的切换仅需设置 SMOD 中的 HLCLK 位及 CKS2~CKS0 位即可实现，而正常模式 / 低速模式与休眠模式 / 空闲模式间的切换经由 HALT 指令实现。当 HALT 指令执行后，单片机是否进入空闲模式或休眠模式由 SMOD 寄存器中的 IDLEN 位和 CTRL 寄存器中的 FSYSON 位决定的。

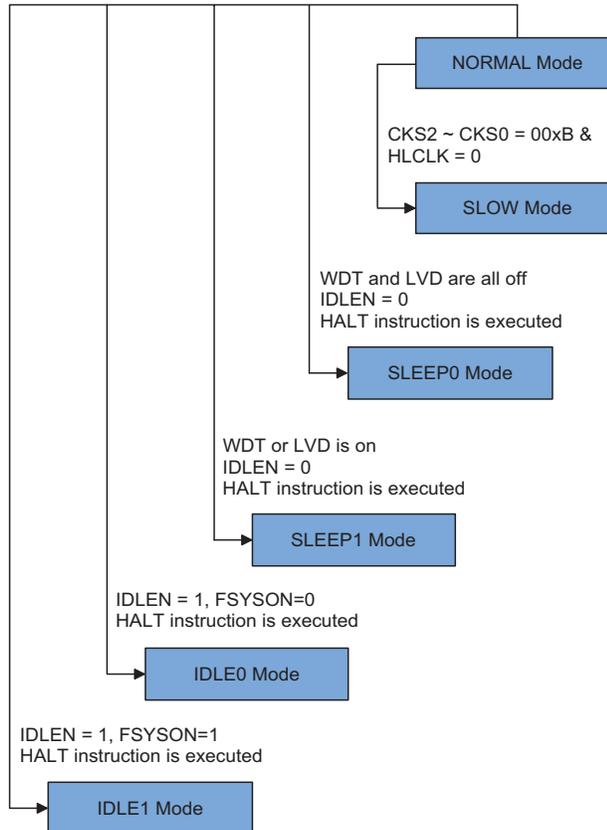
当 HLCLK 位变为低电平时，时钟源将由高速时钟源 f_H 转换成时钟源 $f_H/2 \sim f_H/64$ 或 f_{SUB} 。若时钟源来自 f_{SUB} ，高速时钟源将停止运行以节省耗电。此时须注意， $f_H/16$ 和 $f_H/64$ 内部时钟源也将停止运行，由此会影响到如 TM 和 SIM 等内部功能的工作。所附流程图显示了单片机在不同工作模式间切换时的变化。



正常模式切换到低速模式

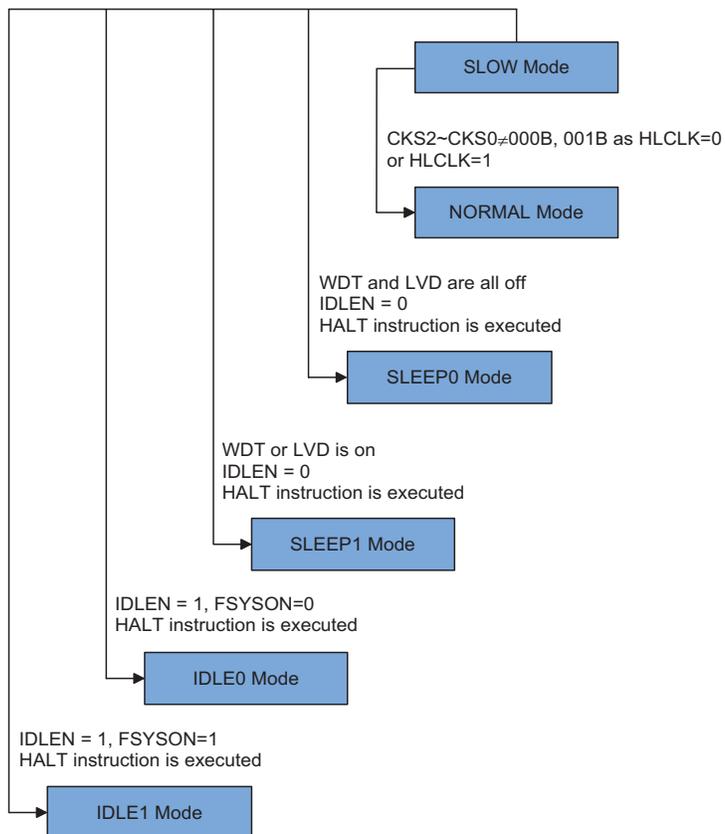
系统运行在正常模式时使用高速系统振荡器，因此较为耗电。可通过设置 SMOD 寄存器中的 HLCLK 位为“0”及 CKS2~CKS0 位为“000”或“001”使系统时钟切换至运行在低速模式下。此时将使用低速系统振荡器以节省耗电。用户可在对性能要求不高的操作中使用此方法以减少耗电。

低速模式的时钟源来自 LIRC 振荡器，因此要求这些振荡器在所有模式切换动作发生前稳定下来。该动作由 SMOD 寄存器中 LTO 位控制。



低速模式切换到正常模式

在低速模式系统使用 LIRC 低速振荡器。切换到使用高速系统时钟振荡器的正常模式需设置 HLCLK 位为“1”，也可设置 HLCLK 位为“0”但 CKS2~CKS0 需设为“010”、“011”、“100”、“101”、“110”或“111”。高频时钟需要一定的稳定时间，通过检测 HTO 位的状态可进行判断。高速振荡器的稳定时间由所使用高速系统振荡器的类型决定。



进入休眠模式 0

进入休眠模式 0 的方法仅有一种——应用程序中执行“HALT”指令前需设置寄存器 SMOD 中 IDLEN 位为“0”且 WDT 和 LVD 功能除能。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟和 f_{SUB} 时钟停止运行，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 无论 WDT 时钟源来自 f_{SUB} 时钟或系统时钟，WDT 都将被清除并停止运行。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。

进入休眠模式 1

进入休眠模式 1 的方法仅有一种——应用程序中执行“HALT”指令前需设置寄存器 SMOD 中 IDLEN 位为“0”且 WDT 或 LVD 功能使能。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟停止运行，应用程序停止在“HALT”指令处。WDT 或 LVD 继续运行，其时钟源来自 f_{SUB} 。
- 数据存储器中的内容和寄存器将保持当前值。
- 若 WDT 使能且其时钟源来自 f_{SUB} ，则 WDT 将被清零并重新开始计数。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。

进入空闲模式 0

进入空闲模式 0 的方法仅有一种——应用程序中执行“HALT”指令前需设置寄存器 SMOD 中 IDLEN 位为“1”且 CTRL 寄存器中的 FSYSON 位为“0”。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟停止运行，应用程序停止在“HALT”指令处， f_{SUB} 时钟将继续运行。
- 数据存储器中的内容和寄存器将保持当前值。
- 若 WDT 使能且其时钟源来自 f_{SUB} ，则 WDT 将被清零并重新开始计数；若其时钟源来自系统时钟，则 WDT 将停止运行。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。

进入空闲模式 1

进入空闲模式 1 的方法仅有一种——应用程序中执行“HALT”指令前需设置寄存器 SMOD 中 IDLEN 位为“1”且 CTRL 寄存器中的 FSYSON 位为“1”。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟和 f_{SUB} 开启，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 若 WDT 使能，无论 WDT 时钟源来自 f_{SUB} 或是系统时钟，则 WDT 将被清零并重新开始计数。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。

静态电流的注意事项

由于单片机进入休眠或空闲模式的主要原因是将MCU的电流降低到尽可能低，可能到只有几个微安的级别（空闲模式1除外），所以如果要将电路的电流降到最低，电路设计者还应有其它的考虑。应该特别注意的是单片机的输入/输出引脚。所有高阻抗输入脚都必须连接到固定的高或低电平，因为引脚浮空会造成内部振荡并导致耗电增加。这也应用于有不同封装的单片机，因为它们可能含有未引出的引脚，这些引脚也必须设为输出或带有上拉电阻的输入。

另外还需注意单片机设为输出的I/O引脚上的负载。应将它们设置在有最小拉电流的状态或将它们和其它的CMOS输入一样接到没有拉电流的外部电路上。还应注意的是，如果使能LIRC振荡器，会导致耗电增加。

在空闲模式1中，系统时钟开启。若系统时钟来自高速系统振荡器，额外的静态电流也可能会有几百微安。

唤醒

系统进入休眠或空闲模式之后，可以通过以下几种方式唤醒：

- PA口下降沿
- 系统中断
- WDT溢出

若由WDT溢出唤醒，则会发生看门狗定时器复位。这种唤醒方式会使系统复位，可以通过状态寄存器中TO和PDF位来判断它的唤醒源。系统上电或执行清除看门狗的指令，会清零PDF；执行HALT指令，PDF将被置位。看门狗计数器溢出将会置位TO标志并唤醒系统，这种复位会重置程序计数器和堆栈指针，其它标志保持原有状态。

PA口中的每个引脚都可以通过PAWU寄存器使能下降沿唤醒功能。PA端口唤醒后，程序将在“HALT”指令后继续执行。如果系统是通过中断唤醒，则有两种可能发生。第一种情况是：相关中断除能或是中断使能且堆栈已满，则程序会在“HALT”指令之后继续执行。这种情况下，唤醒系统的中断会等到相关中断使能或有堆栈层可以使用之后才执行。第二种情况是：相关中断使能且堆栈未满，则中断可以马上执行。如果在进入休眠或空闲模式之前中断标志位已经被设置为“1”，则相关中断的唤醒功能将无效。

编程注意事项

HXT振荡器使用SST计数器。例如，若系统从休眠模式0中唤醒，HXT振荡器需从关闭状态快速启动。

- 若单片机从休眠模式0唤醒后进入正常模式，高速系统振荡器需要一个SST周期。在HTO为“1”后，单片机开始执行首条指令。
- 若单片机从休眠模式1唤醒后进入正常模式，系统时钟源来自HXT振荡器且FSTEN为“1”，唤醒后，系统时钟可切换至LIRC振荡器。
- 一些外围功能，如WDT、TM和LCD，采用系统时钟 f_{SYS} 时，在系统时钟源由 f_H 切换至 f_{SUB} 时，以上这些功能的时钟源也要随之改变。
- 若WDT时钟源选择 f_{SUB} ，则 f_{SUB} 和 f_S 的on/off取决于WDT的使能/除能。

看门狗定时器

看门狗定时器的功能在于防止如电磁的干扰等外部不可控制事件，所造成的程序不正常动作或跳转到未知的地址。

看门狗定时器时钟源

WDT 定时器时钟源来自于内部时钟 f_s ，而 f_s 的时钟源又是通过配置选项从 f_{SUB} 和 $f_{SYS}/4$ 中选择。 f_{SUB} 时钟由 LIRC 振荡器提供。看门狗定时器的时钟源可分频为 $2^8 \sim 2^{18}$ 以提供更大的溢出周期，分频比由 WDTC 寄存器中的 WS2~WS0 位来决定。电压为 5V 时内部振荡器 LIRC 的周期大约为 32kHz。需要注意的是，这个特殊的内部时钟周期随 V_{DD} 、温度和制成的不同而变化。另一个看门狗定时器时钟源选项为 $f_{SYS}/4$ 。

看门狗定时器控制寄存器

WDTC 寄存器用于控制 WDT 功能的使能 / 除能及选择溢出周期。寄存器结合配置选项控制看门狗定时器的工作。

WDTC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WE4	WE3	WE2	WE1	WE0	WS2	WS1	WS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	0	1	1

Bit 7~3 **WE4~WE0:** WDT 软件控制位
 如果 WDT 配置选项为“始终使能”
 10101 或 01010: 使能
 其它: MCU 复位
 如果 WDT 配置选项为“由 WDTC 寄存器控制”
 10101: 除能
 01010: 使能
 其它: MCU 复位
 如果因外部环境干扰使这些位发生改变，则单片机将在 2~3 个 LIRC 时钟周期后复位，且在复位后 CTRL 寄存器中的 WRF 标志位会被置位。

Bit 2~0 **WS2~WS0:** WDT 溢出周期选择位
 000: $2^8/f_s$
 001: $2^{10}/f_s$
 010: $2^{12}/f_s$
 011: $2^{14}/f_s$
 100: $2^{15}/f_s$
 101: $2^{16}/f_s$
 110: $2^{17}/f_s$
 111: $2^{18}/f_s$

CTRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSYSON	—	—	—	—	LVRF	LRF	WRF
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	x	0	0

“x”：未知

Bit 7 **FSYSON**: IDLE 模式下 f_{sys} 控制位

详见其它章节

Bit 6~3 未使用，读为“0”

Bit 2 **LVRF**: LVR 复位标志位

详见其它章节

Bit 1 **LRF**: LVRC 控制的复位标志位

详见其它章节

Bit 0 **WRF**: WDTC 控制的复位标志位

0: 未发生

1: 发生

WDTC 控制寄存器复位时，该位被置为“1”，且通过应用程序清除。注意，该位只能由应用程序清零。

看门狗定时器操作

当 WDT 溢出时，它产生一个芯片复位的动作。这也就意味着正常工作期间，用户需在应用程序中看门狗溢出前有策略地清看门狗定时器以防止其产生复位，可使用清除看门狗指令实现。无论什么原因，程序失常跳转到一个未知的地址或进入一个死循环，这些清除指令都不能被正确执行，此种情况下，看门狗将溢出以使单片机复位。通过配置选项选择看门狗定时器的一些选项，如使能 / 除能控制及时钟源选择。除了配置选项使能 / 除能看门狗定时器外，WDTC 寄存器中的 WE4~WE0 位也可用来使能 / 除能看门狗定时器及其复位控制。如果 WDT 配置选项选择“始终使能”，WE4~WE0 位仍对 WDT 功能有影响。如果 WE4~WE0 为“01010”或“10101”，则 WDT 使能。但若因环境干扰致使 WE4~WE0 改变为其它值，则在 2~3 个 LIRC 时钟周期后单片机将产生复位；如果 WDT 配置选项选择“由 WDTC 寄存器控制”，WE4~WE0 位可以选择 WDT 的工作模式。如果 WE4~WE0 为“10101”，WDT 除能。如果 WE4~WE0 为“01010”，WDT 使能。如果 WE4~WE0 由于环境干扰设为其它值，则会在 2~3 个 LIRC 时钟周期后复位单片机。复位后 WE4~WE0 初始化为“01010”。

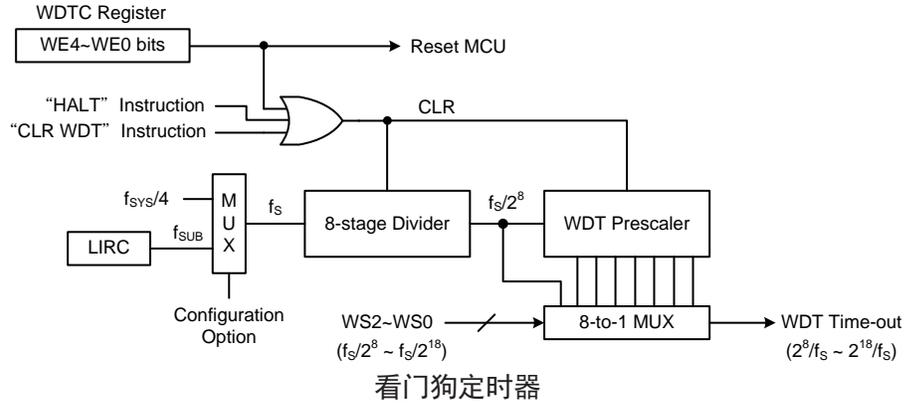
WDT 配置选项	WE4~WE0 位	WDT 功能
始终使能	01010 或 10101	使能
	其它值	单片机复位
由 WDTC 寄存器控制	10101	除能
	01010	使能
	其它值	单片机复位

看门狗定时器使能 / 除能控制

程序正常运行时，WDT 溢出将导致芯片复位，并置位状态标志位 TO。若系统处于休眠或空闲模式，当 WDT 发生溢出时，状态寄存器中的 TO，程序计数器 PC 和堆栈指针 SP 将被置位。有三种方法可以用来清除 WDT 的内容。第一种是 WDT 复位，即写入除 01010 和 10101 外任何值到 WE4~WE0 位，第二种是通过软件清除指令，而第三种是通过“HALT”指令。

只有一种软件指令用于清除看门狗寄存器。通过执行“CLR WDT”清除 WDT。

当设置分频比为 2^{18} 时，溢出周期最大。例如，时钟源为 32kHz LIRC 振荡器，分频比为 2^{18} 时最大溢出周期约 8s，分频比为 2^8 时最小溢出周期约 7.8ms。



复位和初始化

复位功能在任何单片机中基本的部分，使得单片机可以设定一些与外部参数无关的先置条件。最重要的复位条件是在单片机首次上电以后，经过短暂的延迟，内部硬件电路使得单片机处于预期的稳定状态并开始执行第一条程序指令。上电复位以后，在程序执行之前，部分重要的内部寄存器将会被设定为预先设定的状态。程序计数器就是其中之一，它会被清除为零，使得单片机从最低的程序存储器地址开始执行程序。

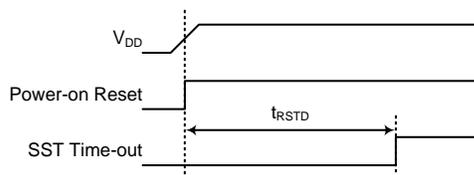
另一种复位为看门狗溢出单片机复位，不同方式的复位操作会对寄存器产生不同的影响。另一种复位为低电压复位即 LVR 复位，在电源供应电压低于 LVR 设定值时，系统会产生 LVR 复位。

复位功能

包括内部和外部事件触发复位，单片机共有四种复位方式：

上电复位

这是最基本且不可避免的复位，发生在单片机上电后。除了保证程序存储器从开始地址执行，上电复位也使得其它寄存器被设定在预设条件。所有的输入/输出端口控制寄存器在上电复位时会保持高电平，以确保上电后所有引脚被设定为输入状态。

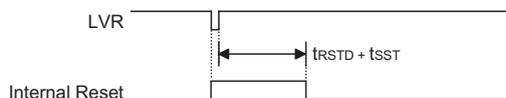


注： t_{RSTD} 为上电延迟时间，典型值为 50ms。

上电复位时序图

低电压复位 – LVR

单片机具有低电压复位电路，用来监测它的电源电压。低电压复位功能总是使能于特定的电压值， V_{LVR} 。例如在更换电池的情况下，单片机供应的电压可能会在 $0.9V \sim V_{LVR}$ 之间，这时 LVR 将会自动复位单片机且 CTRL 寄存器中的 LVRF 标志位置位。LVR 包含以下的规格：有效的 LVR 信号，即在 $0.9V \sim V_{LVR}$ 的低电压状态的时间，必须超过交流电气特性中 t_{LVR} 参数的值。如果低电压存在不超过 t_{LVR} 参数的值，则 LVR 将会忽略它且不会执行复位功能。 V_{LVR} 参数值可通过 LVRC 寄存器中的 LVS7~LVS0 位设置。若由于受到干扰 LVS7~LVS0 变为其它值时，需经过 2~3 个 LIRC 周期响应复位。此时 CTRL 寄存器的 LRF 位被置位。上电后寄存器的值为 01010101B。正常执行时 LVR 会于休眠或空闲时自动除能关闭。



注： t_{RSTD} 为上电延迟时间，典型值为 50ms。

低电压复位时序图

● LVRC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LVS7	LVS6	LVS5	LVS4	LVS3	LVS2	LVS1	LVS0
R/W								
POR	0	1	0	1	0	1	0	1

Bit 7~0 **LVS7~LVS0**: LVR 电压选择

01010101: 2.1V

00110011: 2.55V

10011001: 3.15V

10101010: 3.8V

其它值: MCU 复位 (寄存器设置为 POR 值)

若低电压情况发生且满足以上定义的低电压复位值, 则单片机复位。需要经过 2~3 个 LIRC 时钟周期响应复位。此时复位后寄存器内容保持不变。

除了以上定义的低电压复位值外, 其它值也能导致单片机复位。需要经过 2~3 个 LIRC 时钟周期响应复位。但此时复位后寄存器内容恢复到 POR 值。

● CTRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	FSYSON	—	—	—	—	LVRF	LRF	WRF
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	x	0	0

“x”: 未知

Bit 7 **FSYSON**: IDLE 模式下 f_{sys} 控制位

详见其它章节

Bit 6~3 未使用, 读为“0”

Bit 2 **LVRF**: LVR 复位标志位

0: 未发生

1: 发生

当特定的低电压复位条件发生时, 该位被置为“1”。该位只能由应用程序清零。

Bit 1 **LRF**: LVRC 控制的复位标志位

0: 未发生

1: 发生

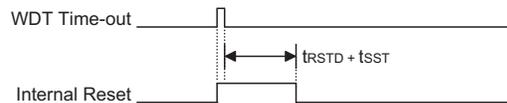
如果 LVRC 寄存器包含任何非定义的 LVR 电压值, 该位被置为“1”, 这类类似于软件复位功能。该位只能由应用程序清零。

Bit 0 **WRF**: WDTC 控制的复位标志位

详见其它章节

正常运行时看门狗溢出复位

除了看门狗溢出标志位 TO 将被设为“1”之外, 正常运行时看门狗溢出复位和 LVR 复位相同。

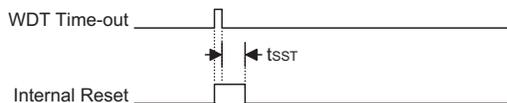


注: t_{rSTD} 为上电延迟时间, 典型值为 16.7ms。

正常运行时看门狗溢出复位时序图

休眠或空闲时看门狗溢出复位

休眠或空闲时看门狗溢出复位和其它种类的复位有些不同，除了程序计数器与堆栈指针将被清 0 及 TO 位被设为 1 外，绝大部份的条件保持不变。图中 t_{SST} 的详细说明请参考交流电气特性。



注：如果系统时钟为 HIRC， t_{SST} 为 15~16 个时钟周期。
 如果系统时钟为 HXT， t_{SST} 为 1024 个时钟周期。
 如果系统时钟为 LIRC，则 t_{SST} 为 1~2 个时钟周期。

休眠或空闲时看门狗溢出复位时序图

复位初始状态

不同的复位形式以不同的途径影响复位标志位。这些标志位，即 PDF 和 TO 位存放在状态寄存器中，由休眠或空闲模式功能或看门狗计数器几种控制器操作控制。复位标志位如下所示：

TO	PDF	复位条件
0	0	上电复位
u	u	正常模式或低速模式时的 LVR 复位
1	u	正常模式或低速模式时的 WDT 溢出复位
1	1	空闲或休眠模式时的 WDT 溢出复位

“u” 代表不改变

在单片机上电复位之后，各功能单元初始化的情形，列于下表。

项目	复位后情况
程序计数器	清除为零
中断	所有中断被除能
看门狗定时器	WDT 清除并重新计数
定时模块	所有定时模块 / 计数器停止
输入 / 输出口	I/O 口设为输入模式，AN0~AN3 设为 A/D 输入
堆栈指针	堆栈指针指向堆栈顶端

不同的复位形式对单片机内部寄存器的影响是不同的。为保证复位后程序能正常执行，了解寄存器在特定条件复位后的设置是非常重要的。下表即为不同方式复位后内部寄存器的状况。

寄存器	上电复位	LVR 复位	WDT 溢出 (正常模式)	WDT 溢出 (HALT)
MP0	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
MP1	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
ACC	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
PCL	0000 0000	0000 0000	0000 0000	0000 0000
TBLP	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLH	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBHP	---- -xxx	---- -uuu	---- -uuu	---- -uuu
STATUS	--00 xxxx	--uu uuuu	--1u uuuu	--11 uuuu
BP	---- ---0	---- ---0	---- ---0	---- ---u
SMOD	0000 0011	0000 0011	0000 0011	uuuu uuuu
INTEG	---- 0000	---- 0000	---- 0000	---- uuuu
LVDC	--00 -000	--00 -000	--00 -000	--uu -uuu
INTC0	-000 0000	-000 0000	-000 0000	-uuu uuuu
INTC1	0000 0000	0000 0000	0000 0000	uuuu uuuu
INTC2	-0-0 -0-0	-0-0 -0-0	-0-0 -0-0	-u-u -u-u
MFI0	--00 --00	--00 --00	--00 --00	--uu --uu
MFI1	--00 --00	--00 --00	--00 --00	--uu --uu
MFI2	--00 --00	--00 --00	--00 --00	--uu --uu
PA	1111 1111	1111 1111	1111 1111	uuuu uuuu
PAC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PB	1111 1111	1111 1111	1111 1111	uuuu uuuu
PBC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PCC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PD	1111 1111	1111 1111	1111 1111	uuuu uuuu
PDC	1111 1111	1111 1111	1111 1111	uuuu uuuu
PE	---- 1111	---- 1111	---- 1111	uuuu uuuu
PEC	---- 1111	---- 1111	---- 1111	uuuu uuuu
WDTC	0101 0011	0101 0011	0101 0011	uuuu uuuu
TBC	0011 -111	0011 -111	0011 -111	uuuu -uuu
PAWU	0000 0000	0000 0000	0000 0000	uuuu uuuu
PAPU	0000 0000	0000 0000	0000 0000	uuuu uuuu
PBPU	0000 0000	0000 0000	0000 0000	uuuu uuuu
PCPU	0000 0000	0000 0000	0000 0000	uuuu uuuu
PDPU	0000 0000	0000 0000	0000 0000	uuuu uuuu
PEPU	---- 0000	---- 0000	---- 0000	uuuu uuuu
TM0C0	0000 0000	0000 0000	0000 0000	uuuu uuuu
TM0C1	0000 0000	0000 0000	0000 0000	uuuu uuuu
TM0DL	0000 0000	0000 0000	0000 0000	uuuu uuuu
TM0DH	---- --00	---- --00	---- --00	---- --uu

寄存器	上电复位	LVR 复位	WDT 溢出 (正常模式)	WDT 溢出 (HALT)
TM0AL	0000 0000	0000 0000	0000 0000	uuuu uuuu
TM0AH	---- --00	---- --00	---- --00	---- --uu
EEA	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
EED	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
LCDC	0--- --00	0--- --00	0--- --00	u--- --uu
LCD1	0000 0000	0000 0000	0000 0000	uuuu uuuu
LCD2	0000 0000	0000 0000	0000 0000	uuuu uuuu
LCD3	---- 0000	---- 0000	---- 0000	---- uuuu
CP0C	1000 0--1	1000 0--1	1000 0--1	uuuu u--u
CTRL0	---- --00	---- --00	---- --00	---- --uu
LCDCP	---- 0-00	---- 0-00	---- 0-00	---- u-uu
PWRC	00-- -000	00-- -000	00-- -000	uu-- -uuu
PGAC0	-000 0000	-000 0000	-000 0000	-uuu uuuu
PGAC1	100- -000	100- -000	100- -000	uuu- -uuu
PGACS	--00 0000	--00 0000	--00 0000	--uu uuuu
ADCR0	0010 00-0	0010 00-0	0010 00-0	uuuu uu-u
ADCR1	0000 000-	0000 000-	0000 000-	uuuu uuu-
ADRL	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
ADRH	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
ADCS	---0 0000	---0 0000	---0 0000	---u uuuu
ADRM	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
LVRC	0101 0101	0101 0101	0101 0101	uuuu uuuu
CTRL	0--- -x00	0--- -x00	0--- -x00	u--- -uuu
PTMIC0	0000 0---	0000 0---	0000 0---	uuuu u---
PTMIC1	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMIDL	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMIDH	---- --00	---- --00	---- --00	---- --uu
PTMIAL	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMIAH	---- --00	---- --00	---- --00	---- --uu
PTMIRPL	0000 0000	0000 0000	0000 0000	uuuu uuuu
PTMIRPH	---- --00	---- --00	---- --00	---- --uu
EEC	---- 0000	---- 0000	---- 0000	---- uuuu

注：“-”表示未定义
 “x”表示未知
 “u”表示不改变

输入 / 输出端口

盛群单片机的输入 / 输出控制具有很大的灵活性。大部分引脚可在用户程序控制下被设定为输入或输出。所有引脚的上拉电阻设置以及指定引脚的唤醒设置也都由软件控制，这些特性也使得此类单片机在广泛应用上都能符合开发的需求。

此单片机提供 PA~PE 双向输入 / 输出。这些寄存器在数据存储器有特定的地址。所有 I/O 口用于输入输出操作。作为输入操作，输入引脚无锁存功能，也就是说输入数据必须在执行“MOV A, [m]”，T2 的上升沿准备好，m 为端口地址。对于输出操作，所有数据都是被锁存的，且保持不变直到输出锁存被重写。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PAWU	D7	D6	D5	D4	D3	D2	D1	D0
PAPU	D7	D6	D5	D4	D3	D2	D1	D0
PA	D7	D6	D5	D4	D3	D2	D1	D0
PAC	D7	D6	D5	D4	D3	D2	D1	D0
PBPU	D7	D6	D5	D4	D3	D2	D1	D0
PB	D7	D6	D5	D4	D3	D2	D1	D0
PBC	D7	D6	D5	D4	D3	D2	D1	D0
PCPU	—	D6	D5	D4	D3	D2	D1	D0
PC	—	D6	D5	D4	D3	D2	D1	D0
PCC	—	D6	D5	D4	D3	D2	D1	D0
PDPU	D7	D6	D5	D4	D3	D2	D1	D0
PD	D7	D6	D5	D4	D3	D2	D1	D0
PDC	D7	D6	D5	D4	D3	D2	D1	D0
PEPU	—	—	—	—	D3	D2	D1	D0
PE	—	—	—	—	D3	D2	D1	D0
PEC	—	—	—	—	D3	D2	D1	D0

输入 / 输出寄存器列表

上拉电阻

许多产品应用在端口处于输入状态时需要外加一个上拉电阻来实现上拉的功能。为了免去外部上拉电阻，当引脚规划为输入时，可由内部连接到一个上拉电阻。这些上拉电阻可通过寄存器 PAPU~PEPU 来设置，它用一个 PMOS 晶体管来实现上拉电阻功能。

PAPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 PA 口 bit 7~bit 0 上拉电阻控制位
 0: 除能
 1: 使能

PBPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 PB 口 bit 7~bit 0 上拉电阻控制位
 0: 除能
 1: 使能

PCPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	D6	D5	D4	D3	D2	D1	D0
R/W	—	R/W						
POR	—	0	0	0	0	0	0	0

Bit 7 未使用，读为“0”
 Bit 6~0 PC 口 bit 6~bit 0 上拉电阻控制位
 0: 除能
 1: 使能

PDPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 PD 口 bit 7~bit 0 上拉电阻控制位
 0: 除能
 1: 使能

PEPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	D3	D2	D1	D0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

- Bit 7~4 未使用，读为“0”
 Bit 3~0 PE 口 bit 3~bit 0 上拉电阻控制位
 0: 除能
 1: 使能

PA 口唤醒

当使用暂停指令“HALT”迫使单片机进入休眠或空闲模式，单片机的系统时钟将会停止以降低功耗，此功能对于电池及低功耗应用很重要。唤醒单片机有很多种方法，其中之一就是使 PA 口的其中一个引脚从高电平转为低电平。这个功能特别适合于通过外部开关来唤醒的应用。PA 口的每个引脚可以通过设置 PAWU 寄存器来单独选择是否具有唤醒功能。

PAWU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 PAWU: PA 口 bit 7~bit 0 唤醒功能控制位
 0: 除能
 1: 使能

输入 / 输出端口控制寄存器

每一个输入 / 输出端口都具有各自的控制寄存器，即 PAC~PEC，用来控制输入 / 输出状态。从而每个 I/O 引脚都可以通过软件控制，动态的设置为 CMOS 输出或输入。所有的 I/O 端口的引脚都各自对应于 I/O 端口控制的某一位。若 I/O 引脚要实现输入功能，则对应的控制寄存器的位需要设置为“1”。这时程序指令可以直接读取输入脚的逻辑状态。若控制寄存器相应的位被设定为“0”，则此引脚被设置为 CMOS 输出。当引脚设置为输出状态时，程序指令读取的是输出端口寄存器的内容。注意，如果对输出口做读取动作时，程序读取到的是内部输出数据锁存器中的状态，而不是输出引脚上实际的逻辑状态。

PAC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

- Bit 7~0 PA 口 bit 7~bit 0 输入 / 输出控制位
 0: 输出
 1: 输入

PBC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

Bit 7~0 PB 口 bit 7~bit 0 输入 / 输出控制位
 0: 输出
 1: 输入

PCC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	D6	D5	D4	D3	D2	D1	D0
R/W	—	R/W						
POR	—	1	1	1	1	1	1	1

Bit 7 未使用, 读为 “0”
 Bit 6~0 PC 口 bit 6~bit 0 输入 / 输出控制位
 0: 输出
 1: 输入

PDC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

Bit 7~0 PD 口 bit 7~bit 0 输入 / 输出控制位
 0: 输出
 1: 输入

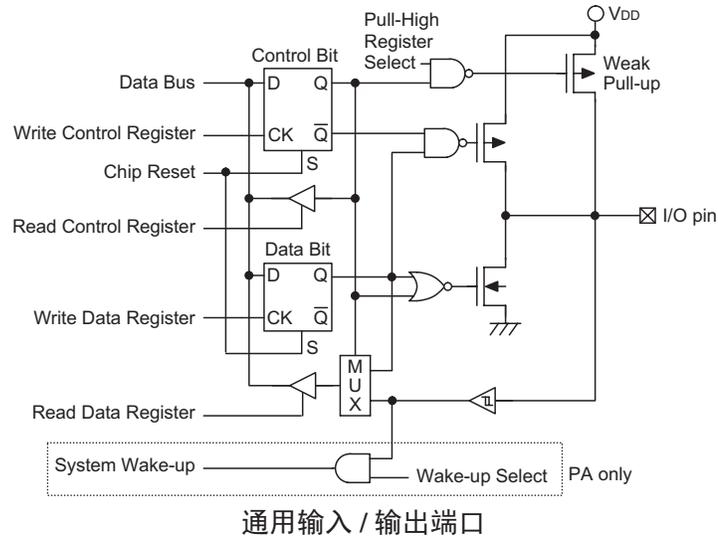
PEC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	D3	D2	D1	D0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	1	1	1	1

Bit 7~4 未使用, 读为 “0”
 Bit 3~0 PE 口 bit 3~bit 0 输入 / 输出控制位
 0: 输出
 1: 输入

输入 / 输出引脚结构

下图为输入 / 输出引脚的内部结构图。输入 / 输出引脚的准确逻辑结构图可能与此图不同，这里只是为了方便对 I/O 引脚功能的理解提供的一个参考。图中的引脚共用结构并非针对所有单片机。



编程注意事项

在编程中，最先要考虑的是端口的初始化。复位之后，所有的输入 / 输出数据及端口控制寄存器都将被设为逻辑高。所有输入 / 输出引脚默认为输入状态，而其电平则取决于其它相连接电路以及是否选择了上拉电阻。如果端口控制寄存器 PAC~PEC，某些引脚位被设定输出状态，这些输出引脚会有初始高电平输出，除非数据寄存器端口 PA~PE 在程序中被预先设定。设置哪些引脚是输入及哪些引脚是输出，可通过设置正确的值到适当的端口控制寄存器，或使用指令“SET [m].i”及“CLR [m].i”来设定端口控制寄存器中个别的位。注意，当使用这些位控制指令时，系统即将产生一个读 - 修改 - 写的操作。单片机需要先读入整个端口上的数据，修改个别的位，然后重新把这些数据写入到输出口。

PA 口的每个引脚都带唤醒功能。单片机处于休眠或空闲模式时，有很多方法可以唤醒单片机，其中之一就是通过 PA 任一引脚电平从高到低转换的方式，可以设置 PA 口一个或多个引脚具有唤醒功能。

定时器模块 – TM

控制和测量时间在任何单片机中都是一个很重要的部分。该单片机提供几个定时器模块 (简称 TM), 来实现和时间有关的功能。定时器模块是包括多种操作的定时单元, 提供的操作有: 定时 / 事件计数器, 捕捉输入, 比较匹配输出, 单脉冲输出以及 PWM 输出等功能。每个定时器模块有两个独立中断。每个 TM 外加的输入输出引脚, 扩大了定时器的灵活性, 便于用户使用。

这里只介绍各种 TM 的共性, 更多详细资料请参考简易型和周期型定时器章节。

简介

该单片机包含 2 个 TM, 分别命名为 TM0 和 TM1。TM0 为 10-bit 简易型 TM, TM1 为 10-bit 周期型 TM。虽然性质相似, 但不同 TM 特性复杂度不同。本章介绍简易型和周期型 TM 的共性, 更多详细资料分别见后面各章。两种类型 TM 的特性和区别见下表。

功能	CTM	PTM
定时 / 计数器	√	√
捕捉输入	—	√
比较匹配输出	√	√
PWM 通道数	1	1
单脉冲输出	—	1
PWM 对齐方式	边沿对齐	边沿对齐
PWM 调节周期 & 占空比	占空比或周期	占空比或周期

TM 功能概要

TM0	TM1
10-bit CTM	10-bit PTM

TM 名称 / 类型参考

TM 操作

两种不同类型的 TM 提供从简单的定时操作到 PWM 信号产生等多种功能。理解 TM 操作的关键是比较 TM 内独立运行的计数器的值与内部比较器的预置值。当计数器的值与比较器的预置值相同时, 则比较匹配, TM 中断信号产生, 清零计数器并改变 TM 输出引脚的状态。用户选择内部时钟或外部时钟来驱动内部 TM 计数器。

TM 时钟源

驱动 TM 计数器的时钟源很多。通过设置 TM 控制寄存器的 TnCK2~TnCK0 位, 选择所需的时钟源。该时钟源来自系统时钟 f_{SYS} 或内部高速时钟 f_H 或 f_{SUB} 时钟源或外部 TCKn 引脚。TCKn 引脚时钟源用于允许外部信号作为 TM 时钟源或用于事件计数。

TM 中断

两种不同类型的 TM 都有两个内部中断, 分别是内部比较器 A 或比较器 P, 当比较匹配发生时产生 TM 中断。当 TM 中断产生时, 计数器清零并改变 TM 输出引脚的状态。

TM 外部引脚

无论哪种类型的 TM，都有一个 TM 输入引脚 TCKn。通过设置 TMnCO/PTMnCO 寄存器中的 TnCK2~TnCK0 位，选择 TM 功能并将该引脚作为 TM 时钟源输入脚。外部时钟源可通过该引脚来驱动内部 TM。外部 TM 输入脚也与其它功能共用，但是，如果设置适当值给 TnCK2~TnCK0，该引脚会连接到内部 TM。TM 引脚可选择上升沿有效或下降沿有效。

每个 TM 有两个输出引脚 TPn。当 TM 工作在比较匹配输出模式且比较匹配发生时，这些引脚会由 TM 控制切换到高电平或低电平或翻转。外部 TPn 输出引脚也被 TM 用来产生 PWM 输出波形。当 TM 输出引脚与其它功能共用时，TM 输出功能需要通过寄存器 CTRL0 先被设置。寄存器中的一个单独位用于决定其相关引脚用于外部 TM 输出还是用于其它功能。不同类型 TM 中输出引脚是不同的，详见下表。

TM 引脚名称带 “_0” 或 “_1” 后缀表示 TM 输出引脚的不同分布位置，通过 CTRL0 进行选择。

TM0	TM1	寄存器
TP0_0 / TP0_1	TP1_0 / TP1_1	CTRL0

TM 输出引脚

TM 输入 / 输出引脚控制寄存器

通过设置一个与 TM 输入 / 输出引脚相关的寄存器的一位，选择引脚作为 TM 输入 / 输出功能或其它共用功能。若 TM 功能使能，且其中一个引脚已设置为 TM 输入 / 输出功能，则另外一个可作为普通 I/O 引脚。

CTRL0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	TP1CPS	TP0CPS
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未使用，读为 “0”

Bit 1 **TP1CPS**: TP1_0 / TP1_1 引脚选择
 0: TP1_0
 1: TP1_1

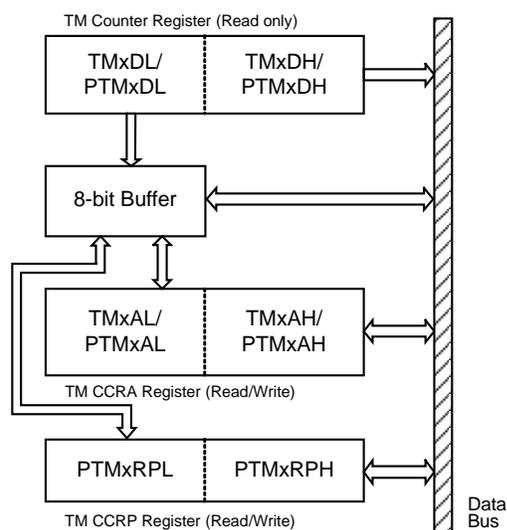
当 TM1 使能时，如果 TP1_0 作为 TM1 输入 / 输出引脚，则 TP1_1 作为普通输入 / 输出脚使用，反之亦然。

Bit 0 **TP0CPS**: TP0_0 / TP0_1 引脚选择
 0: TP0_0
 1: TP0_1

当 TM0 使能时，如果 TP0_0 作为 TM0 输入 / 输出引脚，则 TP0_1 作为普通输入 / 输出脚使用，反之亦然。

编程注意事项

TM 计数寄存器和捕捉 / 比较寄存器 CCRA、CCRP 为 10-bit 的寄存器，含有低字节和高字节结构。高字节可直接访问，低字节则仅能通过一个内部 8-bit 的缓存器进行访问。值得注意的是 8-bit 缓存器的存取数据及相关低字节的读写操作仅在其相应的高字节读取操作发生时发生。CCRA 和 CCRP 寄存器访问方式如下图所示，读写这些成对的寄存器需通过特殊的方式。建议使用“MOV”指令按照以下步骤访问 CCRA 或 CCRP 低字节寄存器，TMxAL、PTMxAL 或 PTMxRPL，否则可能导致无法预期的结果。



读写流程如下步骤所示：

- 写数据至 CCRA 或 CCRP
 - ◆ 步骤 1. 写数据至低字节寄存器 TMxAL、PTMxAL 或 PTMxRPL
 - 注意，此时数据仅写入 8-bit 缓存器。
 - ◆ 步骤 2. 写数据至高字节寄存器 TMxAH、PTMxAH 或 PTMxRPH
 - 注意，此时数据直接写入高字节寄存器，同时锁存在 8-bit 缓存器中的数据写入低字节寄存器。
- 由计数器寄存器和 CCRA 或 CCRP 中读取数据
 - ◆ 步骤 1. 由高字节寄存器 TMxDH、PTMxDH、TMxAH、PTMxAH 或 PTMxRPH 读取数据
 - 注意，此时高字节寄存器中的数据直接读取，同时由低字节寄存器读取的数据锁存至 8-bit 缓存器中。
 - ◆ 步骤 2. 由低字节寄存器 TMxDL、PTMxDL、TMxAL、PTMxAL 或 PTMxRPL 读取数据
 - 注意，此时读取 8-bit 缓存器中的数据。

简易型 TM – CTM

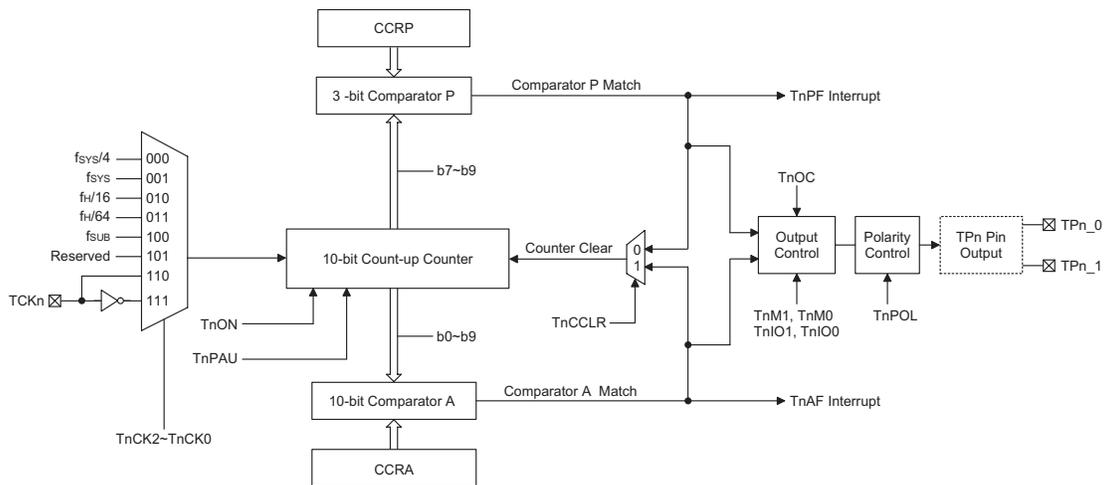
虽然简易型 TM 是这两种 TM 类型中最简单的形式，但仍然包括三种工作模式，即比较匹配输出，定时 / 事件计数器和 PWM 输出模式。简易型 TM 由外部输入脚控制并驱动一个外部输出脚。

名称	TM 编号	TM 输入引脚	TM 输出引脚
10-bit CTM	0	TCK0	TP0_0 或 TP0_1

简易型 TM 操作

简易型 TM 核心是一个由用户选择的内部或外部时钟源驱动的 10 位向上计数器，它还包括两个内部比较器即比较器 A 和比较器 P。这两个比较器将计数器的值与 CCRP 和 CCRA 寄存器中的值进行比较。CCRP 是 3 位的，与计数器的高 3 位比较；而 CCRA 是 10 位的，与计数器的所有位比较。

通过应用程序改变 10 位计数器值的唯一方法是使 TnON 位发生上升沿跳变清除计数器。此外，计数器溢出或比较匹配也会自动清除计数器。上述条件发生时，通常情况会产生 TM 中断信号。简易型 TM 可工作在不同的模式，可由包括来自输入脚的不同时钟源驱动，也可以控制输出脚。所有工作模式的设定都是通过设置相关寄存器来实现的。



简易型 TM 方框图 (n=0)

简易型 TM 寄存器介绍

简易型 TM 的所有操作由六个寄存器控制。其中包含一对只读寄存器用来存放 10 位计数器的值，一对读 / 写寄存器存放 10 位 CCRA 的值，剩下两个控制寄存器设置不同的操作和控制模式以及 CCRP 的 3 个位。

寄存器名称	位							
	7	6	5	4	3	2	1	0
TMnC0	TnPAU	TnCK2	TnCK1	TnCK0	TnON	TnRP2	TnRP1	TnRP0
TMnC1	TnM1	TnM0	TnIO1	TnIO0	TnOC	TnPOL	TnDPX	TnCCLR
TMnDL	D7	D6	D5	D4	D3	D2	D1	D0
TMnDH	—	—	—	—	—	—	D9	D8
TMnAL	D7	D6	D5	D4	D3	D2	D1	D0
TMnAH	—	—	—	—	—	—	D9	D8

简易型 TM 寄存器列表 (n=0)

TMnC0 寄存器 (n=0)

Bit	7	6	5	4	3	2	1	0
Name	TnPAU	TnCK2	TnCK1	TnCK0	TnON	TnRP2	TnRP1	TnRP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **TnPAU**: TMn 计数器暂停控制位

- 0: 运行
- 1: 暂停

通过设置此位为高可使计数器暂停，清零此位恢复正常计数器操作。当处于暂停条件时，TM 保持上电状态并继续耗电。当此位由低到高转换时，计数器将保留其剩余值，直到此位再次改变为低电平，从此值开始继续计数。

Bit 6~4 **TnCK2~TnCK0**: 选择 TMn 计数时钟位

- 000: $f_{SYS}/4$
- 001: f_{SYS}
- 010: $f_H/16$
- 011: $f_H/64$
- 100: f_{SUB}
- 101: 保留位
- 110: TCKn 上升沿时钟
- 111: TCKn 下降沿时钟

此三位用于选择 TM 的时钟源。选择保留时钟输入将有效地除能内部计数器。外部引脚时钟源能被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_H 和 f_{SUB} 是其它的内部时钟源，细节方面请参考振荡器章节。

Bit 3 **TnON**: TMn 计数器 On/Off 控制位

- 0: Off
- 1: On

此位控制 TM 的总开关功能。设置此位为高则使能计数器使其运行，清零此位则除能 TM。清零此位将停止计数器并关闭 TM 减少耗电。当此位经由低到高转变时，内部计数器将复位清零；当此位经由高到低转换时，内部计数器将保持其剩余值，直到此位再次改变为高电平。

若 TM 处于比较匹配输出模式时，当 TnON 位经由低到高的转换时，TM 输出脚将复位至 TnOC 位指定的初始值。

Bit 2~0 **TnRP2~TnRP0:** TMn CCRP 3-bit 寄存器，对应于 TMn 计数器 bit 9~bit 7

比较器 P 匹配周期：

- 000: 1024 个 TMn 时钟周期
- 001: 128 个 TMn 时钟周期
- 010: 256 个 TMn 时钟周期
- 011: 384 个 TMn 时钟周期
- 100: 512 个 TMn 时钟周期
- 101: 640 个 TMn 时钟周期
- 110: 768 个 TMn 时钟周期
- 111: 896 个 TMn 时钟周期

此三位设定内部 CCRP 3-bit 寄存器的值，然后与内部计数器的高三位进行比较。如果 TnCCLR 位设定为 0，则选择了 CCRP 比较结果清除内部计数器。TnCCLR 位设为低，内部计数器在比较器 P 比较匹配发生时被重置；由于 CCRP 只与计数器高三位比较，比较结果是 128 时钟周期的倍数。CCRP 被清零时，实际上会使得计数器在最大值溢出。

TMnC1 寄存器 (n=0)

Bit	7	6	5	4	3	2	1	0
Name	TnM1	TnM0	TnIO1	TnIO0	TnOC	TnPOL	TnDPX	TnCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **TnM1~TnM0:** 选择 TMn 工作模式位

- 00: 比较匹配输出模式
- 01: 未定义
- 10: PWM 模式
- 11: 定时 / 计数器模式

这两位设置 TM 需要的工作模式。为了确保操作可靠，TM 应在 TnM1 和 TnM0 位有任何改变前先关掉。在定时 / 计数器模式，TM 输出脚控制必须除能。

Bit 5~4 **TnIO1~TnIO0:** 选择 TPn_0/TPn_1 输出功能位

比较匹配输出模式

- 00: 无变化
- 01: 输出低
- 10: 输出高
- 11: 输出翻转

PWM 模式

- 00: 强制无效状态
- 01: 强制有效状态
- 10: PWM 输出
- 11: 未定义

定时 / 计数器模式

未使用

此两位用于决定在一定条件达到时 TM 输出脚如何改变状态。这两位值的选择取决于 TM 运行在何种模式下。

在比较匹配输出模式下，TnIO1 和 TnIO0 位决定当比较器 A 比较匹配输出发生时 TM 输出脚如何改变状态。当比较器 A 比较匹配输出发生时 TM 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时，这个输出将不会改变。TM 输出脚的初始值通过 TMnC1 寄存器的 TnOC 位设置取得。注意，由 TnIO1 和 TnIO0 位得到的输出电平必须与通过 TnOC 位设置的初始值不同，否则当比较匹配发生时，TM 输出脚将不会发生变化。在 TM 输出脚改变状态后，通过 TnON 位由低到高电平的转换复位至初始值。

在 PWM 模式，TnIO1 和 TnIO0 用于决定比较匹配条件发生时怎样改变 TM 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。仅在 TMn 关闭时改变 TnIO1 和 TnIO0 位的值是很有必要的。若在 TM 运行时改变 TnIO1 和 TnIO0 的值，PWM 输出的值是无法预料的。

- Bit 3 **TnOC**: TPn_0 / TPn_1 输出控制位
 比较匹配输出模式
 0: 初始低
 1: 初始高
 PWM 模式
 0: 低有效
 1: 高有效
 这是 TM 输出脚输出控制位。它取决于 TM 此时正运行于比较匹配输出模式还是 PWM 模式。若 TM 处于定时 / 计数器模式, 则其不受影响。在比较匹配输出模式时, 比较匹配发生前其决定 TM 输出脚的逻辑电平值。在 PWM 模式时, 其决定 PWM 信号是高有效还是低有效。
- Bit 2 **TnPOL**: TPn_0 / TPn_1 输出极性控制位
 0: 同相
 1: 反相
 此位控制 TPn_0 / TPn_1 输出脚的极性。此位为高时 TM 输出脚反相, 为低时 TM 输出脚同相。若 TM 处于定时 / 计数器模式时其不受影响。
- Bit 1 **TnDPX**: TMn PWM 周期 / 占空比控制位
 0: CCRP - 周期; CCRA - 占空比
 1: CCRP - 占空比; CCRA - 周期
 此位决定 CCRA 与 CCRP 寄存器哪个被用于 PWM 波形的周期和占空比控制。
- Bit 0 **TnCCLR**: 选择 TMn 计数器清零条件位
 0: TMn 比较器 P 匹配
 1: TMn 比较器 A 匹配
 此位用于选择清除计数器的方法。简易型 TM 包括两个比较器 - 比较器 A 和比较器 P。这两个比较器每个都可以用作清除内部计数器。TnCCLR 位设为高, 计数器在比较器 A 比较匹配发生时被清除; 此位设为低, 计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 被清除为 0 时才能生效。TnCCLR 位在 PWM 模式时未使用。

TMnDL 寄存器 (n=0)

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **TMnDL**: TMn 计数器低字节寄存器 bit 7~bit 0
 TMn 10-bit 计数器 bit 7~bit 0

TMnDH 寄存器 (n=0)

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义, 读为 “0”

Bit 1~0 **TMnDH**: TMn 计数器高字节寄存器 bit 1~bit 0
 TMn 10-bit 计数器 bit 9~bit 8

TMnAL 寄存器 (n=0)

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **TMnAL**: TMn CCRA 低字节寄存器 bit 7~bit 0
 TMn 10-bit CCRA bit 7~bit 0

TMnAH 寄存器 (n=0)

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”
 Bit 1~0 **TMnAH**: TMn CCRA 高字节寄存器 bit 1~bit 0
 TMn 10-bit CCRA bit 9~bit 8

简易型 TM 工作模式

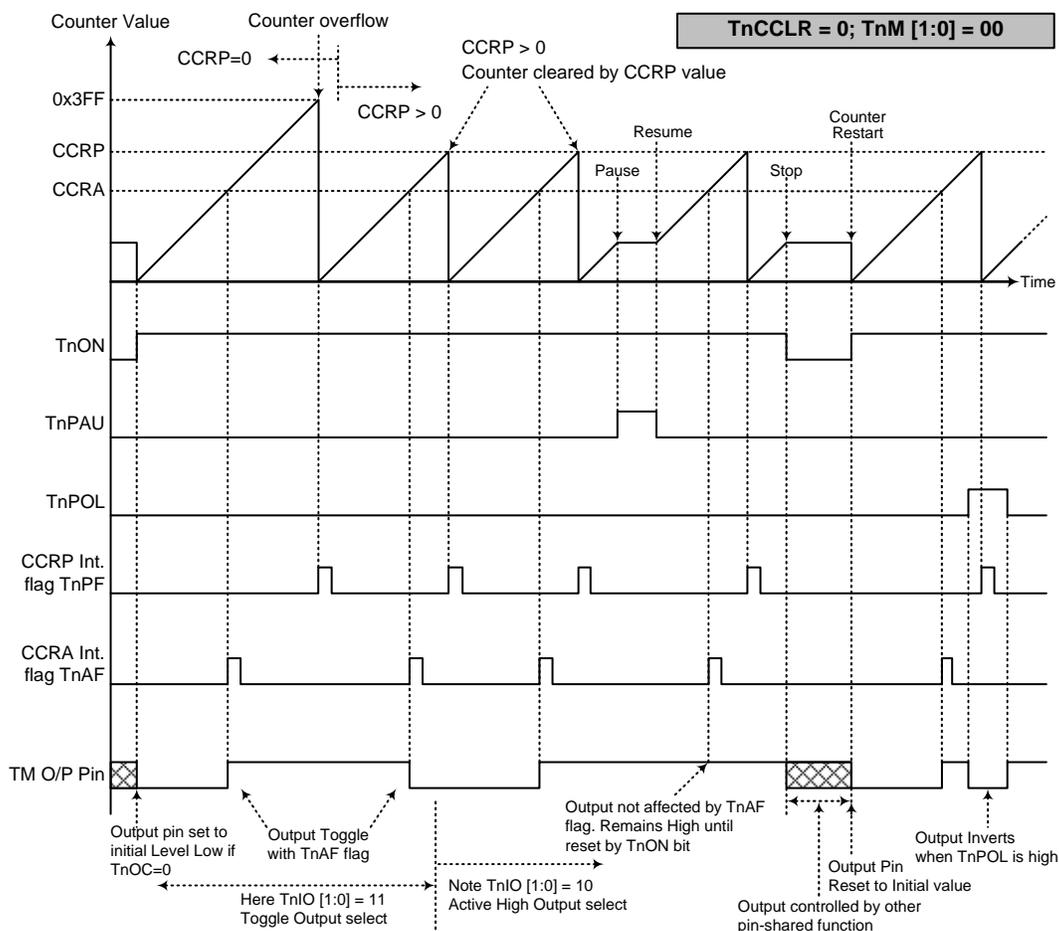
简易型 TM 有三种工作模式，即比较匹配输出模式，PWM 模式或定时 / 计数器模式。通过设置 TMnC1 寄存器的 TnM1 和 TnM0 位选择任意工作模式。

比较匹配输出模式

为使 TM 工作在此模式，TMnC1 寄存器中的 TnM1 和 TnM0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 TnCCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 TnAF 和 TnPF 将分别置起。

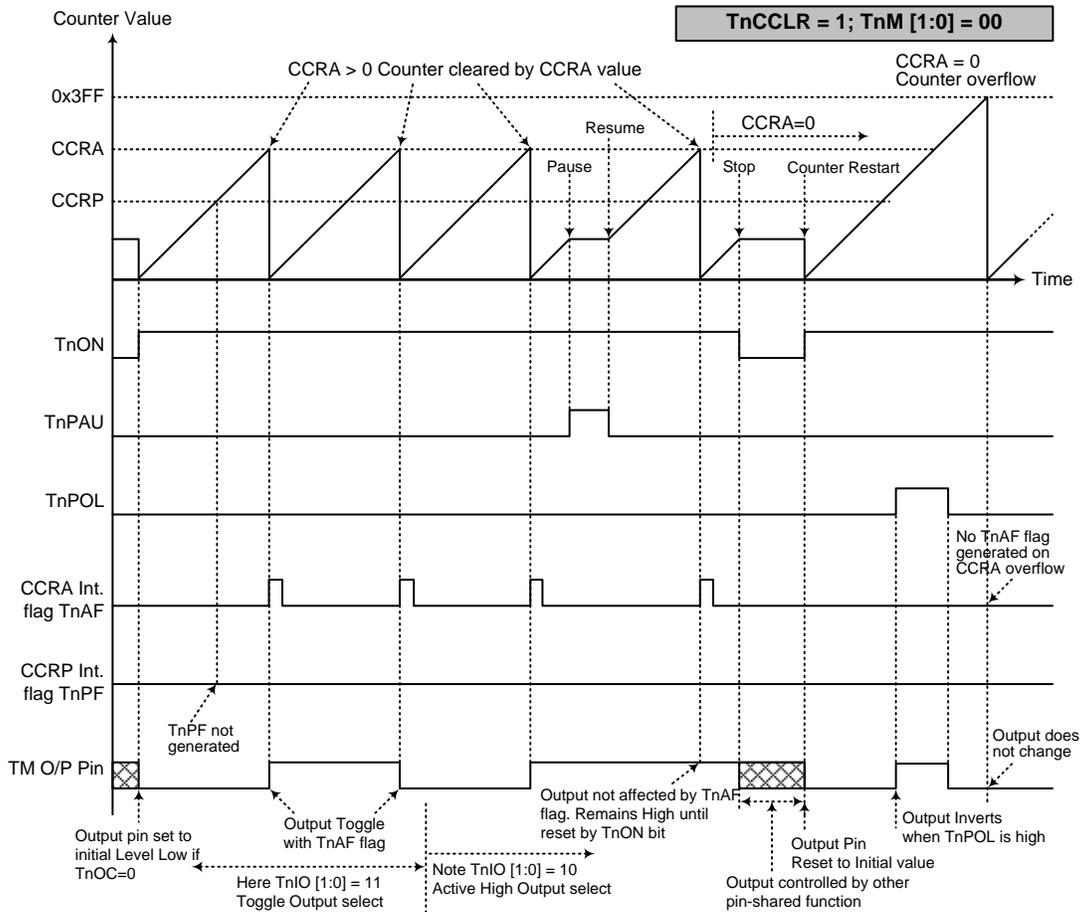
如果 TMnC1 寄存器的 TnCCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅 TnAF 中断请求标志产生。所以当 TnCCLR 为高时，不产生 TnPF 中断请求标志。如果 CCRA 被清零，当计数达到最大值 3FFH 时，计数器溢出，而此时不产生 TnAF 请求标志。

正如该模式名所言，当比较匹配发生后，TM 输出脚状态改变。当比较器 A 比较匹配发生后 TnAF 标志产生时，TM 输出脚状态改变。比较器 P 比较匹配发生时产生的 TnPF 标志不影响 TM 输出脚。TM 输出脚状态改变方式由 TMnC1 寄存器中 TnIO1 和 TnIO0 位决定。当比较器 A 比较匹配发生时，TnIO1 和 TnIO0 位决定 TM 输出脚输出高，低或翻转当前状态。TM 输出脚初始值，即当 TnON 位发生由低到高电平的变化之后输出引脚的状态，可以由 TnOC 位设置。注意，若 TnIO1 和 TnIO0 位同时为 0 时，引脚输出不变。



比较匹配输出模式 — TnCCLR=0 (n=0)

- 注：1. TnCCLR=0，比较器 P 匹配将清除计数器
 2. TM 输出脚仅由 TnAF 标志位控制
 3. 在 TnON 上升沿 TM 输出脚复位至初始值



比较匹配输出模式 — TnCCLR=1 (n=0)

- 注：1. TnCCLR=1，比较器 A 匹配将清除计数器
 2. TM 输出脚仅由 TnAF 标志位控制
 3. 在 TnON 上升沿 TM 输出脚复位至初始值
 4. 当 TnCCLR=1 时，TnPF 标志位不会产生

定时 / 计数器模式

为使 TM 工作在此模式，TMnC1 寄存器中的 TnM1 和 TnM0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 TM 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以适用于此功能。该模式中未使用的 TM 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

为使 TM 工作在此模式，TMnC1 寄存器中的 TnM1 和 TnM0 位需要设置为“10”。TM 的 PWM 功能在马达控制，加热控制，照明控制等方面十分有用。给 TM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可调，其波形的选择就极其灵活。在 PWM 模式中，TnCCLR 位不影响 PWM 操作。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。哪个寄存器控制频率或占空比取决于 TMnC1 寄存器的 TnDPX 位。所以 PWM 波形频率和占空比由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。TMnC1 寄存器中的 TnOC 位决定 PWM 波形的极性，TnIO1 和 TnIO0 位使能 PWM 输出或将 TM 输出脚置为逻辑高或逻辑低。TnPOL 位对 PWM 输出波形的极性取反。

• CTM, PWM 模式, 边沿对齐模式, TnDPX=0

CCRP	001b	010b	011b	100b	101b	110b	111b	000b
Period	128	256	384	512	640	768	896	1024
Duty	CCRA							

若 $f_{SYS}=16\text{MHz}$ ，TM 时钟源选择 $f_{SYS}/4$ ，CCRP=100b，CCRA=128，

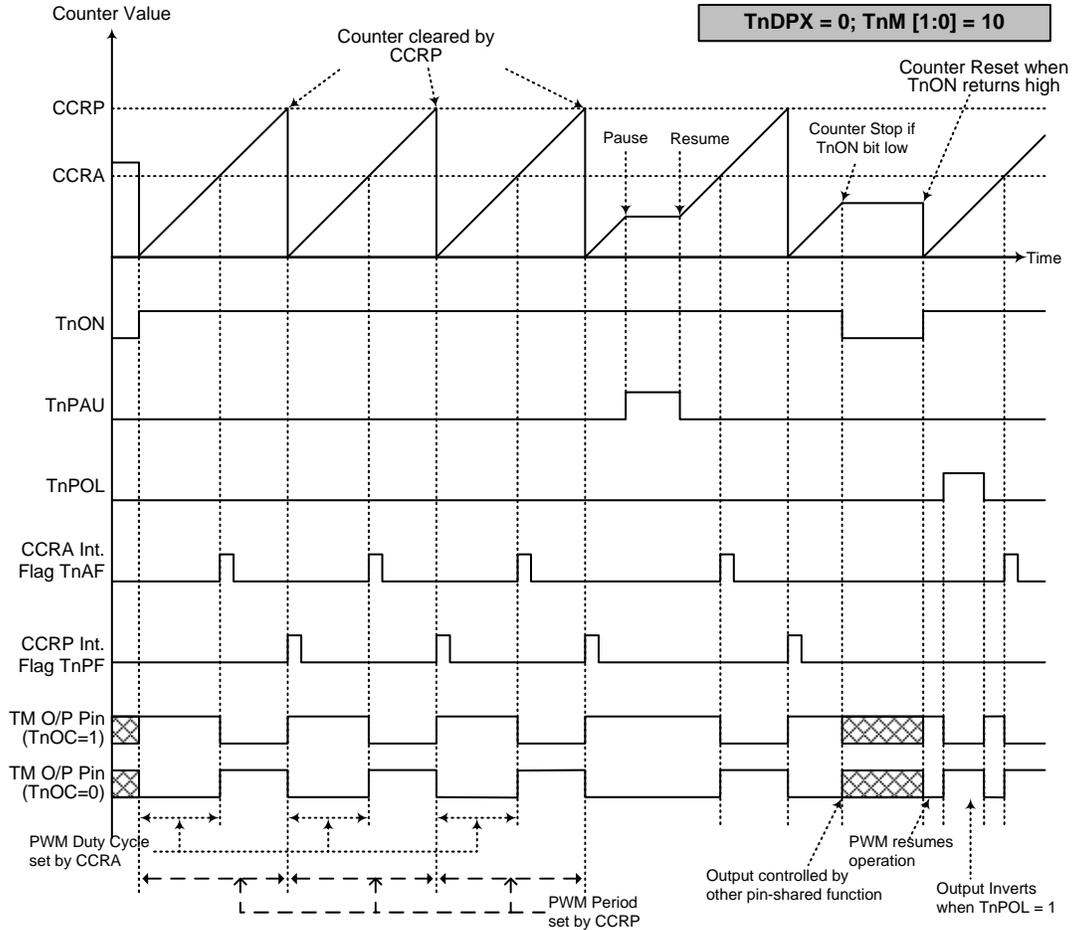
CTM PWM 输出频率 $= (f_{SYS}/4)/512 = f_{SYS}/2048 = 7.8125\text{kHz}$ ， $duty = 128/512 = 25\%$ ，

若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值，PWM 输出占空比为 100%。

• CTM, PWM 模式, 边沿对齐模式, TnDPX=1

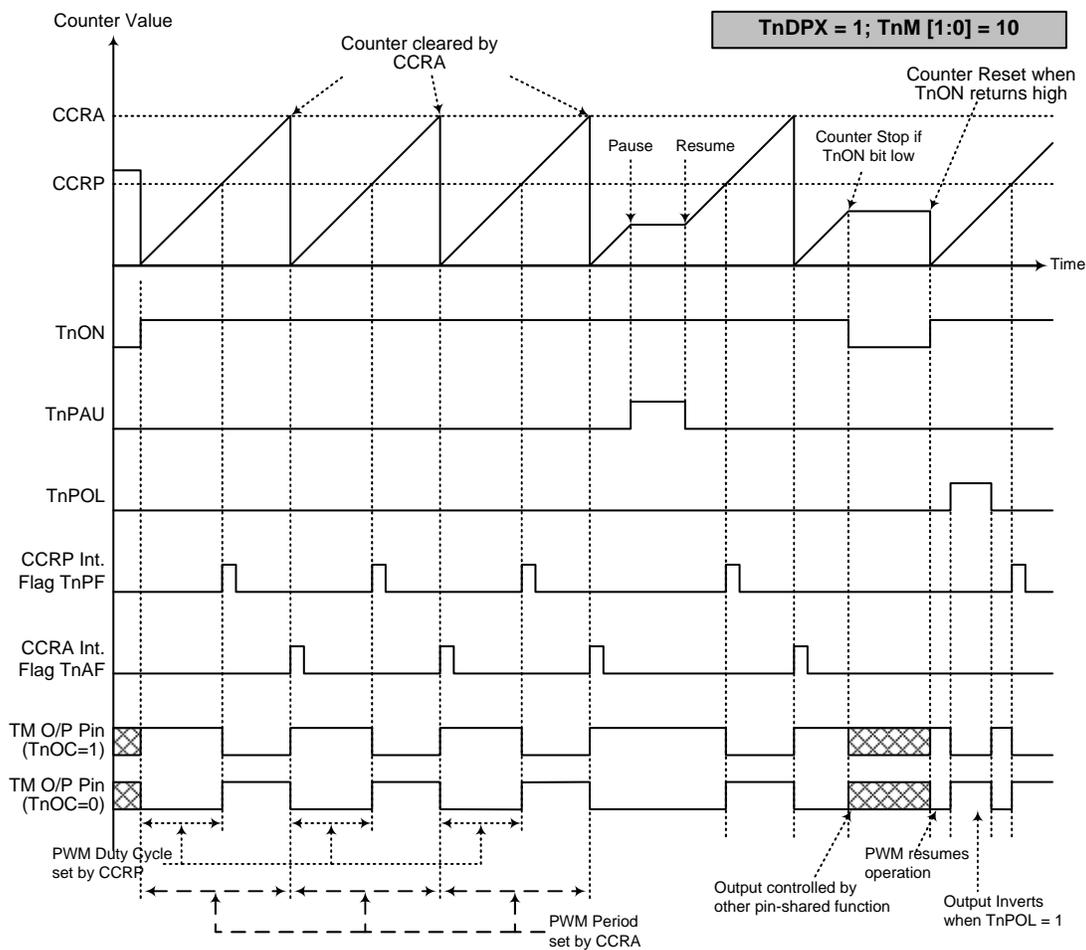
CCRP	001b	010b	011b	100b	101b	110b	111b	000b
Period	CCRA							
Duty	128	256	384	512	640	768	896	1024

PWM 的输出周期由 CCRA 寄存器的值与 TM 的时钟共同决定，PWM 的占空比由 CCRP 寄存器的值决定。



PWM 模式 — TnDPX=0 (n=0)

- 注: 1. TnDPX=0, CCRP 清除计数器
 2. 计数器清零并设置 PWM 周期
 3. 当 TnIO1, TnIO0=00 或 01, PWM 功能不变
 4. TnCCLR 位不影响 PWM 操作



PWM 模式 — TnDPX=1 (n=0)

- 注: 1. TnDPX=1, CCRA 清除计数器
 2. 计数器清零并设置 PWM 周期
 3. 当 TnIO1, TnIO0=00 或 01, PWM 功能不变
 4. TnCCLR 位不影响 PWM 操作

周期型 TM – PTM

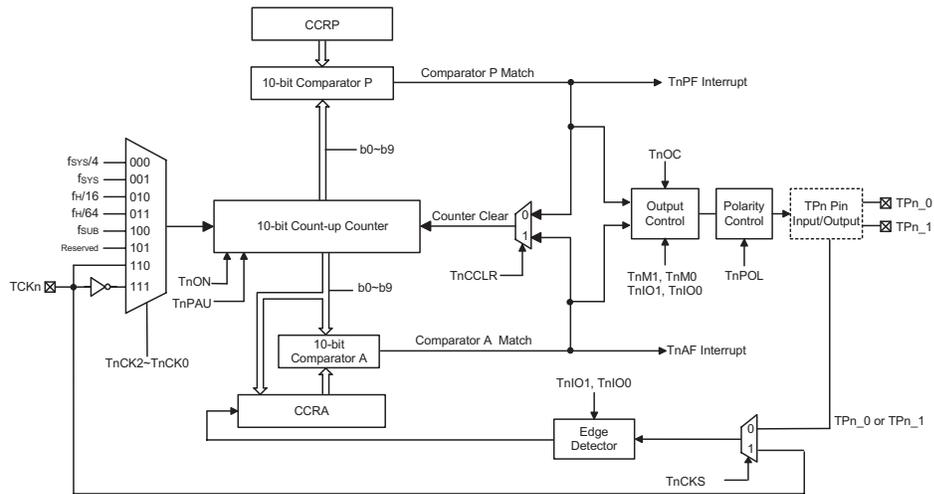
周期型 TM 包括 5 种工作模式，即比较匹配输出、定时 / 事件计数器、捕捉输入、单脉冲输出和 PWM 输出模式。周期型 TM 由一个外部输入脚控制并驱动一个外部输出脚。

名称	TM 编号	TM 输入引脚	TM 输出引脚
10-bit PTM	1	TCK1	TP1_0 或 TP1_1

周期型 TM 操作

此周期型 TM 是 10 位宽度。TM 核心是一个由用户选择的内部或外部时钟源驱动的 10 位向上计数器，它还包括两个内部比较器即比较器 A 和比较器 P。这两个比较器将计数器的值与 CCRA 和 CCRP 寄存器中的值进行比较。

通过应用程序改变 10 位计数器值的唯一方法是使 TnON 位发生上升沿跳变清除计数器。此外，计数器溢出或比较匹配也会自动清除计数器。上述条件发生时，通常情况会产生 TM 中断信号。周期型 TM 可工作在不同的模式，可由包括来自输入脚的不同时钟源驱动，也可以控制输出脚。所有工作模式的设定都是通过设置相关寄存器来实现的。



10-bit 周期型 TM 方框图 (n=1)

周期型 TM 寄存器介绍

周期型 TM 的所有操作由一系列寄存器控制。一对只读寄存器用来存放 10 位计数器的值，两对读 / 写寄存器分别存放 10 位 CCRA 和 CCRP 的值。剩下两个控制寄存器用来设置不同的操作和控制模式。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PTMnC0	TnPAU	TnCK2	TnCK1	TnCK0	TnON	—	—	—
PTMnC1	TnM1	TnM0	TnIO1	TnIO0	TnOC	TnPOL	TnCAPTS	TnCCLR
PTMnDL	D7	D6	D5	D4	D3	D2	D1	D0
PTMnDH	—	—	—	—	—	—	D9	D8
PTMnAL	D7	D6	D5	D4	D3	D2	D1	D0
PTMnAH	—	—	—	—	—	—	D9	D8
PTMnRPL	D7	D6	D5	D4	D3	D2	D1	D0
PTMnRPH	—	—	—	—	—	—	D9	D8

10-bit 周期型 TM 寄存器列表 (n=1)

PTMnC0 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	TnPAU	TnCK2	TnCK1	TnCK0	TnON	—	—	—
R/W	R/W	R/W	R/W	R/W	R/W	—	—	—
POR	0	0	0	0	0	—	—	—

Bit 7 **TnPAU**: TMn 计数器暂停控制位

- 0: 运行
- 1: 暂停

通过设置此位为高可使计数器暂停，清零此位恢复正常计数器操作。当处于暂停条件时，TM 保持上电状态并继续耗电。当此位由低到高转变时，计数器将保留其剩余值，直到此位再次改变为低电平，并从此值开始继续计数。

Bit 6 ~ 4 **TnCK2~TnCK0**: 选择 TMn 计数时钟位

- 000: $f_{SYS}/4$
- 001: f_{SYS}
- 010: $f_H/16$
- 011: $f_H/64$
- 100: f_{SUB}
- 101: 保留位
- 110: TCKn 上升沿
- 111: TCKn 下降沿

此三位用于选择 TM 的时钟源。选择保留时钟输入将有效地除能内部计数器。外部引脚时钟源能被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_H 和 f_{SUB} 是其它的内部时钟源，细节方面请参考振荡器章节。

Bit 3 **TnON**: TMn 计数器 On/Off 控制位

- 0: Off
- 1: On

此位控制 TM 的总开关功能。设置此位为高则使能计数器使其运行，清零此位则除能 TM。清零此位将停止计数器并关闭 TM 减少耗电。当此位经由低到高转变时，内部计数器将复位清零；当此位经由高到低转换时，内部计数器将保持其剩余值，直到此位再次改变为高电平。

若 TM 处于比较匹配输出模式时，当 TnON 位经由低到高的转变时，TM 输出脚将复位至 TnOC 位指定的初始值。

Bit 2~0 未定义，读为“0”

PTMnC1 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	TnM1	TnM0	TnIO1	TnIO0	TnOC	TnPOL	TnCAPTS	TnCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 TnM1~TnM0: 选择 TMn 工作模式位
 00: 比较匹配输出模式
 01: 捕捉输入模式
 10: PWM 模式或单脉冲输出模式
 11: 定时 / 计数器模式
 这两位设置 TM 需要的工作模式。为了确保操作可靠，TM 应在 TnM1 和 TnM0 位有任何改变前先关掉。在定时 / 计数器模式，TM 输出脚控制必须除能。

Bit 5~4 TnIO1~TnIO0: 选择 TPn_0/TPn_1 输出功能位
 比较匹配输出模式
 00: 无变化
 01: 输出低
 10: 输出高
 11: 输出翻转
 PWM 模式 / 单脉冲输出模式
 00: 强制无效状态
 01: 强制有效状态
 10: PWM 输出
 11: 单脉冲输出
 捕捉输入模式
 00: 在 TCKn、TPn_0 或 TPn_1 上升沿输入捕捉
 01: 在 TCKn、TPn_0 或 TPn_1 下降沿输入捕捉
 10: 在 TCKn、TPn_0 或 TPn_1 双沿输入捕捉
 11: 输入捕捉除能
 定时 / 计数器模式
 未使用
 此两位用于决定在一定条件达到时 TM 输出脚如何改变状态。这两位值的选择取决于 TM 运行在何种模式下。
 在比较匹配输出模式下，TnIO1 和 TnIO0 位决定当从比较器 A 比较匹配输出发生时 TM 输出脚如何改变状态。当从比较器 A 比较匹配输出发生时 TM 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时，这个输出将不会改变。TM 输出脚的初始值通过 PTMnC1 寄存器的 TnOC 位设置取得。注意，由 TnIO1 和 TnIO0 位得到的输出电平必须与通过 TnOC 位设置的初始值不同，否则当比较匹配发生时，TM 输出脚将不会发生变化。在 TM 输出脚改变状态后，通过 TnON 位由低到高电平的转换复位至初始值。
 在 PWM 模式，TnIO1 和 TnIO0 用于决定比较匹配条件发生时怎样改变 TM 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。仅在 TMn 关闭时改变 TnIO1 和 TnIO0 位的值是很有必要的。若在 TM 运行时改变 TnIO1 和 TnIO0 的值，PWM 输出的值是无法预料的。

- Bit 3 **TnOC**: TPn_0/TPn_1 输出控制位
 比较匹配输出模式
 0: 初始低
 1: 初始高
 PWM 模式 / 单脉冲输出模式
 0: 低有效
 1: 高有效
 这是 TM 输出脚输出控制位。它取决于 TM 此时正运行于比较匹配输出模式还是 PWM 模式 / 单脉冲输出模式。若 TM 处于定时 / 计数器模式, 则其不受影响。在比较匹配输出模式时, 比较匹配发生前其决定 TM 输出脚的逻辑电平值。在 PWM 模式时, 其决定 PWM 信号是高有效还是低有效。
- Bit 2 **TnPOL**: TPn_0/TPn_1 输出极性控制位
 0: 同相
 1: 反相
 此位控制 TPn_0/TPn_1 输出脚的极性。此位为高时 TM 输出脚反相, 为低时 TM 输出脚同相。若 TM 处于定时 / 计数器模式时其不受影响。
- Bit 1 **TnCAPTS**: 选择 TMn 捕捉触发源
 0: 来自 TPn_0 或 TPn_1 引脚
 1: 来自 TCKn 引脚
- Bit 0 **TnCCLR**: 选择 TMn 计数器清零条件位
 0: TMn 比较器 P 匹配
 1: TMn 比较器 A 匹配
 此位用于选择清除计数器的方法。周期型 TM 包括两个比较器 -- 比较器 A 和比较器 P, 两者都可以用作清除内部计数器。TnCCLR 位设为高, 计数器在比较器 A 比较匹配发生时被清除; 此位设为低, 计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 被清除为 0 时才能生效。TnCCLR 位在 PWM 模式、单脉冲或输入捕捉模式时未使用。

PTMnDL 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **PTMnDL**: TMn 计数器低字节寄存器 bit 7~bit 0
 TMn 10-bit 计数器 bit 7~bit 0

PTMnDH 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义, 读为 “0”

Bit 1~0 **PTMnDH**: TMn 计数器高字节寄存器 bit 1~bit 0
 TMn 10-bit 计数器 bit 9~bit 8

PTMnAL 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **PTMnAL**: TMn CCRA 低字节寄存器 bit 7~bit 0
 TMn 10-bit CCRA bit 7~bit 0

PTMnAH 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义, 读为“0”
 Bit 1~0 **PTMnAH**: TMn CCRA 高字节寄存器 bit 1~bit 0
 TMn 10-bit CCRA bit 9~bit 8

PTMnRPL 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **PTMnRPL**: TMn CCRP 低字节寄存器 bit 7~bit 0
 TMn 10-bit CCRP bit 7~bit 0

PTMnRPH 寄存器 (n=1)

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义, 读为“0”
 Bit 1~0 **PTMnRPH**: TMn CCRP 高字节寄存器 bit 1~bit 0
 TMn 10-bit CCRP bit 9~bit 8

周期型 TM 工作模式

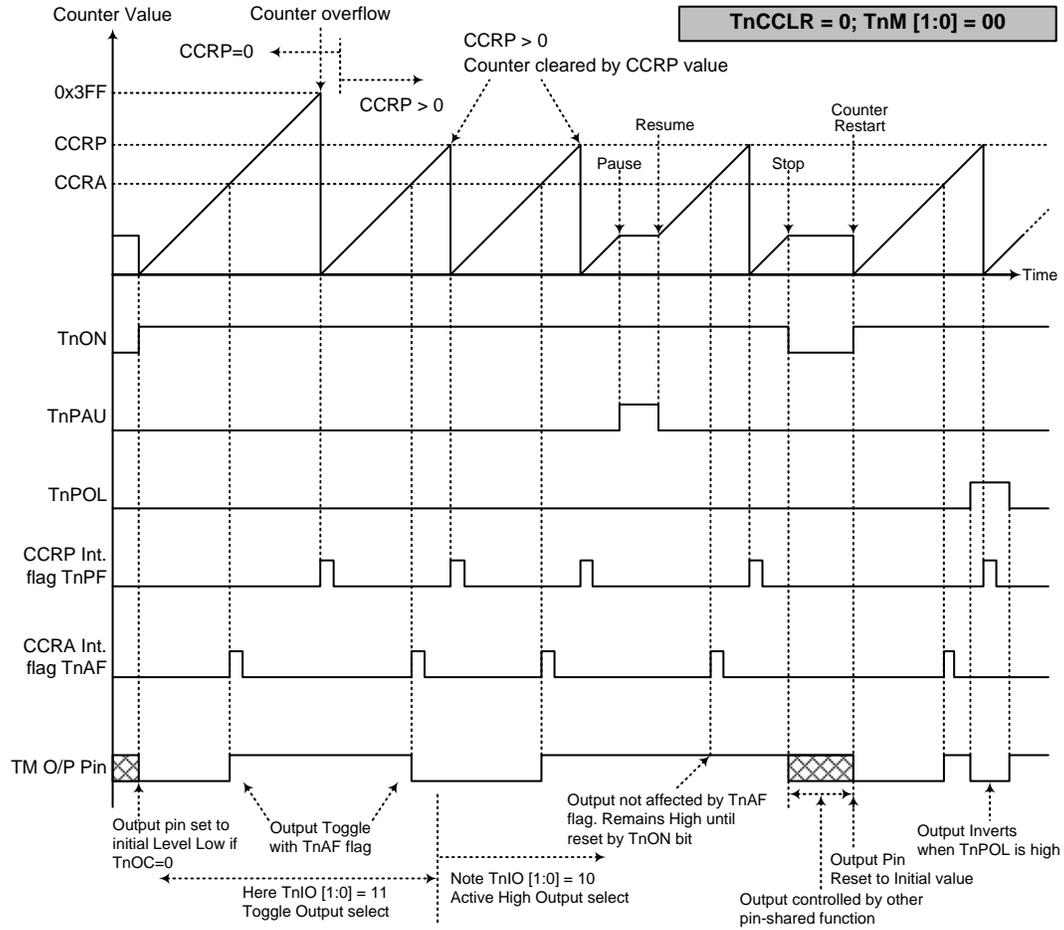
周期型 TM 有五种工作模式，即比较匹配输出模式、PWM 输出模式、单脉冲输出模式、捕捉输入模式或定时 / 计数器模式。通过设置 PTMnC1 寄存器的 TnM1 和 TnM0 位选择任意模式。

比较匹配输出模式

为使 TM 工作在此模式，PTMnC1 寄存器的 TnM1 和 TnM0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 TnCCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 TnAF 和 TnPF 将分别置起。

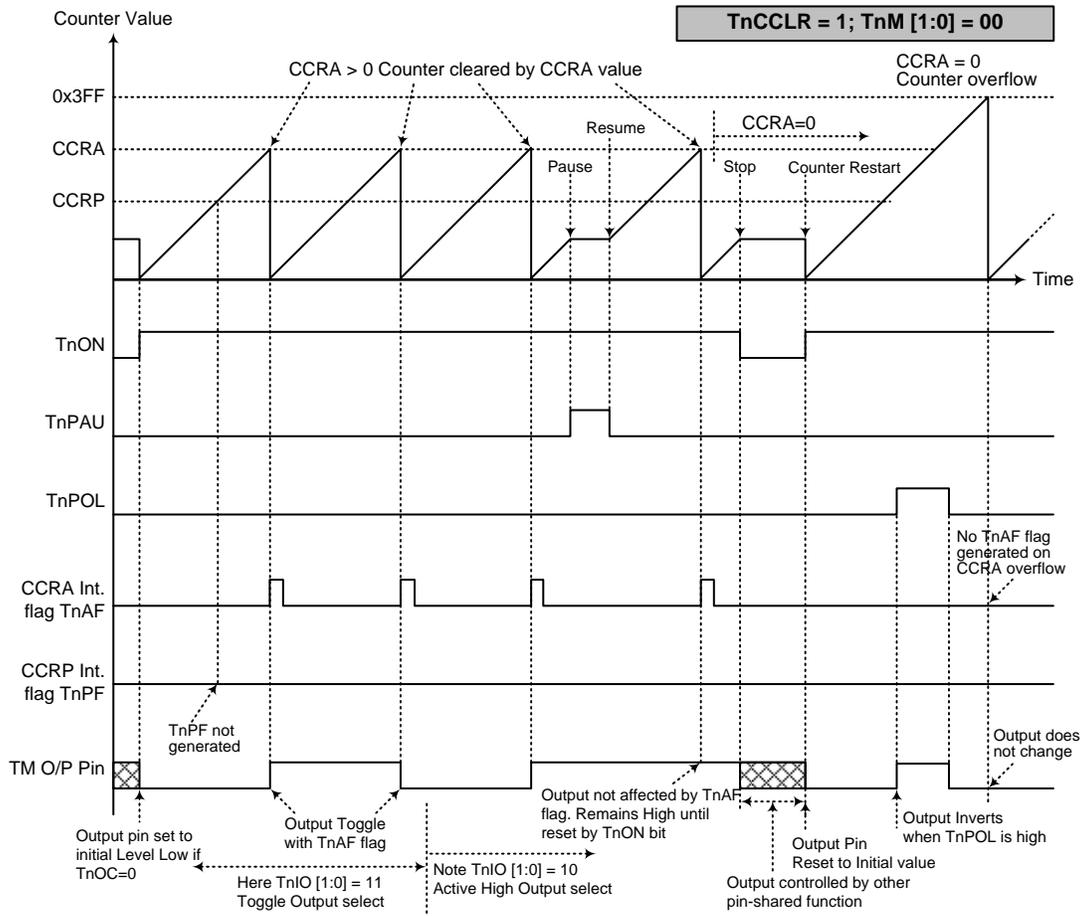
如果 PTMnC1 寄存器的 TnCCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅 TnAF 中断请求标志产生。所以当 TnCCLR 为高时，不会产生 TnPF 中断请求标志。在比较匹配输出模式中，CCRA 寄存器值不能设为“0”。

正如该模式名所言，当比较匹配发生后，TM 输出脚状态改变。当比较器 A 比较匹配发生后 TnAF 中断请求标志产生时，TM 输出脚状态改变。比较器 P 比较匹配发生时产生的 TnPF 标志不影响 TM 输出脚。TM 输出脚状态改变方式由 PTMnC1 寄存器中 TnIO1 和 TnIO0 位决定。当比较器 A 比较匹配发生时，TnIO1 和 TnIO0 位决定 TM 输出脚输出高，低或翻转当前状态。TM 输出脚初始值，即当 TnON 位发生由低到高电平的变化之后输出引脚的状态，可以由 TnOC 设置。注意，若 TnIO1 和 TnIO0 位同时为 0 时，引脚输出不变。



比较器匹配输出模式 — TnCCLR = 0 (n=1)

- 注：1. TnCCLR=0，比较器 P 匹配将清除计数器
 2. TM 输出脚仅由 TnAF 标志位控制
 3. 在 TnON 上升沿 TM 输出脚复位至初始值



比较器匹配输出模式 — TnCCLR = 1 (n=1)

- 注：1. TnCCLR=1，比较器 P 匹配将清除计数器
 2. TM 输出脚仅由 TnAF 标志位控制
 3. 在 TnON 上升沿 TM 输出脚复位至初始值
 4. 当 TnCCLR=1 时，不会产生 TnPF 标志

定时 / 计数器模式

为使 TM 工作在此模式，PTMnC1 寄存器的 TnM1 和 TnM0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 TM 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以适用于此功能。该模式中未使用的 TM 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

为使 TM 工作在此模式，PTMnC1 寄存器的 TnM1 和 TnM0 位需要设置为“10”，且 TnIO1 和 TnIO0 位也需要设置为“10”。TM 的 PWM 功能在马达控制，加热控制，照明控制等方面十分有用。给 TM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可调，其波形的选择就极其灵活。在 PWM 模式中，TnCCLR 位对 PWM 周期无影响。CCRP 和 CCRA 寄存器都用于控制 PWM 方波。CCRP 寄存器通过清除内部计数从而控制 PWM 周期，CCRA 寄存器设置 PWM 的占空比。PWM 波形的周期和占空比由 CCRP 和 CCRA 寄存器的值控制。

当比较器 A 或比较器 P 比较匹配发生时，CCRA 和 CCRP 中断标志位分别产生。PTMnC1 寄存器的 TnOC 位选择 PWM 波形的极性，TnIO1 和 TnIO0 位使能 PWM 输出或强制 TM 输出脚为高电平或低电平。TnPOL 位用于 PWM 输出波形的极性反相控制。

● 10-bit PTM, PWM 模式, 边沿对齐模式

CCRP	0	1~1023
Period	1024	1~1023
Duty	CCRA	

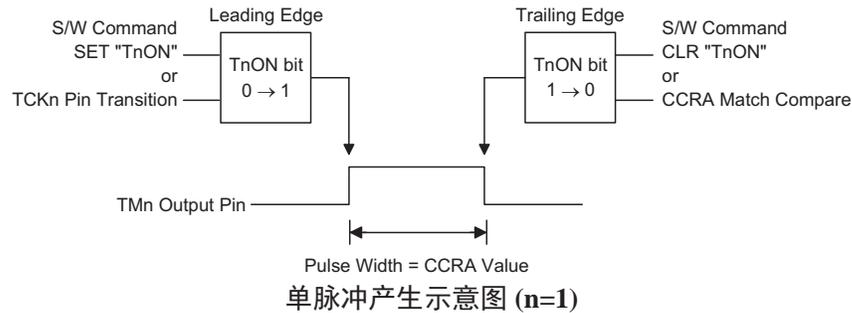
若 $f_{sys}=16\text{MHz}$ ，TM 时钟源选择 $f_{sys}/4$ ，CCRP=100b 且 CCRA=128，
 PTM PWM 输出频率 $= (f_{sys}/4)/512 = f_{sys}/2048 = 7.8125\text{kHz}$ ， $duty = 128/512 = 25\%$ ，
 若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值，PWM 输出占空比为 100%。

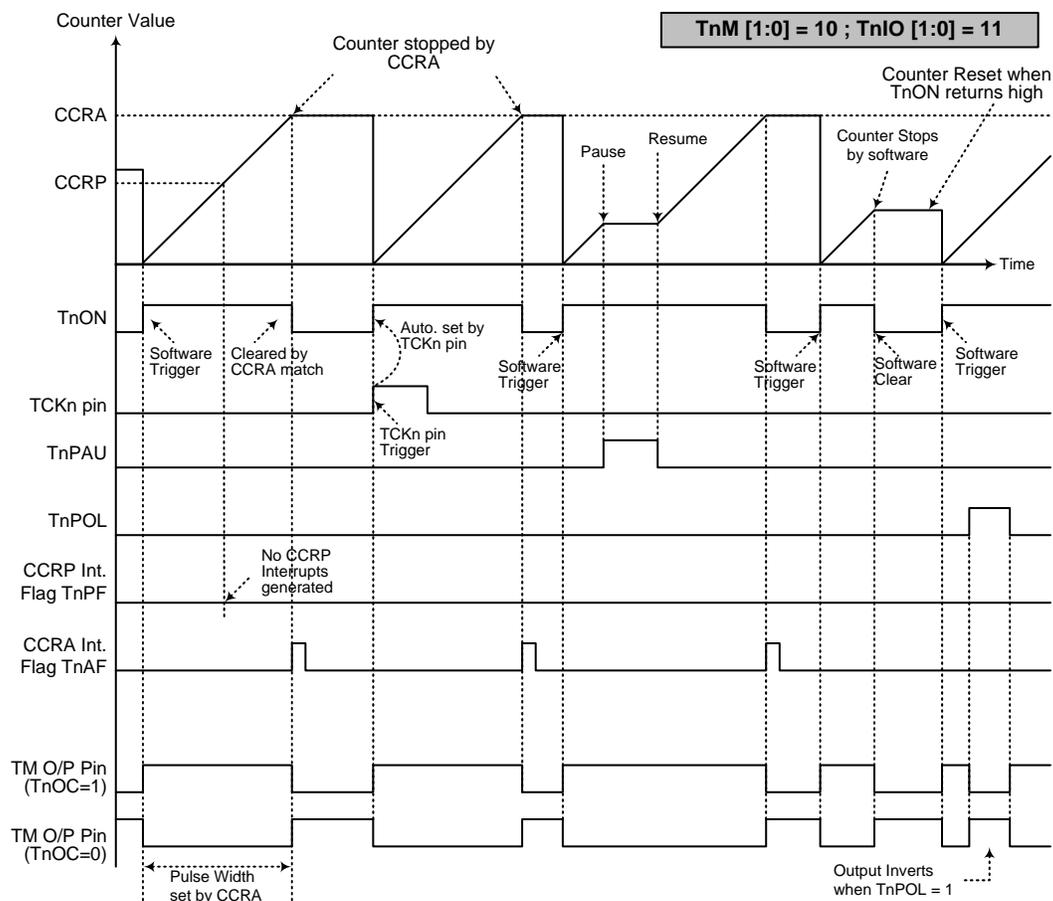
单脉冲输出模式

为使 TM 工作在此模式，TnM1 和 TnM0 位需要设置为“10”，并且相应的 TnIO1 和 TnIO0 需要设置为“11”。正如模式名所言，单脉冲输出模式，在 TM 输出脚将产生一个脉冲输出。

通过应用程序控制 TnON 位由低到高的转变来触发脉冲前沿输出。而处于单脉冲模式时，TnON 位可由 TCKn 脚自动由低转变为高，进而依次初始化单脉冲输出。当 TnON 位转变为高电平时，计数器将开始运行，并产生脉冲前沿。通过应用程序使 TnON 位清零或比较器 A 比较匹配发生时，产生脉冲下降沿。

而比较器 A 比较匹配发生时，会自动清除 TnON 位并产生单脉冲输出下降沿。CCRA 的值通过这种方式控制脉冲宽度。比较器 A 比较匹配发生时，也会产生 TM 中断。TnON 位在计数器重启时会发生由低到高的转变，此时计数器才复位至零。在单脉冲模式中，CCRP 寄存器和 TnCCLR 位未使用。





单脉冲模式 (n=1)

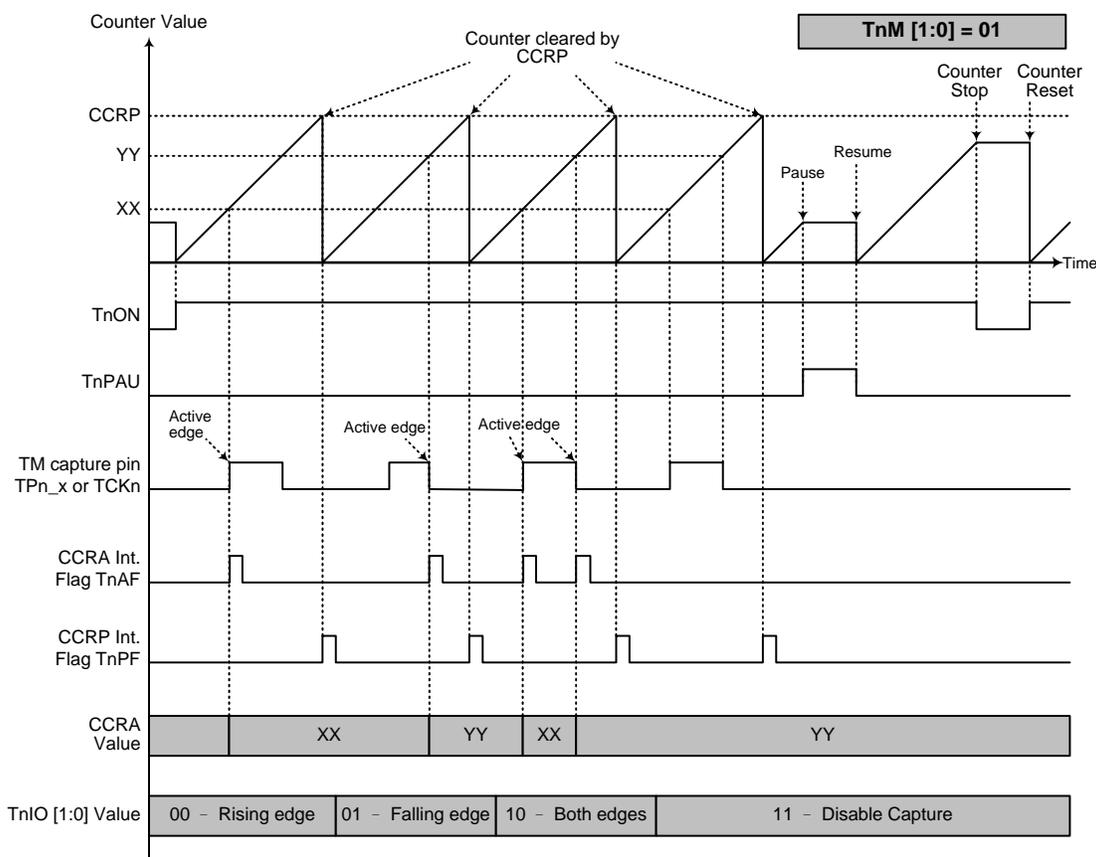
- 注：1. 通过 CCRA 匹配停止计数器
 2. CCRP 未使用
 3. 通过 TCKn 脚或设置 TnON 位为高来触发脉冲
 4. TCKn 脚有效沿会自动置位 TnON
 5. 单脉冲模式中，TnIO[1:0] 需置位“11”，且不能更改。

捕捉输入模式

为使 TM 工作在此模式，PTMnC1 寄存器的 TnM1 和 TnM0 位需要设置为“01”。此模式使能外部信号捕捉并保存内部计数器当前值，因此被用于诸如脉冲宽度测量的应用中。TPn_0、TPn_1 或 TCKn 引脚上的外部信号，通过设置 PTMnC1 寄存器的 TnCAPTS 位选择。可通过设置 PTMnC0 寄存器的 TnIO1 和 TnIO0 位选择有效边沿类型，即上升沿，下降沿或双沿有效。计数器在 TnON 位由低到高转变时启动并通过应用程序初始化。

当 TPn_0、TPn_1 或 TCKn 引脚出现有效边沿转换时，计数器当前值被锁存到 CCRA 寄存器，并产生 TM 中断。不考虑 TPn_0、TPn_1 或 TCKn 引脚事件，计数器继续工作直到 TnON 位发生下降沿跳变。当 CCRP 比较匹配发生时计数器复位至零；CCRP 的值通过这种方式控制计数器的最大值。当比较器 P CCRP 比较匹配发生时，也会产生 TM 中断。记录 CCRP 溢出中断信号的值可以测量长脉宽。通过设置 TnIO1 和 TnIO0 位选择 TPn_0、TPn_1 或 TCKn 引脚为上升沿，下降沿或双沿有效。不考虑 TPn_0、TPn_1 或 TCKn 引脚事件，如果 TnIO1 和 TnIO0 位都设为高，不会产生捕捉操作，但计数器继续运行。

当 TPn_0、TPn_1 或 TCKn 引脚与其它功能共用，TM 工作在输入捕捉模式时需多加注意。这是因为如果引脚被设为输出，那么该引脚上的任何电平转变都可能执行输入捕捉操作。TnCCLR，TnOC 和 TnPOL 位在此模式中未使用。

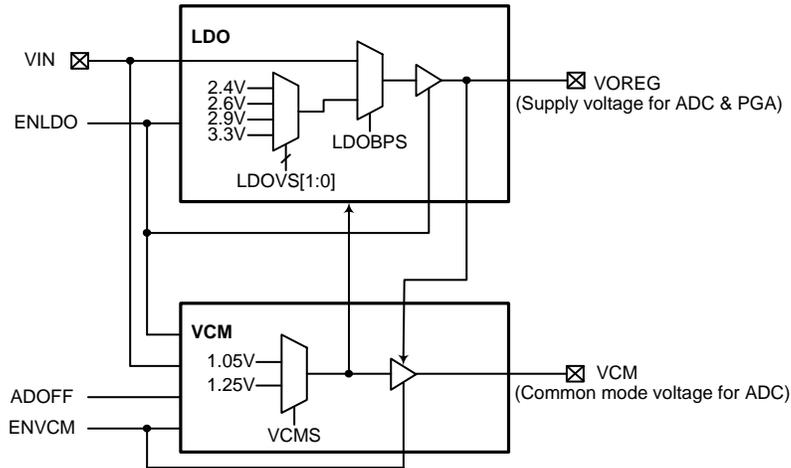


捕捉输入模式 (n=1)

- 注：1. TnM[1:0]=01 并通过 TnIO[1:0] 位设置有效边沿
 2. TM 捕捉输入脚的有效边沿将计数器的值转移到 CCRA 中
 3. TnCCLR 位未使用
 4. 无输出功能 - TnOC 和 TnPOL 位未使用
 5. 计数器值由 CCRP 决定，在 CCRP 为“0”时，计数器计数值可达最大

内部电源

该单片机内部集成一个 LDO 和一个 VCM 模块，用于产生稳定的电源电压，其基本功能操作如下图所示。内部的 LDO 电路为 PGA、ADC 或外部器件提供了一个固定电压。VCM 还可以作为 ADC 模块的参考电压。LDO 可提供 2.4V、2.6V、2.9V 或 3.3V 四个输出电压，通过 PWRC 寄存器中的 LDOVS1~LDOVS0 位选择。VCM 可提供 1.05V 或 1.25V 两个输出电压，通过 PGAC1 寄存器中的 VCMS 位选择。LDO 和 VCM 功能分别由 ENLDO 位、ENVCM 位和 ADOFF 位控制，若不使用时，可将其关闭以降低功耗。



内部电源方框图

寄存器位			输出电压	
ADOFF	ENLDO	ENVCM	VOREG	VCM
1	0	×	除能	使能
1	1	×	使能	除能
0	0	0	除能	除能
0	1	0	使能	除能 (VOREG 引脚上无外接电源)
0	0	1	除能	使能 (VOREG 引脚上无外接电源)
0	1	1	使能	使能

“×” 为不需考虑

电源控制表

PWRC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ENLDO	ENVCM	—	—	—	LDOBPS	LDOVS1	LDOVS0
R/W	R/W	R/W	—	—	—	R/W	R/W	R/W
POR	0	0	—	—	—	0	0	0

- Bit 7 **ENLDO**: LDO 功能控制位
 0: 除能
 1: 使能
 如果 LDO 除能, 将不产生功耗, LDO 输出脚会处于浮空状态。
- Bit 6 **ENVCM**: VCM 功能控制位
 0: 除能
 1: 使能
 如果 VCM 除能, 将不产生功耗, VCM 输出脚会处于浮空状态。
- Bit 5~3 未定义, 读为 “0”
- Bit 2 **LDOBPS**: LDO 旁路功能控制位
 0: 除能
 1: 使能
- Bit 1~0 **LDOVS1~LDOVS0**: LDO 输出电压选择位
 00: 2.4V
 01: 2.6V
 10: 2.9V
 11: 3.3V

PGAC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	VCMS	INIS	—	—	DCSET2	DCSET1	DCSET0	—
R/W	R/W	R/W	—	—	R/W	R/W	R/W	—
POR	1	0	—	—	0	0	0	—

- Bit 7 **VCMS**: 模拟共模电压选择位
 0: 1.05V
 1: 1.25V
- Bit 6 **INIS**: PGA 输入端 DI+/DI- 连接控制位
 0: 不连接
 1: 连接
- Bit 5~4 未使用, 读为 “0”
- Bit 3~1 **DCSET2~DCSET0**: PGA 输入端 DI+/DI- 差分通道输入偏置选择位
 000: +0V
 001: +0.25×ΔVR_I
 010: +0.5×ΔVR_I
 011: +0.75×ΔVR_I
 100: +0V
 101: -0.25×ΔVR_I
 110: -0.5×ΔVR_I
 111: -0.75×ΔVR_I
 ΔVR_I 为差分参考电压, 可在输入信号的基础上选择一定的增益放大。
- Bit 0 未使用, 读为 “0”

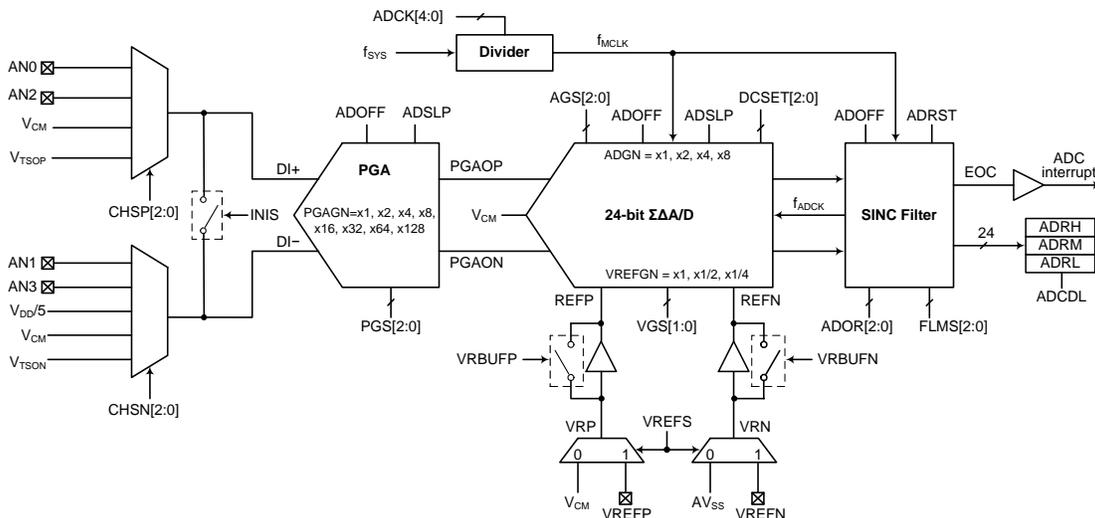
A/D 转换器

对于大多数电子系统而言，处理现实世界的模拟信号是共同的需求。为了完全由单片机来处理这些信号，首先需要通过 A/D 转换器将模拟信号转换成数字信号。将 A/D 转换器电路集成入单片机，可有效的减少外部器件，随之而来，具有降低成本和减少器件空间需求的优势。

A/D 简介

此单片机包含一个高精度多通道的 24 位 Delta Sigma 型 A/D 转换器，它们可以直接接入外部模拟信号（来自传感器或其它控制信号）并直接将这些信号转换成 24 位的数字量。

另外，ADC 输入信号的放大增益由 PGA 增益控制、ADC 增益控制和 ADC 参考电压增益控制共同确定。设计者可以选择最佳增益组合为输入信号提供所需的放大增益。下面的方框图说明了 A/D 转换器的基本操作功能。A/D 转换器输入通道由两组差分输入通道组成。输入信号可在进入 24 位 Delta Sigma 型 A/D 转换器之前先通过 PGA 进行放大。 $\Delta\Sigma$ A/D 转换调制器将 1-bit 转换后的数据输出到 SINC 滤波器，然后会转换成 24-bit 的数据，并存储到特定的数据寄存器中。此外，单片机还提供了温度传感器来补偿的 A/D 转换器由温度引起的偏差。这种高精度和高性能的特点，使得该单片机非常适用于体重秤及相关产品。



A/D 转换器结构

A/D 数据传输率的定义

Delta Sigma 型 A/D 转换器的数据传输率可以通过下面的公式计算：

$$\text{数据传输率} = \frac{f_{\text{ADCK}}}{\text{CHOP} \times \text{OSR}} = \frac{f_{\text{MCLK}}/N}{\text{CHOP} \times \text{OSR}} = \frac{f_{\text{MCLK}}}{N \times \text{CHOP} \times \text{OSR}}$$

f_{ADCK} : ADC 时钟输入，来自 f_{MCLK}/N ;

f_{MCLK} : ADC 时钟源，可来自 f_{SYS} 或 $f_{\text{SYS}}/[2 \times (\text{ADCK}[4:0]+1)]$ 通过 ADCK[4:0] 位选择和设置

N: 除数因子，可以为 30 或 12 通过 FLMS[2:0] 位选择

CHOP: 采样数据量加倍功能控制位，可以为 2 或 1 通过 FLMS[2:0] 位选择

OSR: 过采样率，通过 ADOR[2:0] 位选择。

例如，若需要一个 10Hz 的数据传输率，可以选择 ADC 时钟源 f_{MCLK} 为 4.9152MHz，然后设置 $FLMS[2:0]=000b$ ，即获得 A/D 转换时钟为 ADC 时钟源的 30 分频且 $CHOP=2$ ，最后设置 $ADOR[2:0]=001b$ ，选择过采样率为 8192。因此，可以得到一个数据传输率 $=4.9152MHz / (30 \times 2 \times 8192) = 10Hz$ 。

需注意的是当数据传输率为 10Hz，A/D 转换器对于频率为 50Hz 或 60Hz 交流电源有陷波抑制功能。

A/D 转换寄存器

A/D 转换器的所有工作由 10 个寄存器控制。3 个只读寄存器用来存放 24 位 ADC 数据的值。一个控制寄存器 PWRC 用于控制 PGA 和 ADC 偏压及电源相关设置可参考“内部电源”章节介绍。剩下 6 个控制寄存器用于设置增益及 A/D 转换器的功能控制。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PGAC0	—	VGS1	VGS0	AGS1	AGS0	PGS2	PGS1	PGS0
PGAC1	VCMS	INIS	—	—	DCSET2	DCSET1	DCSET0	—
PGACS	—	—	CHSN2	CHSN1	CHSN0	CHSP2	CHSP1	CHSP0
ADRL	D7	D6	D5	D4	D3	D2	D1	D0
ADRM	D15	D14	D13	D12	D11	D10	D9	D8
ADRH	D23	D22	D21	D20	D19	D18	D17	D16
ADCR0	ADRST	ADSLP	ADOFF	ADOR2	ADOR1	ADOR0	—	VREFS
ADCR1	FLMS2	FLMS1	FLMS0	VRBUFN	VRBUFP	ADCDL	EOC	—
ADCS	—	—	—	ADCK4	ADCK3	ADCK2	ADCK1	ADCK0

A/D 转换寄存器列表

可编程增益放大器 – PGA

有三个与可编程增益相关的控制寄存器，PGAC0、PGAC1 和 PGACS。PGAC0 寄存器用于选择 PGA 增益、ADC 增益和 ADC 参考电压增益。PGAC1 寄存器用于定义输入端连接、差分输入偏置电压调整控制和 V_{CM} 电压选择。PGACS 寄存器用于选择 PGA 的输入端信号。因此，必须通过 CHSP2~CHSP0 和 CHSN2~CHSN0 位来确定选择外部模拟输入信号，温度检测输入信号或内部电源连接到内部差分 A/D 转换器。

● PGAC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	VGS1	VGS0	AGS1	AGS0	PGS2	PGS1	PGS0
R/W	—	R/W						
POR	—	0	0	0	0	0	0	0

- Bit 7 未使用，读为“0”
- Bit 6~5 **VGS1~VGS0**: REFP/REFN 差分参考电压增益选择位
 00: 1
 01: 1/2
 10: 1/4
 11: 保留位
- Bit 4~3 **AGS1~AGS0**: A/D 转换器 PGAOP/PGAON 差分输入信号增益选择位
 00: 1
 01: 2
 10: 4
 11: 8
- Bit 2~0 **PGS2~PGS0**: PGA DI+/DI- 差分输入信号增益选择位
 000: 1
 001: 2
 010: 4
 011: 8
 100: 16
 101: 32
 110: 64
 111: 128

● PGAC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	VCMS	INIS	—	—	DCSET2	DCSET1	DCSET0	—
R/W	R/W	R/W	—	—	R/W	R/W	R/W	—
POR	1	0	—	—	0	0	0	—

- Bit 7 **VCMS**: 模拟共模电压选择位
 0: 1.05V
 1: 1.25V
- Bit 6 **INIS**: PGA 输入端 DI+/DI- 连接控制位
 0: 不连接
 1: 连接
- Bit 5~4 未使用，读为“0”
- Bit 3~1 **DCSET2~DCSET0**: PGA 输入端 DI+/DI- 差分通道输入偏置选择位
 000: +0V
 001: +0.25×ΔVR_I
 010: +0.5×ΔVR_I
 011: +0.75×ΔVR_I
 100: +0V
 101: -0.25×ΔVR_I
 110: -0.5×ΔVR_I
 111: -0.75×ΔVR_I
 ΔVR_I 为差分参考电压，可在输入信号的基础上选择一定的增益放大。
- Bit 0 未使用，读为“0”

● PGACS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	CHSN2	CHSN1	CHSN0	CHSP2	CHSP1	CHSP0
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

Bit 7~6 未使用，读为“0”

Bit 5~3 **CHSN2~CHSN0**: PGA 反相输入端 DI- 输入信号选择位

- 000: AN1
- 001: AN3
- 010: 保留位
- 011: 保留位
- 100: 保留位
- 101: $V_{DD}/5$
- 110: V_{CM}
- 111: 温度传感器输出 - V_{TSON}

这些位用于选择 PGA 反相端输入信号。对于单端输入 PGA 应用，若 DI- 被选作单端输入，则 DI+ 端应选择 V_{CM} 电压作为正相输入。为便于操作更合理，若选择 V_{TSON} 信号作为反相端输入，建议选择 V_{TSOP} 为正相端输入。

Bit 2~0 **CHSP2~CHSP0**: PGA 正相输入端选择位

- 000: AN0
- 001: AN2
- 010: 保留位
- 011: 保留位
- 100: 保留位
- 101: 保留位
- 110: V_{CM}
- 111: 温度传感器输出 - V_{TSOP}

这些位用于选择 PGA 正相输入。对于单端输入 PGA 应用，若 DI+ 被选作单端输入，则 DI- 端应选择 V_{CM} 电压作为反相输入。为便于操作更合理，若选择 V_{TSOP} 为正相输入，建议选择 V_{TSON} 信号作为反相输入。

A/D 转换器数据寄存器 – ADRL, ADRM, ADRH

对于具有 24 位 $\Delta\Sigma$ A/D 转换器的单片机，需要 3 个数据寄存器存放转换结果，一个高字节寄存器 ADRH、一个中间字节寄存器 ADRM 和一个低字节寄存器 ADRL。在 A/D 转换完毕后，单片机可以直接读取这些寄存器以获得转换结果。D0~D23 是 A/D 转换数据结果位。

● ADRH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D23	D22	D21	D20	D19	D18	D17	D16
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 A/D 数据寄存器 bit 23~bit 16

● ADRM 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 A/D 数据寄存器 bit 15~bit 8

● ADRL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 A/D 数据寄存器 bit 7~bit 0

A/D 转换控制寄存器 – ADCR0, ADCR1, ADCS

寄存器 ADCR0、ADCR1 和 ADCS 用来控制 A/D 转换器的功能和操作。这些 8 位的寄存器定义包括选择内部 A/D 转换器的参考源，A/D 时钟源，A/D 输出数据传输率，并控制和监视 A/D 转换器的开始和转换结束状态等。

• ADCR0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADRST	ADSLP	ADOFF	ADOR2	ADOR1	ADOR0	—	VREFS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	—	R/W
POR	0	0	1	0	0	0	—	0

- Bit 7 ADRST:** A/D 转换器软件复位功能控制位
 0: 除能
 1: 使能
 此位用来复位 A/D 转换器内部数字 SINC 滤波器。此位为低，A/D 转换正常工作，若将此位从低设为高，将复位内部数字 SINC 滤波器同时当前 A/D 转换的数据失效。再清零此位，将初始化一次新的 A/D 转换。
- Bit 6 ADSLP:** A/D 转换器休眠模式控制位
 0: 正常模式
 1: 休眠模式
 此位用于控制当通过设置 ADOFF 位为低开启 A/D 转换器后，A/D 转换器是否进入休眠模式。当 A/D 转换器开启后且此位为低时，A/D 转换器正常工作，反之若开启后此位为高则进入休眠模式。在休眠模式下，除 PGA 和 VCM 发生器外其它 A/D 转换电路都将关闭以减少功耗并缩短 VCM 启动稳定时间。
- Bit 5 ADOFF:** ADC 模块电源开 / 关控制位
 0: ADC 模块电源开
 1: ADC 模块电源关
 此位控制 A/D 内部功能的电源。该位被清零将使能 A/D 转换器。如果该位设为高将关闭 A/D 转换器以降低功耗。由于 A/D 转换器在不执行转换动作时都会产生一定的功耗，所以这在电源敏感的电池应用中需要多加注意。
 注：1. 建议在进入空闲 / 休眠模式前，设置 ADOFF=1 以减少功耗。
 2. 无论 ADSLP 和 ADRST 位如何设置，ADOFF=1 将关闭 ADC 模块的电源。
- Bit 4~2 ADOR2~ADOR0:** A/D 转换器过采样率 (OSR) 选择
 000: 16384
 001: 8192
 010: 4096
 011: 2048
 100: 1024
 101: 512
 110: 256
 111: 128
- Bit 1** 未定义，读为“0”
- Bit 0 VREFS:** A/D 转换器参考电压对选择位
 0: 内部参考电压对 – V_{CM} & AV_{SS}
 1: 外部参考电压对 – V_{REFP} & V_{REFN}

● **ADCR1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	FLMS2	FLMS1	FLMS0	VRBUFN	VRBUFP	ADCDL	EOC	—
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	—
POR	0	0	0	0	0	0	0	—

- Bit 7~5 **FLMS2~FLMS0**: A/D 转换器时钟 (f_{ADCK}) 分频比选择及采样数据加倍功能 (CHOP) 控制位
 000: CHOP=2, $f_{ADCK}=f_{MCLK}/30$
 010: CHOP=2, $f_{ADCK}=f_{MCLK}/12$
 100: CHOP=1, $f_{ADCK}=f_{MCLK}/30$
 110: CHOP=1, $f_{ADCK}=f_{MCLK}/12$
 其它值: 保留位
 若 CHOP=2, 为正常转换模式, 采样数据量加倍。若 CHOP=1, 则视为低延迟转换模式, 采样加倍功能关闭。
- Bit 4 **VRBUFN**: A/D 转换器反相参考电压输入缓存控制位
 0: 除能输入缓存, 使能旁路功能
 1: 使能输入缓存, 除能旁路功能
- Bit 3 **VRBUFP**: A/D 转换器正相参考电压输入缓存控制位
 0: 除能输入缓存, 使能旁路功能
 1: 使能输入缓存, 除能旁路功能
- Bit 2 **ADCDL**: A/D 转换器数据锁存功能控制位
 0: 除能
 1: 使能
 如果使能 A/D 转换数据锁存功能, 最新转换的数据将被锁存, 且不会更新后面的转换结果直到该功能被除能。虽然转换后的数据被锁存到数据寄存器, A/D 转换电路仍正常运行, 但并不产生中断, EOC 也不改变。建议在读取 ADRL、ADRM 和 ADRH 寄存器中的转换数据之前先将该位置高。读取后该位会被清零以除能 A/D 数据锁存功能, 以便下一笔转换结果的存储。这样可以防止在 A/D 转换过程中得到不需要的数据。
- Bit 1 **EOC**: A/D 转换结束标志
 0: A/D 转换中
 1: A/D 转换结束
 此位必须通过软件清除。
- Bit 0 未定义, 读为 “0”

● **ADCS 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	ADCK4	ADCK3	ADCK2	ADCK1	ADCK0
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	0	0	0	0	0

- Bit 7~5 未定义, 读为 “0”
- Bit 4~0 **ADCK4~ADCK0**: ADC 时钟源 (f_{MCLK}) 分频率选择位
 00000~11110: $f_{MCLK} = f_{SYS}/[2 \times (ADCK[4:0]+1)]$
 11111: $f_{MCLK} = f_{SYS}$
 A/D 转换器的时钟源 (f_{MCLK}) 通常设计为 4.9152MHz, 然而单片机可能会选择在不同的系统时钟下工作, 因此, 设计者应通过设置 ADCK4~ADCK0 位以获得固定 4.9152MHz 的 A/D 转换器时钟源。例如, 若系统时钟为 9.8304MHz, ADCK[4:0] 需设为 0 以使 $f_{MCLK}=4.9152\text{MHz}$ 。

A/D 操作

该 A/D 转换器提供了四种工作模式，正常模式、暂停模式、休眠模式和复位模式，分别由 ADCR0 寄存器中的 ADOFF、ADSLP 和 ADRST 位控制。下表列出了工作模式的选择。

ENLDO	ADOFF	ADSLP	ADRST	工作模式	说明
0	1	×	×	暂停模式	Bandgap off, LDO off, V _{CM} 产生器 off, PGA off, ADC off, V _{IN/5} 偏压产生器 off, 温度传感器 off, VRN/VRP 缓存 off, SINC 滤波器 off
1	1	×	×	暂停模式	Bandgap on, LDO on, V _{CM} 产生器 off, PGA off, ADC off, V _{IN/5} 偏压产生器 off, 温度传感器 off, VRN/VRP 缓存 off, SINC 滤波器 off
0	0	1	×	休眠模式 (外部电压接到 LDO 输出引脚)	Bandgap on, LDO off, V _{CM} 产生器 off, PGA on, ADC off, V _{IN/5} 偏压产生器 off, 温度传感器 off, VRN/VRP 缓存 off, SINC 滤波器 on
0	0	0	0	正常模式 (外部电压接到 LDO 输出引脚)	Bandgap on, LDO off, V _{CM} 产生器 on/off ⁽¹⁾ , PGA on, ADC on, V _{IN/5} 偏压产生器 on/off ⁽²⁾ , 温度传感器 on/off ⁽³⁾ , VRN/VRP 缓存 on/off ⁽⁴⁾ , SINC 滤波器 on
0	0	0	1	复位模式 (外部电压接到 LDO 输出引脚)	Bandgap on, LDO off, V _{CM} 产生器 on/off ⁽¹⁾ , PGA on, ADC on, V _{IN/5} 偏压产生器 on/off ⁽²⁾ , 温度传感器 on/off ⁽³⁾ , VRN/VRP 缓存 on/off ⁽⁴⁾ , SINC 滤波器复位
1	0	1	×	休眠模式	Bandgap on, LDO on, V _{CM} 产生器 off, PGA on, ADC off, V _{IN/5} 偏压产生器 off, 温度传感器 off, VRN/VRP 缓存 off, SINC 滤波器 on
1	0	0	0	正常模式	Bandgap on, LDO on, V _{CM} 产生器 on/off ⁽¹⁾ , PGA on, ADC on, V _{IN/5} 偏压产生器 on/off ⁽²⁾ , 温度传感器 on/off ⁽³⁾ , VRN/VRP 缓存 on/off ⁽⁴⁾ , SINC 滤波器 on
1	0	0	1	复位模式	Bandgap on, LDO on, V _{CM} 产生器 on/off ⁽¹⁾ , PGA on, ADC on, V _{IN/5} 偏压产生器 on/off ⁽²⁾ , 温度传感器 on/off ⁽³⁾ , VRN/VRP 缓存 on/off ⁽⁴⁾ , SINC 滤波器复位

A/D 工作模式选择

- 注：1. 可以通过设置 ENVCM 位控制 V_{CM} 产生器 on/off
 2. 可以通过设置 CHSN[2:0] 位控制 V_{IN/5} 偏压产生器 on/off
 3. 可以通过设置 CHSN[2:0] 或 CHSP[2:0] 位控制温度传感器 on/off
 4. 可以通过相应设置 VRBUFN 或 VRBUFP 位控制 VRN 或 VRP 缓存 on/off
 5. “×”表示未知

要打开 A/D 转换器，首先应通过清零 ADOFF 位和 ADSLP 位以除能 A/D 转换器的暂停和休眠模式。ADCR0 寄存器中的 ADRST 位，用于上电后打开和复位 A/D 转换器。当单片机设定此位从逻辑低到逻辑高，然后再到逻辑低，将开始接收 SINC 滤波器中经模数转换后的数据。设置完成后，A/D 转换器可以开始工作。这三位于控制内部模数转换器的开启动作。

ADCR1 寄存器中的 EOC 位用于表明模数转换过程的完成。在转换周期结束后，EOC 位会被单片机自动地置为“1”。此外，也会置位中断控制寄存器内相应的 A/D 中断请求标志位，如果中断使能，就会产生对应的内部中断信号。A/D 内部中断信号将引导程序到相应的 A/D 内部中断入口。如果 A/D 内部中断被禁止，可以让单片机轮询 ADCR1 寄存器中的 EOC 位，检查此位是否被置高，以作为另一种侦测 A/D 转换周期结束的方法。A/D 转换数据将不断更新，如果 A/D 转换数据锁存功能使能，最新的转换数据会被锁存，这样后面再转换的数据不会被保存，直到该功能被关闭。

A/D 转换器的时钟源通常固定在 4.9152MHz，来自系统时钟 f_{SYS} 或其分频，分频系数由 ADCS 寄存器中的 ADCK4~ADCK0 位决定，以获得固定 4.9152MHz 的 ADC 时钟源。

A/D 转换器差分参考电压来自内部电源电压引脚 VCM 和 AVSS 或外部参考源引脚 VREFP 和 VREFN，可通过 ADCR0 寄存器的 VREFS 位来选择。

A/D 转换步骤

下面概述实现 A/D 转换过程的各个步骤。

- 步骤 1
使能 LDO 和 VCM，以提供电源给 PGA 和 ADC。
- 步骤 2
通过 PGAC0 寄存器，选择 PGA、ADC 和参考电压的增益。
- 步骤 3
通过 PGAC1 寄存器，选择 PGA 的输入引脚连接、 V_{CM} 电压值、缓存器选项。
- 步骤 4
通过 ADCS 寄存器中的 ADCK4~ADCK0 位，选择所需的 4.9152MHz A/D 转换时钟。
- 步骤 5
通过 ADCR0 寄存器中的 ADOR2~ADOR0 位及 ADCR1 寄存器中的 FLMS2~FLM0 位，选择输出数据传输率。
- 步骤 6
通过 PGACS 寄存器中的 CHSP2~CHSP0 和 CHSN2~CHSN0 位，选择连接至内部 PGA 的通道。
- 步骤 7
通过清零 ADCR0 寄存器中的 ADOFF 和 ADSLP 位，关闭暂停和休眠模式。
- 步骤 8
通过置高 ADCR0 寄存器中的 ADRST 位来复位 A/D 转换器，清除该位解除复位状态。
- 步骤 9
如果要使用中断，则中断控制寄存器需要正确地设置，以确保 A/D 转换中断功能是激活的。总中断控制位 EMI 需要置位为“1”，以及 A/D 转换器中断位 ADE 也需要置位为“1”。

● 步骤 10

可以轮询 ADCR1 寄存器中的 EOC 位，检查模数转换过程是否完成。当此位成为逻辑高时，表示转换过程已经完成。转换完成后，可读取 A/D 数据寄存器 ADRL、ADRM 和 ADRH 获得转换后的值。另一种方法是，若中断使能且堆栈未满，则程序等待 A/D 中断发生。

注：若使用轮询 ADCR1 寄存器中 EOC 位的状态的方法来检查转换过程是否结束时，则中断使能的步骤可以省略。

编程注意事项

在编程时，如果 A/D 转换器未使用，通过设置 ADCR0 寄存器中的 ADOFF 为高，关闭 A/D 内部电路以减少电源功耗。此时，不考虑输入脚的模拟电压，内部 A/D 转换器电路不产生功耗。

A/D 转换功能

单片机包含一组 24 位的 $\Delta\Sigma$ A/D 转换器，它的转换范围为 -8388608~8388607 (十进制)。转换后的数据以二进制补码的形式表示，最高位是转换数据的符号位。由于模拟输入最大值等于 V_{CM} 或 ΔVR_I 的电压值 (由 ADCR0 寄存器的 VREFS 位选择)，因此每一位可表示 $(V_{CM}$ 或 $\Delta VR_I)/8388608$ 的模拟输入值。

$$1 \text{ LSB} = (V_{CM} \text{ 或 } \Delta VR_I) / 8388608$$

通过下面的等式可估算 A/D 转换后的数据：

$$\Delta SI_I = (PGAGN \times ADGN \times \Delta DI_{\pm}) + DCSET$$

$$\Delta VR_I = VREGN \times \Delta VR_{\pm}$$

$$\text{A/D 转换数据} = (\Delta SI_I \div \Delta VR_I) \times K$$

其中， $K=2^{23}$

注：1. PGAGN、ADGN 和 VREGN 的值由 PGS、AGS、VGS 控制位决定。

2. ΔSI_I ：经过放大和偏置校准后的差分输入信号

3. PGAGN：PGA 增益

4. ADGN：A/D 转换器增益

5. VREGN：参考电压增益

6. ΔDI_{\pm} ：差分通道输入信号

7. DCSET：偏置电压

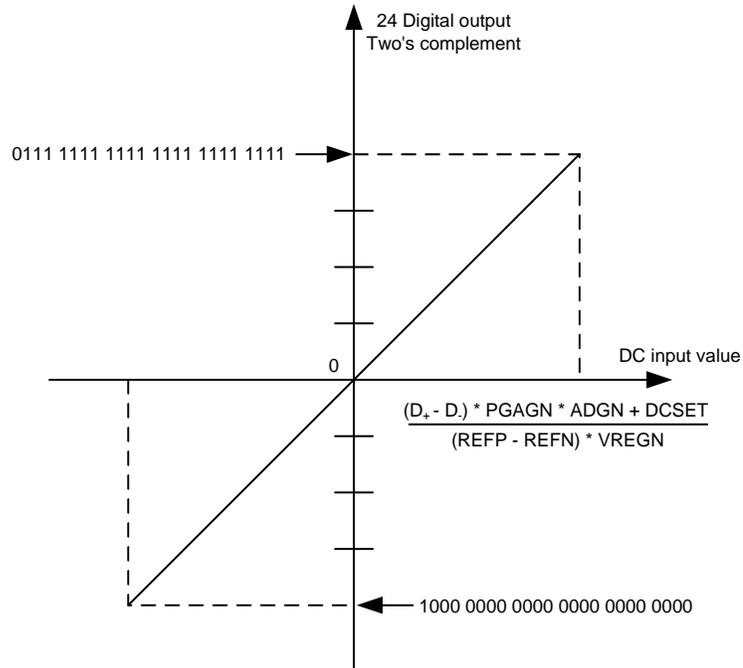
8. ΔVR_{\pm} ：差分参考电压

9. ΔVR_I ：放大处理后的差分参考输入电压

由于 $\Delta\Sigma$ A/D 转换器的逻辑系统设计，其转换的最大值为 8388607，最小值为 -8388608，因此有一个中间值 0。A/D 转换数据公式说明了转换值的变化范围。

A/D 转换数据 (二进制补码, 十六进制值)	十进制值
0x7FFFFFFF	8388607
0x800000	-8388608

下图为直流输入电压值和 A/D 转换数据 (以二进制补码形式表示) 之间的关系。



A/D 转换数据

A/D 转换数据与输入电压和 PGA 的设置有关。A/D 转换输出数据以二进制补码的形式表示，代码的长度为 24 位，最高位为符号位。最高位“0”表示输出为正数，最高位“1”表示输出为负数。最大值是 8388607，最小值是 -8388608。如果输入信号大于最大值，转换后的数据最大不超过 8388607；如果输入信号小于最小值，转换后的数据最小不低于 -8388608。

A/D 转换数据转为电压值

设计者可以通过下面的公式来由转换后的数据推导电压值。

如果 MSB = 0 (转换数据为正数)：

$$\text{输入电压} = (\text{转换数据} - 0) \times (\text{LSB}/\text{PGA})$$

如果 MSB = 1 (转换数据为负数)：

$$\text{输入电压} = (\text{转换数据的补码} - 0) \times (\text{LSB}/\text{PGA})$$

注：补码 = 反码 + 1

A/D 转换应用范例

范例：使用轮询 EOC 的方式来检测转换结束

```
#include ht67f5630.inc
data .section 'data'
    adc_result_data_l db ?
    adc_result_data_m db ?
    adc_result_data_h db ?
code .section 'code'
start:
    clr ADE ; disable ADC interrupt
    mov a,0C3H ; Power control for PGA, ADC
    mov PWRC,a ; PWRC=11000011, LDO enable, VCM enable,
                ; LDO output voltage:3.3V

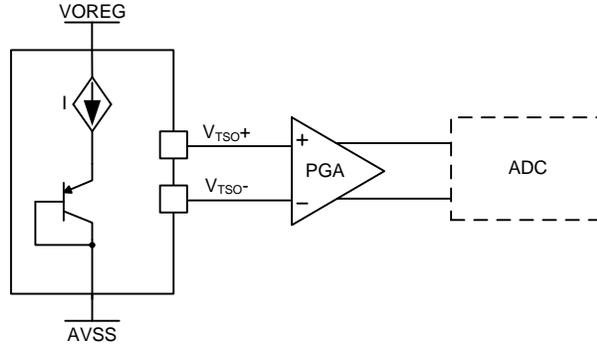
    mov a, 000H
    mov PGAC0,a ; PGA gain=1, ADC gain=1, VREF gain=1
    mov a, 080H
    mov PGAC1, a ; VCM=1.25V, INIS, INX, DCSET in default
                ; value
    set VRBUFP ; enable buffer for Vref+
    set VRBUFN ; enable buffer for Vref-
    set VREFS ; for using external reference
    clr ADOR2 ; for 10Hz output data rate,
                ; ADOR[2:0]=001, FLMS[2:0]=000

    clr ADOR1
    set ADOR0
    clr FLMS2
    clr FLMS1
    clr FLMS0
    clr ADOFF ; ADC exit power down mode.
    set ADRST ; ADC in reset mode
    clr ADRST ; ADC in conversion (continuous mode)
    clr EOC ; Clear "EOC" flag

loop:
    snz EOC ; Polling "EOC" flag
    jmp loop ; Wait for read data
    clr adc_result_data_h
    clr adc_result_data_m
    clr adc_result_data_l
    mov a,ADRL
    mov adc_result_data_l,a ; Get Low byte ADC value
    mov a,ADRM
    mov adc_result_data_m,a ; Get Middle byte ADC value
    mov a,ADRH
    mov adc_result_data_h,a ; Get High byte ADC value
get_adc_value_ok:
    clr EOC ; Clearing read flag
    jmp loop ; for next data read
end
```

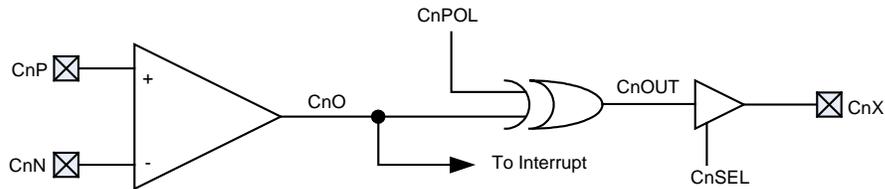
温度传感器

该单片机提供了一个内部温度传感器以完善其性能。PGA 输入通道通过选择连接到 V_{TSOP} 或 V_{TSON} ，A/D 转换器可以获得温度信息，设计者可以对 A/D 转换数据做一些调整。下图说明了温度传感器的功能操作。



比较器

该单片机包含模拟比较器功能。可通过寄存器灵活配置暂停、极性选择、迟滞等操作。比较器的引脚与普通 I/O 引脚共用，当比较器功能未使用时，此引脚可做普通引脚使用而不浪费 I/O 资源。



比较器操作

此比较器用于比较两个模拟电压，基于它们的差值上提供一个输出。控制寄存器 CP0C 可控制内部比较器操作。比较器的输出可通过寄存器的 C0OUT 位读取，同时也会在相应的引脚输出。此外，比较器提供输出极性，迟滞功能和暂停控制。

当比较器使能时，连接在比较器共用的输入引脚的上拉电阻将自动失效。当比较器输入接近其切换电压时，由于输入信号上升或下降速度较慢，比较器输出端可能会产生一些伪输出信号。通过选择迟滞功能提供少量正反馈给比较器可使此种情况的发生率降至最低。理想情况下正负输入信号在同一个电压点时比较器将发生开关动作，但是不可避免的输入失调电压会导致情况不确定。若迟滞功能使能，也可增加切换偏差值。

比较器寄存器

寄存器 CP0C 用于控制比较器工作。

寄存器名称	位							
	7	6	5	4	3	2	1	0
CP0C	C0SEL	C0EN	C0POL	C0OUT	C0OS	—	—	C0HYEN

比较器寄存器列表

CP0C 寄存器

Bit	7	6	5	4	3	2	1	0
Name	COSEL	COEN	COPOL	COOUT	COOS	—	—	COHYEN
R/W	R/W	R/W	R/W	R	R/W	—	—	R/W
POR	1	0	0	0	0	—	—	1

- Bit 7 COSEL:** 比较器引脚或 I/O 引脚选择位
 0: I/O 引脚
 1: 比较器引脚
 此位为比较器引脚或 I/O 引脚选择位。为高时，两个比较器输入引脚使能。此时，这两个引脚的输入 / 输出功能失效，任何与比较器共用引脚的上拉电阻配置选项将自动失效。
- Bit 6 COEN:** 比较器 On/Off 控制位
 0: Off
 1: On
 此位为比较器开 / 关控制位。为“0”时，比较器关闭，即使其引脚上加有模拟电压也不会产生功耗。对于功耗要求严格的应用，当比较器未使用或单片机进入休眠或空闲模式之前，应将此位清零。
- Bit 5 COPOL:** 比较器输出极性控制位
 0: 输出同相
 1: 输出反相
 此位控制比较器极性。为“0”时，COOUT 位与比较器输出状态同相；为“1”时，COOUT 位与比较器输出状态反相。
- Bit 4 COOUT:** 比较器输出位
 COPOL=0
 0: COP < CON
 1: COP > CON
 COPOL=1
 0: COP > CON
 1: COP < CON
 此位为比较器输出位。此位的极性由比较器输入电压和 COPOL 位决定。
- Bit 3 COOS:** 输出路径选择位
 0: COOUT 引脚
 1: 内部使用
 此位为比较器输出路径选择控制位。当此位为“0”且 COSEL 位为“1”时，比较器输出连接到外部 COOUT 引脚。当此位为“1”或 COSEL 位为“0”时，比较器输出信号仅供单片机内部使用，且共用输出引脚作为普通输入 / 输出引脚使用。
- Bit 2~1** 未定义，读为“0”
- Bit 0 COHYEN:** 迟滞控制位
 0: 关闭
 1: 开启
 此位为迟滞控制位。为“1”时，比较器有一定量迟滞，具体见比较器电气特性表。滞后产生的正向反馈将减少比较器临界值附近的伪开关效应的影响。

比较器中断

此比较器包含中断功能。当发生输出状态改变时，对应的中断标志位将会置位，若相应的中断使能位已置位，系统将跳转至对应的中断向量中执行。注意，是C0OUT 信号发生状态改变从而产生中断。若单片机处于休眠或空闲模式时比较器功能使能，若外部输入信号导致比较器输出状态发生改变，则会产生中断标志置位，同时会产生一个唤醒动作。若要避免唤醒发生，进入休眠或空闲模式前应先将中断标志置高。

编程注意事项

若比较器使能，当单片机进入休眠或空闲模式时其仍保持有效并会有一些的耗电，用户可考虑在进入休眠或空闲模式前先关闭比较器。

由于比较器引脚与普通输入/输出脚共用，若比较器功能使能时，这些引脚的输入/输出寄存器将读为“0”（端口控制寄存器为“1”时）或读为端口数据寄存器的值（端口控制寄存器为“0”时）。

中断

中断是单片机一个重要功能。当外部事件或内部功能如定时器模块或 A/D 转换器有效，并且产生中断时，系统会暂时中止当前的程序而转到执行相对应的中断服务程序。此单片机提供多个外部中断和内部中断功能，外部中断由INT0~INT1 引脚动作产生，而内部中断由各种内部功能，如定时器模块、时基、LVD、EEPROM 和 A/D 转换器产生。

中断寄存器

中断控制基本上是在一定单片机条件发生时设置请求标志位，应用程序中中断使能位的设置是通过位于专用数据存储中的一系列寄存器控制的。寄存器总的分为三类。第一类是INTC0~INTC2 寄存器，用于设置基本的中断；第二类是MF0~MF2 寄存器，用于设置多功能中断；最后一种有INTEG 寄存器，用于设置外部中断边沿触发类型。

寄存器中含有中断控制位和中断请求标志位。中断控制位用于使能或除能各种中断，中断请求标志位用于存放当前中断请求的状态。它们都按照特定的模式命名，前面表示中断类型的缩写，紧接着的字母“E”代表使能/除能位，“F”代表请求标志位。

功能	使能位	请求标志位	注释
总中断	EMI	—	—
INTn 脚	INTnE	INTnF	n=0~1
比较器	CP0E	CP0F	—
多功能	MFnE	MFnF	n=0~2
A/D 转换器	ADE	ADF	—
时基	TBnE	TBnF	n=0~1
LVD	LVE	LVF	—
EEPROM	DEE	DEF	—
TM	TnPE	TnPF	n=0~1
	TnAE	TnAF	

中断寄存器位命名模式

寄存器名称	位							
	7	6	5	4	3	2	1	0
INTEG	—	—	—	—	INT1S1	INT1S0	INT0S1	INT0S0
INTC0	—	MF0F	INT1F	INT0F	MF0E	INT1E	INT0E	EMI
INTC1	MF1F	TB1F	TB0F	ADF	MF1E	TB1E	TB0E	ADE
INTC2	—	CP0F	—	MF2F	—	CP0E	—	MF2E
MF10	—	—	T0AF	T0PF	—	—	T0AE	T0PE
MF11	—	—	DEF	LVF	—	—	DEE	LVE
MF12	—	—	T1AF	T1PF	—	—	T1AE	T1PE

中断寄存器列表

INTEG 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	INT1S1	INT1S0	INT0S1	INT0S0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定义，读为“0”

Bit 3~2 **INT1S1~INT1S0**: INT1 脚中断边沿控制位

- 00: 除能
- 01: 上升沿
- 10: 下降沿
- 11: 双沿

Bit 1~0 **INT0S1~INT0S0**: INT0 脚中断边沿控制位

- 00: 除能
- 01: 上升沿
- 10: 下降沿
- 11: 双沿

INTC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	MF0F	INT1F	INT0F	MF0E	INT1E	INT0E	EMI
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

- Bit 7 未定义，读为“0”
- Bit 6 **MF0F**: 多功能中断 0 中断请求标志位
0: 无请求
1: 中断请求
- Bit 5 **INT1F**: INT1 中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **INT0F**: INT0 中断请求标志位
0: 无请求
1: 中断请求
- Bit 3 **MF0E**: 多功能中断 0 中断控制位
0: 除能
1: 使能
- Bit 2 **INT1E**: INT1 中断控制位
0: 除能
1: 使能
- Bit 1 **INT0E**: INT0 中断控制位
0: 除能
1: 使能
- Bit 0 **EMI**: 总中断控制位
0: 除能
1: 使能

INTC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	MF1F	TB1F	TB0F	ADF	MF1E	TB1E	TB0E	ADE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **MF1F**: 多功能中断 1 中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 6 **TB1F**: 时基 1 中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 5 **TB0F**: 时基 0 中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 4 **ADF**: A/D 转换器中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 3 **MF1E**: 多功能中断 1 中断控制位
 0: 除能
 1: 使能
- Bit 2 **TB1E**: 时基 1 中断控制位
 0: 除能
 1: 使能
- Bit 1 **TB0E**: 时基 0 中断控制位
 0: 除能
 1: 使能
- Bit 0 **ADE**: A/D 转换器中断控制位
 0: 除能
 1: 使能

INTC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	CP0F	—	MF2F	—	CP0E	—	MF2E
R/W	—	R/W	—	R/W	—	R/W	—	R/W
POR	—	0	—	0	—	0	—	0

- Bit 7 未定义，读为“0”
- Bit 6 **CP0F**: 比较器 0 中断请求标志位
0: 无请求
1: 中断请求
- Bit 5 未定义，读为“0”
- Bit 4 **MF2F**: 多功能中断 2 中断请求标志位
0: 无请求
1: 中断请求
- Bit 3 未定义，读为“0”
- Bit 2 **CP0E**: 比较器 0 中断控制位
0: 除能
1: 使能
- Bit 1 未定义，读为“0”
- Bit 0 **MF2E**: 多功能中断 2 中断控制位
0: 除能
1: 使能

MFIO 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	T0AF	T0PF	—	—	T0AE	T0PE
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

- Bit 7~6 未定义，读为“0”
- Bit 5 **T0AF**: TM0 比较器 A 匹配中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **T0PF**: TM0 比较器 P 匹配中断请求标志位
0: 无请求
1: 中断请求
- Bit 3~2 未定义，读为“0”
- Bit 1 **T0AE**: TM0 比较器 A 匹配中断控制位
0: 除能
1: 使能
- Bit 0 **T0PE**: TM0 比较器 P 匹配中断控制位
0: 除能
1: 使能

MF11 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	DEF	LVF	—	—	DEE	LVE
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

- Bit 7~6 未定义，读为“0”
- Bit 5 **DEF**: EEPROM 中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 4 **LVF**: LVD 中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 3~2 未定义，读为“0”
- Bit 1 **DEE**: EEPROM 中断控制位
 0: 除能
 1: 使能
- Bit 0 **LVE**: LVD 中断控制位
 0: 除能
 1: 使能

MF12 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	T1AF	T1PF	—	—	T1AE	T1PE
R/W	—	—	R/W	R/W	—	—	R/W	R/W
POR	—	—	0	0	—	—	0	0

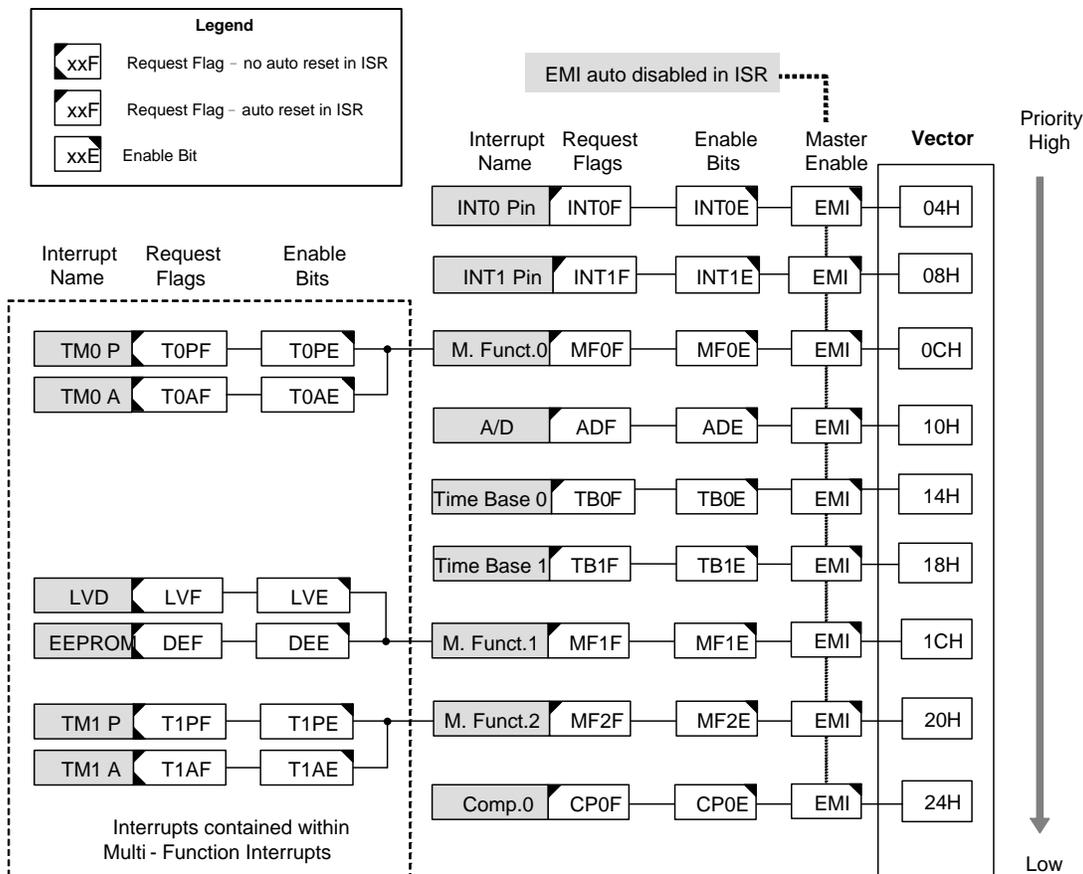
- Bit 7~6 未定义，读为“0”
- Bit 5 **T1AF**: TM1 比较器 A 匹配中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 4 **T1PF**: TM1 比较器 P 匹配中断请求标志位
 0: 无请求
 1: 中断请求
- Bit 3~2 未定义，读为“0”
- Bit 1 **T1AE**: TM1 比较器 A 匹配中断控制位
 0: 除能
 1: 使能
- Bit 0 **T1PE**: TM1 比较器 P 匹配中断控制位
 0: 除能
 1: 使能

中断操作

若中断事件条件产生，如一个 TM 比较器 P、比较器 A 匹配或 A/D 转换结束等等，相关中断请求标志将置起。中断标志产生后程序是否会跳转至相关中断向量执行是由中断使能位的条件决定的。若使能位为“1”，程序将跳至相关中断向量中执行；若使能位为“0”，即使中断请求标志置起中断也不会发生，程序也不会跳转至相关中断向量执行。若总中断使能位为“0”，所有中断都将除能。当中断发生时，下条指令的地址将被压入堆栈。相应的中断向量地址加载至 PC 中。系统将从此向量取下条指令。中断向量处通常为跳转指令，以跳转到相应的中断服务程序。中断服务程序必须以“RETI”指令返回至主程序，以继续执行原来的程序。

各个中断使能位以及相应的请求标志位，以优先级的次序显示在下图。一些中断源有自己的向量，但是有些中断却共用多功能中断向量。一旦中断子程序被响应，系统将自动清除 EMI 位，所有其它的中断将被屏蔽，这个方式可以防止任何进一步的中断嵌套。其它中断请求可能发生在此期间，虽然中断不会立即响应，但是中断请求标志位会被记录。

如果某个中断服务子程序正在执行时，有另一个中断要求立即响应，那么 EMI 位应在程序进入中断子程序后置位，以允许此中断嵌套。如果堆栈已满，即使此中断使能，中断请求也不会被响应，直到 SP 减少为止。如果要求立刻动作，则堆栈必须避免成为储满状态。请求同时发生时，执行优先级如下流程图所示。所有被置起的中断请求标志都可把单片机从休眠或空闲模式中唤醒，若要防止唤醒动作发生，在单片机进入休眠或空闲模式前应将相应的标志置起。



中断结构

外部中断

通过 INT0~INT1 引脚上的信号变化可控制外部中断。当触发沿选择位设置好触发类型，INT0~INT1 引脚的状态发生变化，外部中断请求标志 INT0F~INT1F 被置位时外部中断请求产生。若要跳转到相应中断向量地址，总中断控制位 EMI 和相应中断使能位 INT0E~INT1E 需先被置位。此外，必须使用 INTEG 寄存器使能外部中断功能并选择触发沿类型。外部中断引脚和普通 I/O 口共用，如果相应寄存器中的中断使能位被置位，此引脚将被作为外部中断脚使用。此时该引脚必须通过设置控制寄存器，将该引脚设置为输入口。当中断使能，堆栈未充满并且外部中断脚状态改变，将调用外部中断向量程序。当响应外部中断服务子程序时，中断请求标志位 INT0F~INT1F 会自动复位且 EMI 位会被清零以除能其它中断。注意，即使此引脚被用作外部中断输入，其配置选项中的上拉电阻仍保持有效。寄存器 INTEG 被用来选择有效的边沿类型，来触发外部中断。可以选择上升沿还是下降沿或双沿触发都产生外部中断。注意 INTEG 也可以用来除能外部中断功能。

比较器中断

比较器中断由内部比较器控制。当比较器输出状态位改变，比较器中断请求标志 CPOF 被置位，比较器中断请求产生。若要跳转到相应中断向量地址，总中断控制位 EMI 和比较器中断使能位 CPOE 需先被置位。当中断使能，堆栈未滿并且比较器输入产生一个比较器输出变化时，将调用比较器中断向量子程序。当响应中断服务子程序时，比较器中断请求标志位会自动复位且 EMI 位会被清零以除能其它中断。

A/D 转换器中断

A/D 转换器中断由 A/D 转换动作的结束来控制。当 A/D 转换器中断请求标志被置位，即 A/D 转换过程完成时，中断请求发生。当总中断使能位 EMI 和 A/D 中断使能位 ADE 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未滿且 A/D 转换动作结束时，将调用它们各自的中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 ADF 会自动清零。EMI 位也会被清零以除能其它中断。

多功能中断

此单片机中有多达 3 个多功能中断，与其它中断不同，它没有独立源，但由其它现有的中断源构成，即 TM 中断、LVD 中断和 EEPROM 中断。

当多功能中断中任何一种中断请求标志 MF_nF 被置位，多功能中断请求产生。当中断使能，堆栈未滿，包括在多功能中断中的任意一个中断发生时，将调用多功能中断向量中的一个子程序。当响应中断服务子程序时，相关的多功能请求标志位会自动复位且 EMI 位会自动清零以除能其它中断。

但必须注意的是，在中断响应时，虽然多功能中断标志会自动复位，但多功能中断源的请求标志位，即 TM 中断、LVD 中断和 EEPROM 中断的请求标志位不会自动复位，必须由应用程序清零。

时基中断

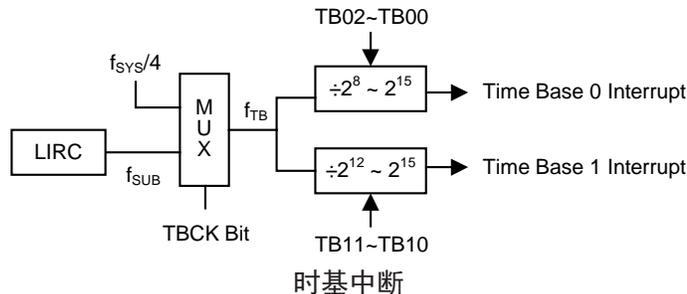
时基中断提供一个固定周期的中断信号，由各自的定时器功能产生溢出信号控制。当各自的中断请求标志 TB0F 或 TB1F 被置位时，中断请求发生。当总中断使能位 EMI 和时基使能位 TBOE 或 TB1E 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未滿且时基溢出时，将调用它们各自的中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 TB0F 或 TB1F 会自动复位且 EMI 位会被清零以除能其它中断。

时基中断的目的是提供一个固定周期的中断信号，时钟源来自内部时钟源 f_{TB} 。 f_{TB} 输入时钟首先经过分频器，分频率由程序设置 TBC 寄存器相关位获取合适的分频值以提供更长的时基中断周期。控制时基中断频率 f_{TB} 的时钟源有几种，如在系统工作模式章节所示。

TBC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TBON	TBCK	TB11	TB10	—	TB02	TB01	TB00
R/W	R/W	R/W	R/W	R/W	—	R/W	R/W	R/W
POR	0	0	1	1	—	1	1	1

- Bit 7 **TBON**: TB0 和 TB1 控制位
 0: 除能
 1: 使能
- Bit 6 **TBCK**: 选择 f_{TB} 时钟位
 0: f_{SUB}
 1: $f_{SYS}/4$
- Bit 5~4 **TB11~TB10**: 选择时基 1 溢出周期位
 00: $4096/f_{TB}$
 01: $8192/f_{TB}$
 10: $16384/f_{TB}$
 11: $32768/f_{TB}$
- Bit 3 未定义, 读为 “0”
- Bit 2~0 **TB02~TB00**: 选择时基 0 溢出周期位
 000: $256/f_{TB}$
 001: $512/f_{TB}$
 010: $1024/f_{TB}$
 011: $2048/f_{TB}$
 100: $4096/f_{TB}$
 101: $8192/f_{TB}$
 110: $16384/f_{TB}$
 111: $32768/f_{TB}$



EEPROM 中断

EEPROM 中断属于多功能中断。当写周期结束, EEPROM 中断请求标志 DEF 被置位, EEPROM 中断请求产生。若要程序跳转到相应中断向量地址, 总中断控制位 EMI、EEPROM 中断使能位 DEE 和相应多功能中断使能位需先被置位。当中断使能, 堆栈未满足且 EEPROM 写周期结束时, 可跳转至相关多功能中断向量程序中执行。当 EEPROM 中断响应, EMI 将被自动清零以除能其它中断, 多功能中断请求标志也可自动清除, 但 DEF 标志需在应用程序中手动清除。

LVD 中断

LVD 中断属于多功能中断。当低电压检测功能检测到一个低电压时，LVD 中断请求标志 LVF 被置位，LVD 中断请求产生。若要程序跳转到相应中断向量地址，总中断控制位 EMI、低电压中断使能位 LVE 和相应多功能中断使能位需先被置位。当中断使能，堆栈未滿且低电压条件发生时，可跳转至相关多功能中断向量量子程序中执行。当低电压中断响应，EMI 将被自动清零以除能其它中断，多功能中断请求标志也可自动清除，但 LVF 标志需在应用程序中手动清除。

TM 中断

简易型和周期型 TM 都有两个中断。所有的 TM 中断也属于多功能中断。简易型和周期型 TM 都有两个中断请求标志位 TnPF、TnAF 及两个使能位 TnPE、TnAE。当 TM 比较器 P 或 A 匹配情况发生时，任意 TM 中断请求标志被置位，TM 中断请求发生。

若要程序跳转到相应中断向量地址，总中断控制位 EMI、相应 TM 中断使能位和相关多功能中断使能位 MFnE 需先被置位。当中断使能，堆栈未滿且 TM 比较器匹配情况发生时，可跳转至相关多功能中断向量量子程序中执行。当 TM 中断响应，EMI 将被自动清零以除能其它中断，相关 MFnF 标志也可自动清除，但 TM 中断请求标志需在应用程序中手动清除。

中断唤醒功能

每个中断都具有将处于休眠或空闲模式的单片机唤醒的能力。当中断请求标志由低到高转换时唤醒动作产生，其与中断是否使能无关。因此，尽管单片机处于休眠或空闲模式且系统振荡器停止工作，如有外部中断脚上产生外部边沿跳变，低电压或比较器输入改变都可能导致其相应的中断标志被置位，由此产生中断，因此必须注意避免伪唤醒情况的发生。若中断唤醒功能被除能，单片机进入休眠或空闲模式前相应中断请求标志应被置起。中断唤醒功能不受中断使能位的影响。

编程注意事项

通过禁止相关中断使能位，可以屏蔽中断请求，然而，一旦中断请求标志位被设定，它们会被保留在中断控制寄存器内，直到相应的中断服务子程序执行或请求标志位被软件指令清除。

多功能中断中所含中断相应程序执行时，多功能中断请求标志 MFnF 可以自动清零，但各自的请求标志需在应用程序中手动清除。

建议在中断服务子程序中不要使用“CALL 子程序”指令。中断通常发生在不可预料的情况或是需要立刻执行的某些应用。假如只剩下一层堆栈且没有控制好中断，当“CALL 子程序”在中断服务子程序中执行时，将破坏原来的控制序列。

所有中断在休眠或空闲模式下都具有唤醒功能，当中断请求标志发生由低到高的转变时都可产生唤醒功能。若要避免相应中断产生唤醒动作，在单片机进入休眠或空闲模式前需先将相应请求标志置为高。

当进入中断服务程序，系统仅将程序计数器的内容压入堆栈，如果中断服务程序会改变状态寄存器或其它的寄存器的内容而破坏控制流程，应事先将这些数据保存起来。

若从中断子程序中返回可执行 RET 或 RETI 指令。除了能返回至主程序外，RETI 指令还能自动设置 EMI 位为高，允许进一步中断。RET 指令只能返回至主程序，清除 EMI 位，除能进一步中断。

低电压检测 – LVD

此单片机具有低电压检测功能，即 LVD。该功能使能用于监测电源电压 V_{DD} ，若电源电压低于一定值可提供一个警告信号。此功能在电池类产品中非常有用，在电池电压较低时产生警告信号。低电压检测也可产生中断信号。

LVD 寄存器

低电压检测功能由 LVDC 寄存器控制。VLVD2~VLVD0 位用于选择 8 个固定的电压参考点。LVDO 位被置位时低电压情况发生，若 LVDO 位为低表明 V_{DD} 电压工作在当前所设置低电压水平值之上。LVDEN 位用于控制低电压检测功能的开启 / 关闭，设置此位为高使能此功能，反之，关闭内部低电压检测电路。低电压检测会有一些的功耗，在不使用时可考虑关闭此功能，此举在功耗要求严格的电池供电应用中值得考虑。

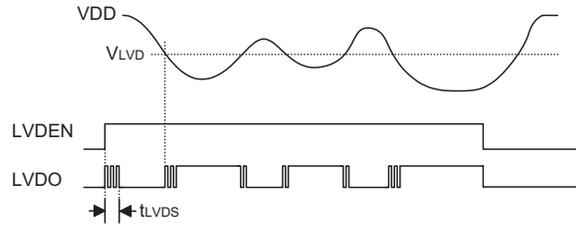
LVDC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	LVDO	LVDEN	—	VLVD2	VLVD1	VLVD0
R/W	—	—	R	R/W	—	R/W	R/W	R/W
POR	—	—	0	0	—	0	0	0

- Bit 7~6 未定义，读为“0”
- Bit 5 **LVDO**: LVD 输出标志位
 0: 未检测到低电压
 1: 检测到低电压
- Bit 4 **LVDEN**: 低电压检测控制位
 0: 除能
 1: 使能
- Bit 3 未定义，读为“0”
- Bit 2~0 **VLVD2~VLVD0**: 选择 LVD 电压
 000: 2.0V
 001: 2.2V
 010: 2.4V
 011: 2.7V
 100: 3.0V
 101: 3.3V
 110: 3.6V
 111: 4.0V

LVD 操作

通过比较电源电压 V_{DD} 与存储在 LVDC 寄存器中的预置电压值的结果，低电压检测功能工作。其设置的范围为 2.0V~4.0V。当电源电压 V_{DD} 低于预置电压值时，LVDO 位被置为高，表明低电压产生。低电压检测功能由一个自动使能的参考电压提供。若 LVDEN 位为高，当单片机掉电时低电压检测器保持有效状态。低电压检测器使能后，读取 LVDO 位前，电路稳定需要一定的延时 t_{LVDS} 。注意， V_{DD} 电压可能上升或下降比较缓慢，在 V_{LVD} 电压值附近时，LVDO 位可能有多种变化。



LVD 操作

低电压检测器也有自己的中断功能，也是属于多功能中断的一种，它是除了轮询 LVDO 位之外的另一种检测低电压的方法。中断条件产生置位 LVDO 并延时 t_{LVDS} 后，中断产生。若 LV DEN 位为高，当单片机掉电时低电压检测器保持有效状态。此种情况下，若 V_{DD} 降至小于 LVD 预置电压值时，中断请求标志位 LVF 将被置位，中断产生，单片机将从休眠或空闲模式中被唤醒。若不要求低电压检测的唤醒功能使能，在单片机进入休眠或空闲模式前应将 LVF 标志置为高。

若低电压检测功能使能，建议在使能 LVD 中断前，先将 LVD 标志位清零以避免错误产生。

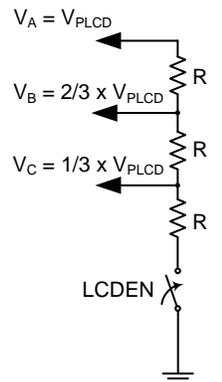
LCD 驱动

对于设计中带有 LCD 功能的大批量应用，选择定制而非较昂贵的基于字符的显示方式可以有效地降低成本。然而，驱动此类定制的显示器需要振幅及时间可变的 COM 和 SEG 信号，且需很多特殊的考虑以正确地操作 LCD。此单片机提供 LCD 驱动功能，此功能包含内部 LCD 信号产生电路并支持多种选项，可以自动地产生时间与振幅可变的信号直接驱动 LCD，与用户 LCD 的接口连接也相当容易。

此单片机含有多种选项以使能驱动各种类型的 LCD 显示。下表显示此单片机带有的功能选项。

驱动数目	偏压	占空比	偏压类型
15×4	1/3	1/4	R

LCD 选项

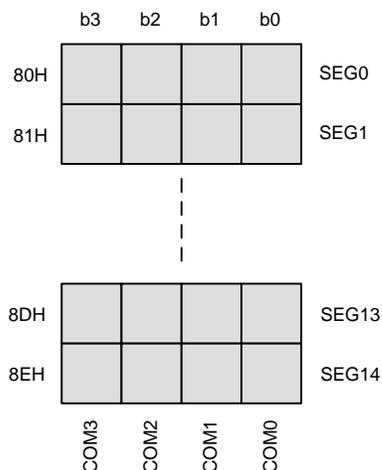


R 型 1/3 偏置电压

LCD 显示存储器

数据存储器中有一部分区域是专门用于存储 LCD 的显示数据。这个区域位于数据存储器 Bank 1 的 80H~8EH。存储器指针 BP 用于通用数据存储器 and LCD 显示存储器之间的切换。当 BP 写入“01H”时，任何数据写入 80H~8EH 将会影响 LCD 的显示。当 BP 设为“00H”，任何数据写入 80H~8EH 意味着访问通用数据存储器。

对于 LCD 显示存储器的读出和写入，只能通过使用 MP1 来间接寻址。当数据写入显示数据区域，这些数据自动地被 LCD 驱动器读取来产生相应的 LCD 驱动信号。把“1”或“0”写入显示存储器的相应位，可以控制显示或不显示。下图为显示存储器和 LCD 显示模块之间的映射关系。



LCD 存储器映射图

时钟源

LCD 时钟是由内部时钟源 f_{SUB} 通过内部分频电路进行 8 分频获得，其中， f_{SUB} 的时钟源来自于内部 LIRC 振荡器。该方法可产生理想的 4kHz 频率用于 LCD 时钟，以获得更好的 LCD 显示效果。

f_{SUB} 时钟源	LCD 时钟频率
LIRC	4kHz

LCD 时钟源

LCD 寄存器

LCD 控制寄存器位于数据存储器区，用于设置 LCD 驱动器的各种特性。单片机中有 4 个 LCD 控制寄存器，LCDC、LCD1、LCD2 和 LCD3。

LCDC 寄存器的各个位可用来控制偏压电流的选择以及 LCD 的使能和除能。LCDC 寄存器中的 LCDEN 位用于控制单片机工作于正常模式、低速模式或空闲模式时 LCD 的使能与除能。如果为休眠模式，则 LCD 显示将一直处于除能状态。寄存器 LCDC 中的 LCDIS0 和 LCDIS1 位用于选择内部偏置电流来提供 LCD 适当的偏压。在应用中，选择匹配的 LCD 面板也可以降低偏压电流。

寄存器 LCD1~LCD3 是用于决定显示输出功能引脚 SEG0~SEG14 是作为 SEG 驱动还是作为输入输出功能，COM0~COM3 是作为 COM 驱动还是作为输入输出功能。

LCDC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LCDEN	—	—	—	—	—	LCDIS1	LCDIS0
R/W	R/W	—	—	—	—	—	R/W	R/W
POR	0	—	—	—	—	—	0	0

- Bit 7 **LCDEN**: LCD 使能控制
 0: 除能
 1: 使能
 当单片机工作于正常模式、低速模式或空闲模式时, 该位控制 LCD 开启或关闭, 当单片机工作于休眠模式时, LCD 一直关闭。
- Bit 6~2 未定义, 读为“0”
- Bit 1~0 **LCDIS1~LCDIS0**: LCD 偏置电流选择
 00: 25μA
 01: 50μA
 10: 100μA
 11: 200μA

LCD1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LCDS7	LCDS6	LCDS5	LCDS4	LCDS3	LCDS2	LCDS1	LCDS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **LCDS7**: SEG7 输出控制位
 0: 除能
 1: 使能
- Bit 6 **LCDS6**: SEG6 输出控制位
 0: 除能
 1: 使能
- Bit 5 **LCDS5**: SEG5 输出控制位
 0: 除能
 1: 使能
- Bit 4 **LCDS4**: SEG4 输出控制位
 0: 除能
 1: 使能
- Bit 3 **LCDS3**: SEG3 输出控制位
 0: 除能
 1: 使能
- Bit 2 **LCDS2**: SEG2 输出控制位
 0: 除能
 1: 使能
- Bit 1 **LCDS1**: SEG1 输出控制位
 0: 除能
 1: 使能
- Bit 0 **LCDS0**: SEG0 输出控制位
 0: 除能
 1: 使能

LCD2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	LCDS14	LCDS13	LCDS12	LCDS11	LCDS10	LCDS9	LCDS8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 未定义，可作为通用数据位
- Bit 6 **LCDS14**: SEG14 输出控制位
 0: 除能
 1: 使能
- Bit 5 **LCDS13**: SEG13 输出控制位
 0: 除能
 1: 使能
- Bit 4 **LCDS12**: SEG12 输出控制位
 0: 除能
 1: 使能
- Bit 3 **LCDS11**: SEG11 输出控制位
 0: 除能
 1: 使能
- Bit 2 **LCDS10**: SEG10 输出控制位
 0: 除能
 1: 使能
- Bit 1 **LCDS9**: SEG9 输出控制位
 0: 除能
 1: 使能
- Bit 0 **LCDS8**: SEG8 输出控制位
 0: 除能
 1: 使能

LCD3 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	COM3	COM2	COM1	COM0
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

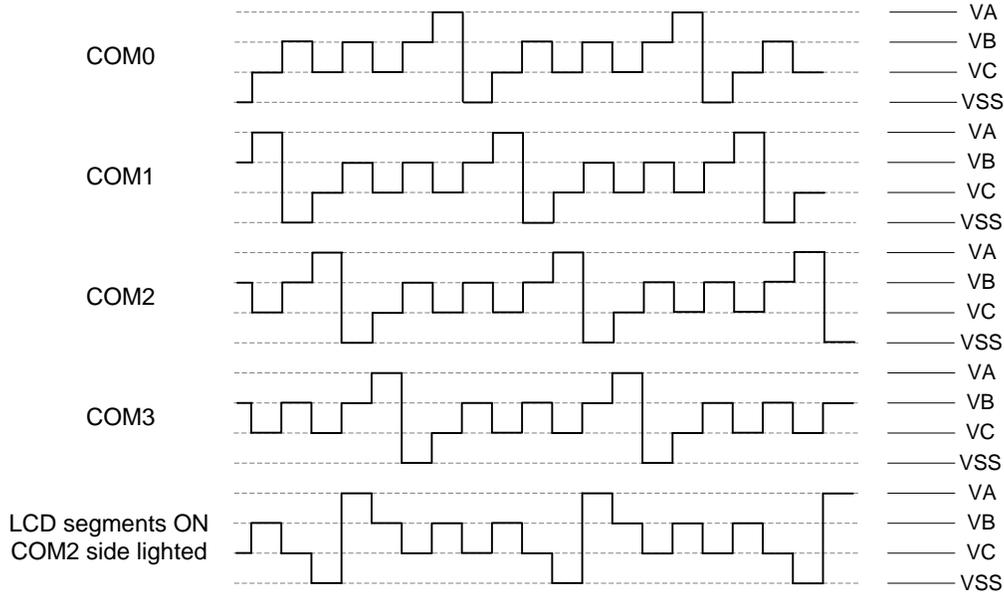
- Bit 7~4 未定义，读为“0”
- Bit 3 **COM3**: COM3 输出控制位
 0: 除能
 1: 使能
- Bit 2 **COM2**: COM2 输出控制位
 0: 除能
 1: 使能
- Bit 1 **COM1**: COM1 输出控制位
 0: 除能
 1: 使能
- Bit 0 **COM0**: COM0 输出控制位
 0: 除能
 1: 使能

LCD 驱动输出

此单片机 LCD 驱动器的输出结构为 15×4，R 型 1/3 偏压类型。COM 和 SEG 数量可通过寄存器选择。

LCD 波形时序图

单片机产生的 1/4 占空比和 1/3 偏压 LCD 信号，如下图所示。



注：R 型， $V_A=V_{PLCD}$ ， $V_B=V_{PLCD} \times 2/3$ ， $V_C=V_{PLCD} \times 1/3$

LCD 驱动输出 — 1/4 占空比，1/3 偏压

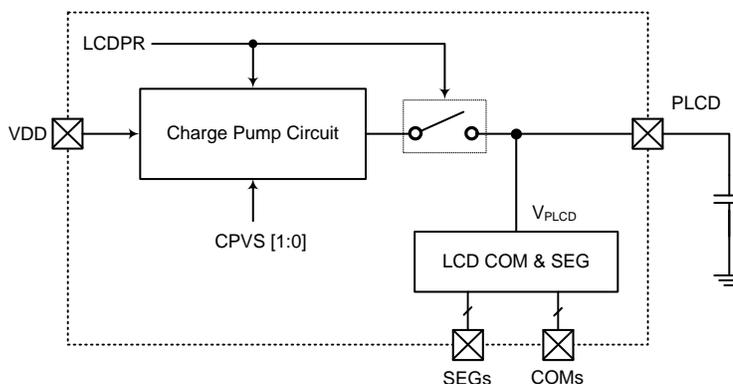
LCD 充电泵

可以通过设置 LCDCP 寄存器的 LCDPR 位，选择外部 PLCD 引脚或内部充电泵电路用于对 COM 和 SEG 引脚供电。设置 LCDPR 位为零，LCD 驱动电源将通过外部 PLCD 引脚提供。若选择了 PLCD 引脚供电，需注意 PLCD 引脚上的电压不能大于 V_{DD} 。

若设置 LCDPR 位为高，LCD 驱动电源将通过内部充电泵电路提供。充电泵的输出电压有四阶，可通过 LCDCP 寄存器的 CPVS1~CPVS0 位选择。若使用内部充电泵电路，应在外部 PLCD 引脚上连接一个 4.7uF 电容以维持输出电压稳定。若使用内部充电泵电路供压，通过寄存器选择的充电泵输出电压与 V_{DD} 之间也需要满足一定的关系。具体见下方表格。

LCDPR	LCD 驱动电源	满足条件
0	来自 PLCD 引脚	$V_{DD} \geq V_{PLCD}$
1	来自充电泵电路	$V_{DD} \geq V_{PLCD} - 0.7V$

LCD 驱动电源关系



LCD 驱动充电泵电路

LCDCP 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	LCDPR	—	CPVS1	CPVS0
R/W	—	—	—	—	R/W	—	R/W	R/W
POR	—	—	—	—	0	—	0	0

Bit 7~4 未定义，读为“0”

Bit 3 **LCDPR**: LCD 驱动电源选择
 0: 来自外部 PLCD 引脚
 1: 来自内部充电泵电路

Bit 2 未定义，读为“0”

Bit 1~0 **CPVS1~CPVS0**: LCD 内部充电泵输出电压选择
 00: 3.3V
 01: 3.0V
 10: 2.7V
 11: 4.5V

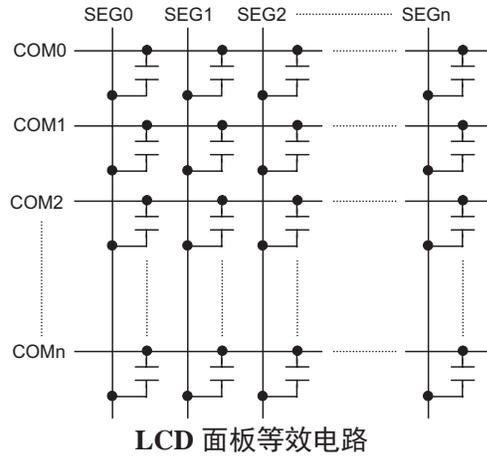
编程注意事项

LCD 编程时要注意几点，其中之一就是在单片机上电后，要保证 LCD 存储器正确地初始化。与通用数据存储器一样，在上电后，LCD 存储器的内容是未知的。由于 LCD 存储器的内容会映射到实际的 LCD，所以在上电后，为获得正确的显示图形，初始化此存储器内容是非常重要的。

在实际应用中，必须要考虑 LCD 的实际容性负载。对于单片机来说，LCD 的像素点一般可以看作电容性的负载，要确保所连接的像素点不能过多。这点对可以连接多个 LCD 像素点的 COM 口来说尤为重要。接下来的流程图描述 LCD 的等效电路。

另外还有一个要注意的就是当单片机进入空闲模式或低速模式后所发生的变化。LCDC 控制寄存器中的 LCD 使能控制位 LCDEN 会清零以降低功耗。当此位被清零，就会停止产生显示的驱动信号，并处于一种低功耗的空白显示的状态。

要注意当上电复位后，LCDEN 位会被清零，显示功能关闭。

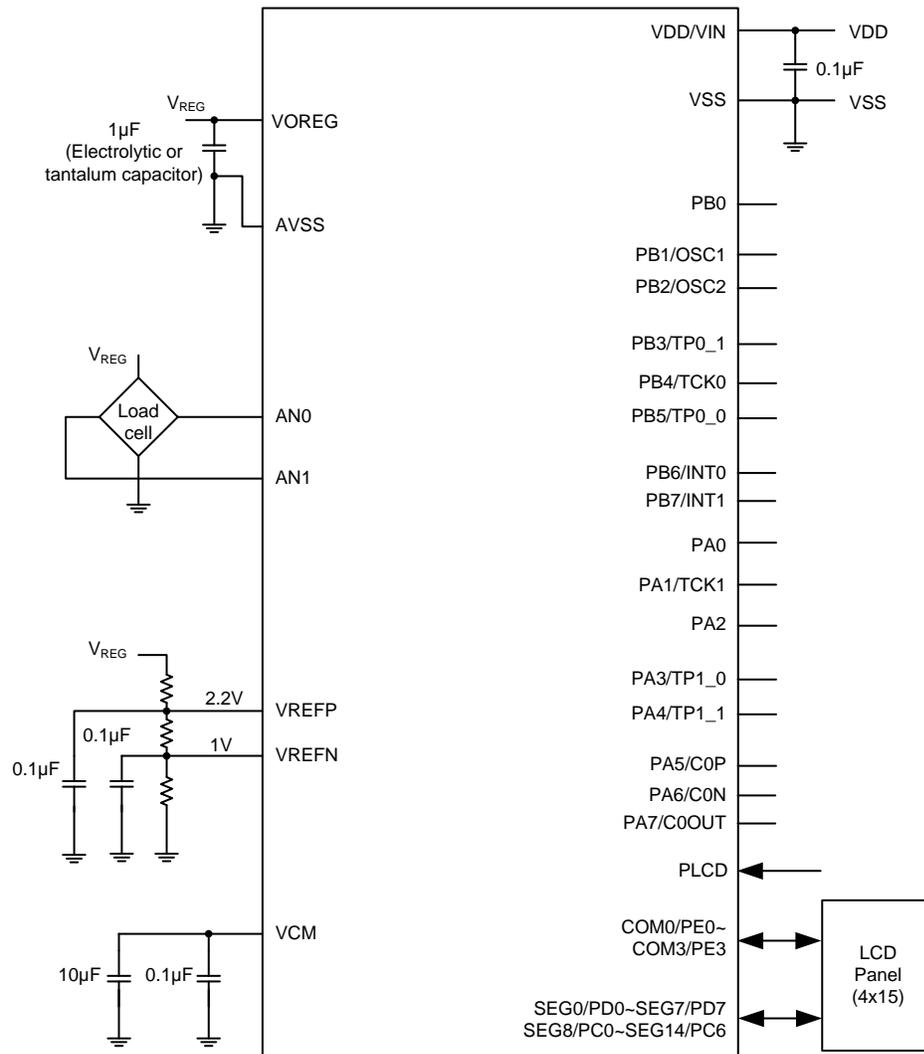


配置选项

配置选项在烧写程序时写入芯片。通过 HT-IDE 的软件开发环境，使用者在开发过程中可以选择配置选项。当配置选项烧入单片机后，无法再通过应用程序修改。所有位必须按系统的需要定义，具体内容可参考下表：

序号	选项
振荡器选项	
1	高速系统振荡器类型选择 -- f_H : 1. HXT 2. HIRC
2	HIRC 频率选择: 1. 4.9152MHz 2. 9.8304MHz 3. 14.7456MHz
看门狗选项	
3	看门狗定时器功能: 1. 始终使能 2. 由 WDTC 寄存器控制
4	WDT 时钟选择 -- f_s : 1. f_{SUB} 2. $f_{SYS}/4$

应用电路



指令集

简介

任何单片机成功运作的核心在于它的指令集，此指令集为一组程序指令码，用来指导单片机如何去执行指定的工作。在 HOLTEK 单片机中，提供了丰富且灵活的指令，共超过六十条，程序设计者可以事半功倍地实现它们的应用。

为了更加容易理解各种各样的指令码，接下来按功能分组介绍它们。

指令周期

大部分的操作均只需要一个指令周期来执行。分支、调用或查表则需要两个指令周期。一个指令周期相当于四个系统时钟周期，因此如果在 8MHz 的系统时钟振荡器下，大部分的操作将在 0.5 μ s 中执行完成，而分支或调用操作则将在 1 μ s 中执行完成。虽然需要两个指令周期的指令通常指的是 JMP、CALL、RET、RETI 和查表指令，但如果牵涉到程序计数器低字节寄存器 PCL 也将多花费一个周期去加以执行。即指令改变 PCL 的内容进而导致直接跳转至新地址时，需要多一个周期去执行，例如“CLR PCL”或“MOV PCL, A”指令。对于跳转指令必须注意的是，如果比较的结果牵涉到跳转动作将多花费一个周期，如果没有则需一个周期即可。

数据的传送

单片机程序中数据传送是使用最为频繁的操作之一，使用三种 MOV 的指令，数据不但可以从寄存器转移至累加器（反之亦然），而且能够直接移动立即数到累加器。数据传送最重要的应用之一是从输入端口接收数据或传送数据到输出端口。

算术运算

算术运算和数据处理是大部分单片机应用所必需具备的能力，在盛群单片机内部的指令集中，可直接实现加与减的运算。当加法的结果超出 255 或减法的结果少于 0 时，要注意正确的处理进位和借位的问题。INC、INCA、DEC 和 DECA 指令提供了对一个指定地址的值加一或减一的功能。

逻辑和移位运算

标准逻辑运算例如 AND、OR、XOR 和 CPL 全都包含在盛群单片机内部的指令集中。大多数牵涉到数据运算的指令，数据的传送必须通过累加器。在所有逻辑数据运算中，如果运算结果为零，则零标志位将被置位，另外逻辑数据运用形式还有移位指令，例如 RR、RL、RRC 和 RLC 提供了向左或向右移动一位的方法。不同的移位指令可满足不同的应用需要。移位指令常用于串行端口的程序应用，数据可从内部寄存器转移至进位标志位，而此位则可被检验，移位运算还可应用在乘法与除法的运算组成中。

分支和控制转换

程序分支是采取使用 JMP 指令跳转至指定地址或使用 CALL 指令调用子程序的形式，两者之不同在于当子程序被执行完毕后，程序必须马上返回原来的地址。这个动作是由放置在子程序里的返回指令 RET 来实现，它可使程序跳回 CALL 指令之后的地址。在 JMP 指令中，程序则只是跳到一个指定的地址而已，并不需如 CALL 指令般跳回。一个非常有用的分支指令是条件跳转，跳转条件是由数据存储器或定位来加以决定。遵循跳转条件，程序将继续执行下一条指令或略过且跳转至接下来的指令。这些分支指令是程序走向的关键，跳转条件可能是外部开关输入，或是内部数据位的值。

位运算

提供数据存储器中单个位的运算指令是盛群单片机的特性之一。这特性对于输出端口位的设置尤其有用，其中个别的位或端口的引脚可以使用“SET [m].i”或“CLR [m].i”指令来设定其为高位或低位。如果没有这特性，程序设计师必须先读入输入口的 8 位数据，处理这些数据，然后再输出正确的新数据。这种读入 - 修改 - 写出的过程现在则被位运算指令所取代。

查表运算

数据的储存通常由寄存器完成，然而当处理大量固定的数据时，它的存储量常常造成对个别存储器的不便。为了改善此问题，盛群单片机允许在程序存储器中建立一个表格作为数据可直接存储的区域，只需要一组简易的指令即可对数据进行查表。

其它运算

除了上述功能指令外，其它指令还包括用于省电的“HALT”指令和使程序在极端电压或电磁环境下仍能正常工作的看门狗定时器控制指令。这些指令的使用则请查阅相关的章节。

指令集概要

下表中说明了按功能分类的指令集，用户可以将该表作为基本的指令参考。

惯例

x: 立即数
 m: 数据存储器地址
 A: 累加器
 i: 第 0~7 位
 addr: 程序存储器地址

助记符	说明	指令周期	影响标志位
算术运算			
ADD A,[m]	ACC 与数据存储器相加，结果放入 ACC	1	Z, C, AC, OV
ADDM A,[m]	ACC 与数据存储器相加，结果放入数据存储器	1注	Z, C, AC, OV
ADD A, x	ACC 与立即数相加，结果放入 ACC	1	Z, C, AC, OV
ADC A,[m]	ACC 与数据存储器、进位标志相加，结果放入 ACC	1	Z, C, AC, OV
ADCM A,[m]	ACC 与数据存储器、进位标志相加，结果放入数据存储器	1注	Z, C, AC, OV
SUB A, x	ACC 与立即数相减，结果放入 ACC	1	Z, C, AC, OV
SUB A,[m]	ACC 与数据存储器相减，结果放入 ACC	1	Z, C, AC, OV
SUBM A,[m]	ACC 与数据存储器相减，结果放入数据存储器	1注	Z, C, AC, OV
SBC A,[m]	ACC 与数据存储器、进位标志的反相减，结果放入 ACC	1	Z, C, AC, OV
SBCM A,[m]	ACC 与数据存储器、进位标志相减，结果放入数据存储器	1注	Z, C, AC, OV
DAA [m]	将加法运算中放入 ACC 的值调整为十进制数，并将结果放入数据存储器	1注	C
逻辑运算			
AND A,[m]	ACC 与数据存储器做“与”运算，结果放入 ACC	1	Z
OR A,[m]	ACC 与数据存储器做“或”运算，结果放入 ACC	1	Z
XOR A,[m]	ACC 与数据存储器做“异或”运算，结果放入 ACC	1	Z
ANDM A,[m]	ACC 与数据存储器做“与”运算，结果放入数据存储器	1注	Z
ORM A,[m]	ACC 与数据存储器做“或”运算，结果放入数据存储器	1注	Z
XORM A,[m]	ACC 与数据存储器做“异或”运算，结果放入数据存储器	1注	Z
AND A, x	ACC 与立即数做“与”运算，结果放入 ACC	1	Z
OR A, x	ACC 与立即数做“或”运算，结果放入 ACC	1	Z
XOR A, x	ACC 与立即数做“异或”运算，结果放入 ACC	1	Z
CPL [m]	对数据存储器取反，结果放入数据存储器	1注	Z
CPLA [m]	对数据存储器取反，结果放入 ACC	1	Z
递增和递减			
INCA [m]	递增数据存储器，结果放入 ACC	1	Z
INC [m]	递增数据存储器，结果放入数据存储器	1注	Z
DECA [m]	递减数据存储器，结果放入 ACC	1	Z
DEC [m]	递减数据存储器，结果放入数据存储器	1注	Z

助记符	说明	指令周期	影响标志位
移位			
RRA [m]	数据存储器右移一位，结果放入 ACC	1	无
RR [m]	数据存储器右移一位，结果放入数据存储器	1 ^注	无
RRCA [m]	带进位将数据存储器右移一位，结果放入 ACC	1	C
RRC [m]	带进位将数据存储器右移一位，结果放入数据存储器	1 ^注	C
RLA [m]	数据存储器左移一位，结果放入 ACC	1	无
RL [m]	数据存储器左移一位，结果放入数据存储器	1 ^注	无
RLCA [m]	带进位将数据存储器左移一位，结果放入 ACC	1	C
RLC [m]	带进位将数据存储器左移一位，结果放入数据存储器	1 ^注	C
数据传送			
MOV A,[m]	将数据存储器送至 ACC	1	无
MOV [m],A	将 ACC 送至数据存储器	1 ^注	无
MOV A, x	将立即数送至 ACC	1	无
位运算			
CLR [m].i	清除数据存储器的位	1 ^注	无
SET [m].i	置位数据存储器的位	1 ^注	无
转移			
JMP addr	无条件跳转	2	无
SZ [m]	如果数据存储器为零，则跳过下一条指令	1 ^注	无
SZA [m]	数据存储器送至 ACC，如果内容为零，则跳过下一条指令	1 ^注	无
SZ [m].i	如果数据存储器的第 i 位为零，则跳过下一条指令	1 ^注	无
SNZ [m].i	如果数据存储器的第 i 位不为零，则跳过下一条指令	1 ^注	无
SIZ [m]	递增数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SDZ [m]	递减数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SIZA [m]	递增数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
SDZA [m]	递减数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
CALL addr	子程序调用	2	无
RET	从子程序返回	2	无
RET A, x	从子程序返回，并将立即数放入 ACC	2	无
RETI	从中断返回	2	无
查表			
TABRD [m]	读取特定页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
TABRDC [m]	读取当前页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
TABRDL [m]	读取最后页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
其它指令			
NOP	空指令	1	无
CLR [m]	清除数据存储器	1 ^注	无
SET [m]	置位数据存储器	1 ^注	无
CLR WDT	清除看门狗定时器	1	TO, PDF
CLR WDT1	预清除看门狗定时器	1	TO, PDF

助记符	说明	指令周期	影响标志位
CLR WDT2	预清除看门狗定时器	1	TO, PDF
SWAP [m]	交换数据存储器的高低字节，结果放入数据存储器	1 ^注	无
SWAPA [m]	交换数据存储器的高低字节，结果放入 ACC	1	无
HALT	进入暂停模式	1	TO, PDF

- 注: 1. 对跳转指令而言，如果比较的结果牵涉到跳转即需 2 个周期，如果没有发生跳转，则只需一个周期。
 2. 任何指令若要改变 PCL 的内容将需要 2 个周期来执行。
 3. 对于“CLR WDT1”或“CLR WDT2”指令而言，TO 和 PDF 标志位也许会受执行结果影响，“CLR WDT1”和“CLR WDT2”被连续地执行后，TO 和 PDF 标志位会被清除，否则 TO 和 PDF 标志位保持不变

指令定义

ADC A, [m]	Add Data Memory to ACC with Carry
指令说明	将指定的数据存储器、累加器内容以及进位标志相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADCM A, [m]	Add ACC to Data Memory with Carry
指令说明	将指定的数据存储器、累加器内容和进位标志位相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADD A, [m]	Add Data Memory to ACC
指令说明	将指定的数据存储器和累加器内容相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
ADD A, x	Add immediate data to ACC
指令说明	将累加器和立即数相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + x$
影响标志位	OV、Z、AC、C
ADDM A, [m]	Add ACC to Data Memory
指令说明	将指定的数据存储器和累加器内容相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
AND A, [m]	Logical AND Data Memory to ACC
指令说明	将累加器中的数据和指定数据存储器内容做逻辑与，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "AND" } [m]$
影响标志位	Z

AND A, x	Logical AND immediate data to ACC
指令说明	将累加器中的数据和立即数做逻辑与，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "AND" } x$
影响标志位	Z
ANDM A, [m]	Logical AND ACC to Data Memory
指令说明	将指定数据存储器内容和累加器中的数据做逻辑与，结果存放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ "AND" } [m]$
影响标志位	Z
CALL addr	Subroutine call
指令说明	无条件地调用指定地址的子程序，此时程序计数器先加 1 获得下一个要执行的指令地址并压入堆栈，接着载入指定地址并从新地址继续执行程序，由于此指令需要额外的运算，所以为一个 2 周期的指令。
功能表示	$Stack \leftarrow Program Counter + 1$ $Program Counter \leftarrow addr$
影响标志位	无
CLR [m]	Clear Data Memory
指令说明	将指定数据存储器的内容清零。
功能表示	$[m] \leftarrow 00H$
影响标志位	无
CLR [m].i	Clear bit of Data Memory
指令说明	将指定数据存储器的 i 位内容清零。
功能表示	$[m].i \leftarrow 0$
影响标志位	无
CLR WDT	Clear Watchdog Timer
指令说明	WDT 计数器、暂停标志位 PDF 和看门狗溢出标志位 TO 清零。
功能表示	WDT cleared $TO \ \& \ PDF \leftarrow 0$
影响标志位	TO、PDF

CLR WDT1	Preclear Watchdog Timer
指令说明	PDF 和 TO 标志位都被清 0。必须配合 CLR WDT2 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT1，而没有执行 CLR WDT2 时，PDF 与 TO 保留原状态不变。
功能表示	WDT ← 00H TO & PDF ← 0
影响标志位	TO、PDF
CLR WDT2	Preclear Watchdog Timer
指令说明	PDF 和 TO 标志位都被清 0。必须配合 CLR WDT1 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT2，而没有执行 CLR WDT1 时，PDF 与 TO 保留原状态不变。
功能表示	WDT ← 00H TO & PDF ← 0
影响标志位	TO、PDF
CPL [m]	Complement Data Memory
指令说明	将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1。
功能表示	[m] ← $\overline{[m]}$
影响标志位	Z
CPLA [m]	Complement Data Memory with result in ACC
指令说明	将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1，而结果被储存回累加器且数据存储器中的内容不变。
功能表示	ACC ← $\overline{[m]}$
影响标志位	Z

<p>DAA [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Decimal-Adjust ACC for addition with result in Data Memory 将累加器中的内容转换为 BCD (二进制转成十进制) 码。 如果低四位的值大于“9”或 AC=1, 那么 BCD 调整就执行对原值加“6”, 否则原值保持不变; 如果高四位的值大于“9”或 C=1, 那么 BCD 调整就执行对原值加“6”。 BCD 转换实质上是根据累加器和标志位执行 00H, 06H, 60H 或 66H 的加法运算, 结果存放和数据存储器。只有进位标志位 C 受影响, 用来指示原始 BCD 的和是否大于 100, 并可以进行双精度十进制数的加法运算。</p> <p>$[m] \leftarrow ACC + 00H$ 或 $[m] \leftarrow ACC + 06H$ 或 $[m] \leftarrow ACC + 60H$ 或 $[m] \leftarrow ACC + 66H$</p> <p>C</p>
<p>DEC [m] 指令说明 功能表示 影响标志位</p>	<p>Decrement Data Memory 将指定数据存储器内容减 1。</p> <p>$[m] \leftarrow [m] - 1$</p> <p>Z</p>
<p>DECA [m] 指令说明 功能表示 影响标志位</p>	<p>Decrement Data Memory with result in ACC 将指定数据存储器的内容减 1, 把结果存放回累加器并保持指定数据存储器的内容不变。</p> <p>$ACC \leftarrow [m] - 1$</p> <p>Z</p>
<p>HALT 指令说明 功能表示 影响标志位</p>	<p>Enter power down mode 此指令终止程序执行并关掉系统时钟, RAM 和寄存器的内容保持原状态, WDT 计数器和分频器被清“0”, 暂停标志位 PDF 被置位 1, WDT 溢出标志位 TO 被清 0。</p> <p>$TO \leftarrow 0$ $PDF \leftarrow 1$</p> <p>TO、PDF</p>
<p>INC [m] 指令说明 功能表示 影响标志位</p>	<p>Increment Data Memory 将指定数据存储器的内容加 1。</p> <p>$[m] \leftarrow [m] + 1$</p> <p>Z</p>

INCA [m]	Increment Data Memory with result in ACC
指令说明	将指定数据存储器的内容加 1，结果存放回累加器并保持指定的数据存储器的内容不变。
功能表示	$ACC \leftarrow [m] + 1$
影响标志位	Z
JMP addr	Jump unconditionally
指令说明	程序计数器的内容无条件地由被指定的地址取代，程序由新的地址继续执行。当新的地址被加载时，必须插入一个空指令周期，所以此指令为 2 个周期的指令。
功能表示	$Program Counter \leftarrow addr$
影响标志位	无
MOV A, [m]	Move Data Memory to ACC
指令说明	将指定数据存储器的内容复制到累加器。
功能表示	$ACC \leftarrow [m]$
影响标志位	无
MOV A, x	Move immediate data to ACC
指令说明	将 8 位立即数载入累加器。
功能表示	$ACC \leftarrow x$
影响标志位	无
MOV [m], A	Move ACC to Data Memory
指令说明	将累加器的内容复制到指定的数据存储器。
功能表示	$[m] \leftarrow ACC$
影响标志位	无
NOP	No operation
指令说明	空操作，接下来顺序执行下一条指令。
功能表示	$PC \leftarrow PC+1$
影响标志位	无
ORA, [m]	Logical OR Data Memory to ACC
指令说明	将累加器中的数据和指定的数据存储器内容逻辑或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "OR" } [m]$
影响标志位	Z

<p>ORA, x 指令说明 功能表示 影响标志位</p>	<p>Logical OR immediate data to ACC 将累加器中的数据 and 立即数逻辑或，结果存放到累加器。 $ACC \leftarrow ACC \text{ "OR" } x$ Z</p>
<p>ORMA, [m] 指令说明 功能表示 影响标志位</p>	<p>Logical OR ACC to Data Memory 将存在指定数据存储器的数据和累加器逻辑或，结果放到数据存储器。 $[m] \leftarrow ACC \text{ "OR" } [m]$ Z</p>
<p>RET 指令说明 功能表示 影响标志位</p>	<p>Return from subroutine 将堆栈寄存器中的程序计数器值恢复，程序由取回的地址继续执行。 $Program\ Counter \leftarrow Stack$ 无</p>
<p>RETA, x 指令说明 功能表示 影响标志位</p>	<p>Return from subroutine and load immediate data to ACC 将堆栈寄存器中的程序计数器值恢复且累加器载入指定的立即数，程序由取回的地址继续执行。 $Program\ Counter \leftarrow Stack$ $ACC \leftarrow x$ 无</p>
<p>RETI 指令说明 功能表示 影响标志位</p>	<p>Return from interrupt 将堆栈寄存器中的程序计数器值恢复且中断功能通过设置 EMI 位重新使能。EMI 是控制中断使能的主控制位。如果在执行 RETI 指令之前还有中断未被相应，则这个中断将在返回主程序之前被相应。 $Program\ Counter \leftarrow Stack$ $EMI \leftarrow 1$ 无</p>
<p>RL [m] 指令说明 功能表示 影响标志位</p>	<p>Rotate Data Memory left 将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位。 $[m].(i+1) \leftarrow [m].i \ (i=0\sim6)$ $[m].0 \leftarrow [m].7$ 无</p>

RLA [m]	Rotate Data Memory left with result in ACC
指令说明	将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位，结果送到累加器，而指定数据存储器的内容保持不变。
功能表示	$ACC.(i+1) \leftarrow [m].i \ (i=0\sim6)$ $ACC.0 \leftarrow [m].7$
影响标志位	无
RLC [m]	Rotate Data Memory Left through Carry
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位。
功能表示	$[m].(i+1) \leftarrow [m].i \ (i=0\sim6)$ $[m].0 \leftarrow C$ $C \leftarrow [m].7$
影响标志位	C
RLC A [m]	Rotate Data Memory left through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	$ACC.(i+1) \leftarrow [m].i \ (i=0\sim6)$ $ACC.0 \leftarrow C$ $C \leftarrow [m].7$
影响标志位	C
RR [m]	Rotate Data Memory right
指令说明	将指定数据存储器的内容循环右移 1 位且第 0 位移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1) \ (i=0\sim6)$ $[m].7 \leftarrow [m].0$
影响标志位	无
RRA [m]	Rotate Data Memory right with result in ACC
指令说明	将指定数据存储器的内容循环右移 1 位，第 0 位移到第 7 位，移位结果存放到累加器，而指定数据存储器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1) \ (i=0\sim6)$ $ACC.7 \leftarrow [m].0$
影响标志位	无

RRC [m]	Rotate Data Memory right through Carry
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1) (i=0\sim6)$ $[m].7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
RRCA [m]	Rotate Data Memory right through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1) (i=0\sim6)$ $ACC.7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
SBC A, [m]	Subtract Data Memory from ACC with Carry
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - [m] - \bar{C}$
影响标志位	OV、Z、AC、C、SC、CZ
SBCM A, [m]	Subtract Data Memory from ACC with Carry and result in Data Memory
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$[m] \leftarrow ACC - [m] - \bar{C}$
影响标志位	OV、Z、AC、C、SC、CZ
SDZ [m]	Skip if Decrement Data Memory is 0
指令说明	将指定的数据存储器的内容减 1，判断是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$[m] \leftarrow [m] - 1$ ，如果 $[m]=0$ 跳过下一条指令执行
影响标志位	无

SDZA [m] 指令说明	Decrement data memory and place result in ACC,skip if 0 将指定数据存储器内容减 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果将存放累加器，但指定数据存储器内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	ACC ← [m]-1，如果 ACC=0 跳过下一条指令执行
影响标志位	无
SET [m] 指令说明	Set Data Memory 将指定数据存储器的每一位设置为 1。
功能表示	[m] ← FFH
影响标志位	无
SET [m].i 指令说明	Set bit of Data Memory 将指定数据存储器的第 i 位置位为 1。
功能表示	[m].i ← 1
影响标志位	无
SIZ [m] 指令说明	Skip if increment Data Memory is 0 将指定的数据存储器内容加 1，判断是否为 0，若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	[m] ← [m]+1，如果 [m]=0 跳过下一条指令执行
影响标志位	无
SIZA [m] 指令说明	Skip if increment Data Memory is zero with result in ACC 将指定数据存储器内容加 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果会被存放累加器，但是指定数据存储器内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	ACC ← [m]+1，如果 ACC=0 跳过下一条指令执行
影响标志位	无

<p>SNZ [m].i 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Skip if bit i of Data Memory is not 0 判断指定数据存储器的第 i 位，若不为 0，则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果为 0，则程序继续执行下一条指令。</p> <p>如果 [m].i≠0，跳过下一条指令执行</p> <p>无</p>
<p>SUB A, [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Subtract Data Memory from ACC 将累加器的内容减去指定的数据存储器的数据，把结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。</p> <p>$ACC \leftarrow ACC - [m]$</p> <p>OV、Z、AC、C、SC、CZ</p>
<p>SUBM A, [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Subtract Data Memory from ACC with result in Data Memory 将累加器的内容减去指定数据存储器的数据，结果存放到指定的数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。</p> <p>$[m] \leftarrow ACC - [m]$</p> <p>OV、Z、AC、C、SC、CZ</p>
<p>SUB A, x 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Subtract immediate Data from ACC 将累加器的内容减去立即数，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。</p> <p>$ACC \leftarrow ACC - x$</p> <p>OV、Z、AC、C、SC、CZ</p>
<p>SWAP [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Swap nibbles of Data Memory 将指定数据存储器的低 4 位和高 4 位互相交换。</p> <p>$[m].3\sim[m].0 \leftrightarrow [m].7\sim[m].4$</p> <p>无</p>
<p>SWAPA [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Swap nibbles of Data Memory with result in ACC 将指定数据存储器的低 4 位与高 4 位互相交换，再将结果存放到累加器且指定数据寄存器的数据保持不变。</p> <p>$ACC.3\sim ACC.0 \leftarrow [m].7\sim[m].4$ $ACC.7\sim ACC.4 \leftarrow [m].3\sim[m].0$</p> <p>无</p>

SZ [m]	Skip if Data Memory is 0
指令说明	判断指定数据存储器的内容是否为 0，若为 0，则程序跳下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	如果 [m]=0, 跳过下一条指令执行
影响标志位	无
SZA [m]	Skip if Data Memory is 0 with data movement to ACC
指令说明	将指定数据存储器内容复制到累加器，并判断指定数据存储器的内容是否为 0，若为 0 则跳下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	ACC ← [m]，如果 [m]=0，跳过下一条指令执行
影响标志位	无
SZ [m].i	Skip if bit i of Data Memory is 0
指令说明	判断指定数据存储器的第 i 位是否为 0，若为 0，则跳下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	如果 [m].i=0，跳过下一条指令执行
影响标志位	无
TABRD [m]	Read table (specific page) to TBLH and Data Memory
指令说明	将表格指针对 TBHP 和 TBLP 所指的程序代码低字节 (指定页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无
TABRDC [m]	Read table (current page) to TBLH and Data Memory
指令说明	将表格指针 TBLP 所指的程序代码低字节 (当前页) 移至指定的数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无

TABRDL [m]	Read table (last page) to TBLH and Data Memory
指令说明	将表格指针 TBLP 所指的程序代码低字节 (最后一页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无
XORA, [m]	Logical XOR Data Memory to ACC
指令说明	将累加器的数据和指定的数据存储器内容逻辑异或, 结果存放到累加器。
功能表示	ACC ← ACC “XOR” [m]
影响标志位	Z
XORM A, [m]	Logical XOR ACC to Data Memory
指令说明	将累加器的数据和指定的数据存储器内容逻辑异或, 结果放到数据存储器。
功能表示	[m] ← ACC “XOR” [m]
影响标志位	Z
XORA, x	Logical XOR immediate data to ACC
指令说明	将累加器的数据与立即数逻辑异或, 结果存放到累加器。
功能表示	ACC ← ACC “XOR” x
影响标志位	Z

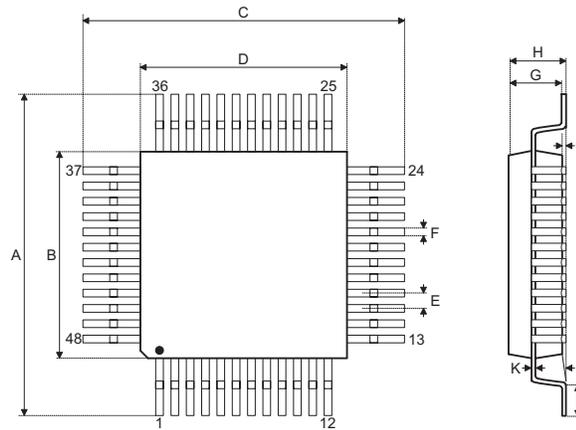
封装信息

请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 [Holtek 网站](#) 以获取最新版本的[封装信息](#)。

封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

- 封装信息 (包括外形尺寸、包装带和卷轴规格)
- 封装材料信息
- 纸箱信息

48-pin LQFP (7mm×7mm) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	—	0.354 BSC	—
B	—	0.276 BSC	—
C	—	0.354 BSC	—
D	—	0.276 BSC	—
E	—	0.020 BSC	—
F	0.007	0.009	0.011
G	0.053	0.055	0.057
H	—	—	0.063
I	0.002	—	0.006
J	0.018	0.024	0.030
K	0.004	—	0.008
α	0°	—	7°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	—	9.00 BSC	—
B	—	7.00 BSC	—
C	—	9.00 BSC	—
D	—	7.00 BSC	—
E	—	0.50 BSC	—
F	0.17	0.22	0.27
G	1.35	1.40	1.45
H	—	—	1.60
I	0.05	—	0.15
J	0.45	0.60	0.75
K	0.09	—	0.20
α	0°	—	7°

Copyright© 2016 by HOLTEK SEMICONDUCTOR INC.

使用指南中所出现的信息在出版当时相信是正确的，然而盛群对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，盛群不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。盛群产品不授权用于救生、维生从机或系统中做为关键从机。盛群拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.holtek.com/zh/>。